SC1463 八通道 16 位 200kSPS ADC

主要性能

- 16位、200kSPS(所有通道)
- 具有 1MΩ 模拟输入阻抗的输入缓冲器
- 工作温度范围: -40℃至+125℃
- 5V 单模拟电源
- V_{DRIVE} 电源电压: 2.3V 至 5V
- ±30V 输入箝位保护, 8kV ESD
- 2阶抗混叠模拟滤波器
- 片上精密基准源和基准电压源缓冲器
- 真双极性模拟输入范围: ±10V、±5V

SNR 86dB (无过采样) 95dB(64 倍过采样)

集成数字滤波器的过采样功能

- QFP-64 封装 12mm×12mm
- 应用场合
- 电力线路监控
- 继电保护
- 多相电机控制
- 仪器仪表和控制
- 数据采集系统

功能模块示意图

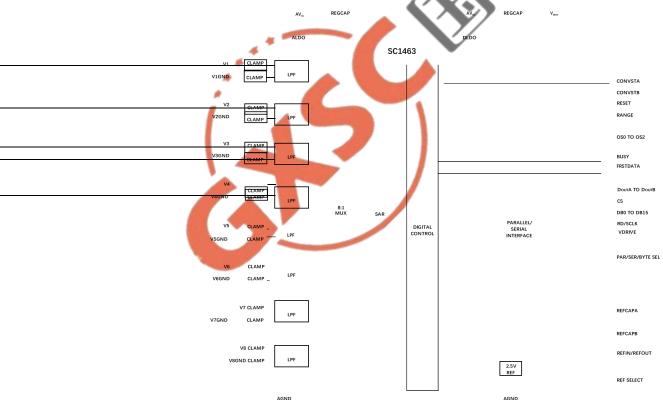


图 1 SC1463 芯片模块示意图

目录

主要性能	1
应用场合	1
功能模块示意图	1
目录	2
电气特性	3
数字规格	5
时序规格	5
极限参数	10
ESD 保护	10
管脚(焊盘)配置及功能说明	11
内部/外部参考电压	15
外部参考模式	15
内部参考模式	15
/\Lambda Lambda /\lambda /\lambda /\lambda /\lambda /\lambda /\lambda /\lambda	16
电源模式选择	17
转换控制	18
数字接口	19
过采样编码模式	20
外形尺寸	21
订购信息	22

电气特性

除非另有说明,AVCC=4.75V 至 5.25V、VDRIVE=2.3V 至 5.25V、200kSPS 采样率,单端输入、2.5V 内部基准电压。

参数	条件	最小值	典型值	最大值	単位
分辨率			16	///	位
微分非线性(DNL)	全 25℃		±2		LSB LSB
积分非线性(INL)	全 25℃	,	14		LSB LSB
输入端阻抗	25°C		1		мΩ
模拟输入范围±10V		-10		10	V
模拟输入范围±5V	全	-5		5	V
输入电容			5		pF
电源电压(AVCC)	全	4.75	5	5.25	V
电源电压(VDRIVE)	全	2.3		5.25	V
电源电流(I _{AVCC})	全		20		mA
电源电流(I _{VDRIVE})	全		1.1		mA
正常工作功耗	全		100		mW
	25°C		2		mW
关断功耗	25°C		2.5	25	μW

参数	条件	最小值	典型值	最大值	単位
信噪比(SNR) ¹ _无过采样 (无 OS)	±10V 范围 ±5V 范围		85		dB dB dB
信噪比(SNR) ¹ _过采样率 (OSR)=16x	±10V 范围 ±5V 范围		91.5	/,	dB dB dB
无杂散动态范围(SFDR)	25°C		72	4	dB
	3				

数字规格

除非另有说明, AVCC=4.75V 至 5.25V、VDRIVE=2.3V 至 5.25V、200kSPS 采样率,单端输 入、2.5 V内部基准电压。

参数	温度	最小值	典型值	最大值	单位
逻辑输入					
逻辑 1 电压	全	0.7xVDRIVE		///	V
逻辑 0 电压	全	0		0.3xVDRIVE	V
输入电流	全			1	μΑ
输入电容	全		5		pF
数字输出			XX		
逻辑 1 电压	全	VDRIVE-0.2			V
逻辑 0 电压	全			0.2	V
编码格式(默认)		X	二进制补码		

表 2 数字规格参数

时序规格

除非另有说明, AVCC=4.75V 至 5.25V, VDRIVE=2.3V 至 5.25V、200kSPS 采样率,单端输 入、2.5V内部基准电压。使用 20 pF 负载电容测试接口时序,具体取决于 VDRIVE 和串行接口的 负载电容。

1.通用时序规格

 $t_{D_CNVA_CNVB}$

最小值 典型值 最大值 单位 描述 参数 连续 CONVST 上升沿之间的最短时间(不包括过采 5 $t_{\text{CYCLE}} \\$ μs 样模式) 25 CONVST 低电平脉冲宽度 tlp cnv ns 25 CONVST 高电平脉冲宽度 $t_{HP\ CNV}$ ns 40 CONVST 高电平至 BUSY 高电平延迟时间 $t_{D\ CNV\ BSY}$ ns 0 从 BUSY 下降沿到CS下降沿建立时间 ts bsy cs ns CONVST A 与 CONVST B 上升沿之间最大延迟时间

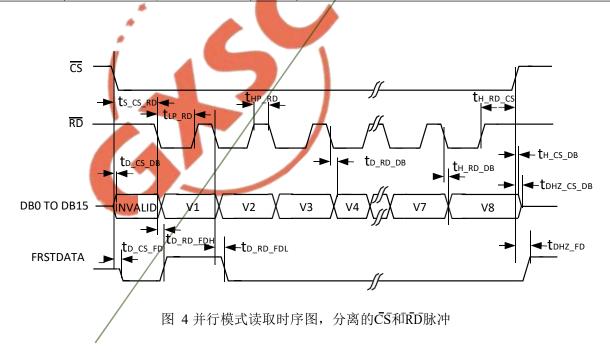
表 3 通用时序规格参数

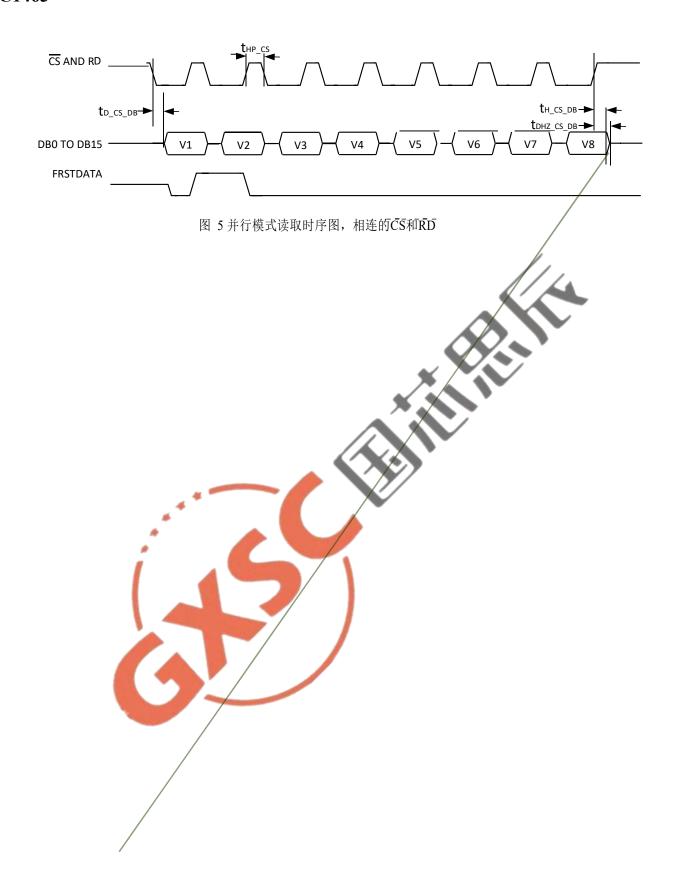
0.5

2.并行模式时序规格

表 4 并行模式时序规格参数

参数	最小值	典型值	最大值	单位	描述
$t_{S_CS_RD}$	0			ns	-CS下降沿到RD下降沿建立时间
t _{H_RD_CS}	0			ns	TRD上升沿到CS上升沿保持时间
t _{HP_RD}	15			ns	RD高电平脉冲宽度
t_{LP_RD}	16				RD低电平脉冲宽度
t _{HP_CS}	22			ns	-CS高电平脉冲宽度
t _{D_CS_DB}			16	ns	从CS到 DBx 三态禁用的延迟时间
$t_{H_CS_DB}$	6			ns	¯CS到 DBx 保持时间
t _{D_RD_DB}			16	ns	RD下降沿后的数据传输时间
$t_{H_RD_DB}$	6			ns	RD下降沿后的数据保持时间
t _{DHZ_CS_DB}			22	ns	¯CSL升沿到 DBx 三态使能延迟时间
$t_{D_CS_FD}$			15	ns	灰ŌS下降沿到 FRSTDATA 三态禁用的延迟时间
t _{D_CS_FDH}			15	ns	灰CS下降沿到 FRSTDATA 高电平的延迟时间
t _{D_RD_FDH}			16	ns	从RD下降沿到 FRSTDATA 高电平的延迟时间
$t_{\rm D_RD_FDL}$			19	ns	从RD下降沿到 FRSTDATA 低电平的延迟时间
t _{DHZ_FD}			24	ns	灰克上升沿到 FRSTDATA 三态使能的延迟时间
t _{D_SCK_FDL}		4 4	17	ns	从第 16次 SCLK 下降沿到 FRSTDATA 低电平的延迟时间





3.串行模式时序规格

表 5 串行模式时序规格参数

参数	最小值	典型值	最大值	单位	描述
$f_{ m SCLK}$			30	MHz	SCLK 频率;f _{SCLK} = 1/t _{SCLK}
t_{SCLK}	1/f _{SCLK}			μs	最短 SCLK 周期
ts_cs_sck	2			ns	TCS到 SCLK 下降沿建立时间
t _{H_SCK_CS}	2			ns	SCLK 到CS上升沿保持时间
t _{LP_SCK}	$0.4 \times t_{SCLK}$			ns	SCLK 低电平脉宽
t _{HP_SCK}	0.4 ×t _{SCLK}			ns	SCLK 高电平脉宽
t _{DHZ_CS_DO}			22	ns	从CS上升沿到 Doutx 三态使能的延迟时间
t _{D_SCK_DO}			17	ns	SCLK 上升沿后的 Dourx 数据传输时间
t _{H_SCK_DO}	7			ns	SCLK 上升沿后的 Doynx 输出数据保持时间
t _{D_CS_FD}			15	ns	从CS到 Doutx 三态禁用的延迟时间/从CS到 MSB 有效的延迟时间

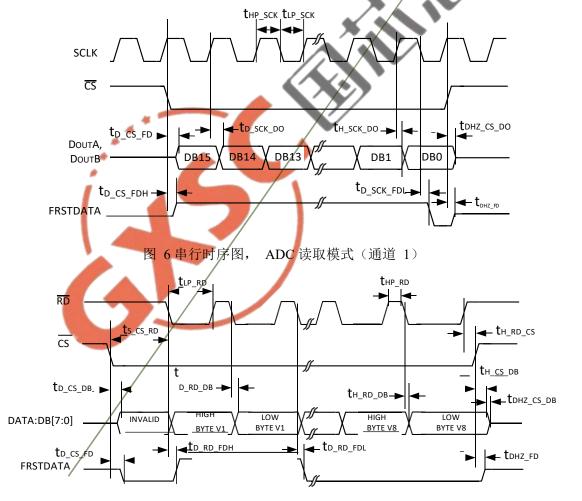


图 7串行接口时序图,字节模式读操作

极限参数

AVCC 至 AGND0.3V 至 7V
VDRIVE 至 AGND0.3V 至 AVCC +0.3V
模拟输入电压至 AGND±22V
数字输入电压至 AGND0.3V 至 VDRIVE+0.3V
数字输出电压至 AGND0.3V 至 VDRIVE+0.3V
最大结温 TJ,MAX150°C
工作温度范围40°C 至 125°C
存储温度范围65°C 至 150°C
ESD(Human Body Model) 除模拟输入外
ESD(Human Body Model) 模拟输入8000V

注意: 对以上所列的最大极限值,如果器件工作在超过此极限值的环境中,很可能会对器件造成永久性破坏。 在实际运用中,最好不要使器件工作在此极限值或超过此极限值的环境中。



本产品属于静电敏感器件。当拿取时,要采取合适的 ESD 保护措施,以免造成性能下降或功能失效。

引脚编号	引脚类型	引脚名称	引脚功能
54	AI	V3GND	通道3模拟输入。
55	AI	V4	通道4模拟输入。
56	AI	V4GND	通道4模拟输入。
57	AI	V5	通道5模拟输入。
58	AI	V5GND	通道5模拟输入。
59	AI	V6	通道6模拟输入。
60	AI	V6GND	通道6模拟输入。
61	AI	V7	通道7模拟输入。
62	AI	V7GND	通道7模拟输入。
63	AI	V8	通道8模拟输入。
64	AI	V8GND	通道8模拟输入。

内部/外部参考电压

SC1463 有内部/外部两种参考电压模式,当 REF SELECT 引脚置高电平时,内部参考模式使能,内部基准源提供参考电压;当 REF SELECT 引脚置低电平时,内部参考禁用,可输入外部参考电压。

外部参考模式

SC1463 的外部参考模式配置如图 9 所示。

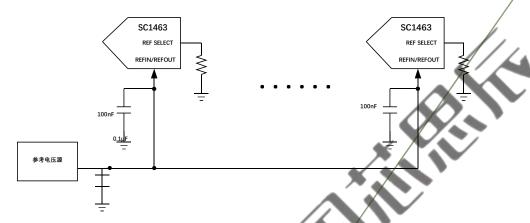
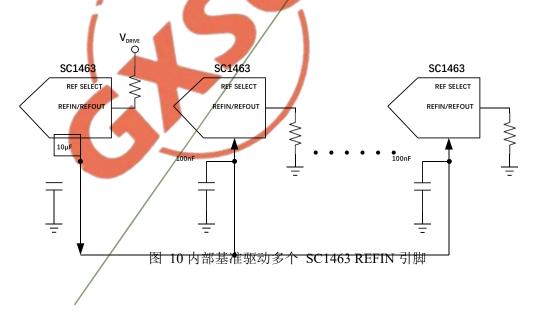


图 9 单个外部基准驱动多个 SC1463 REFIN 引脚

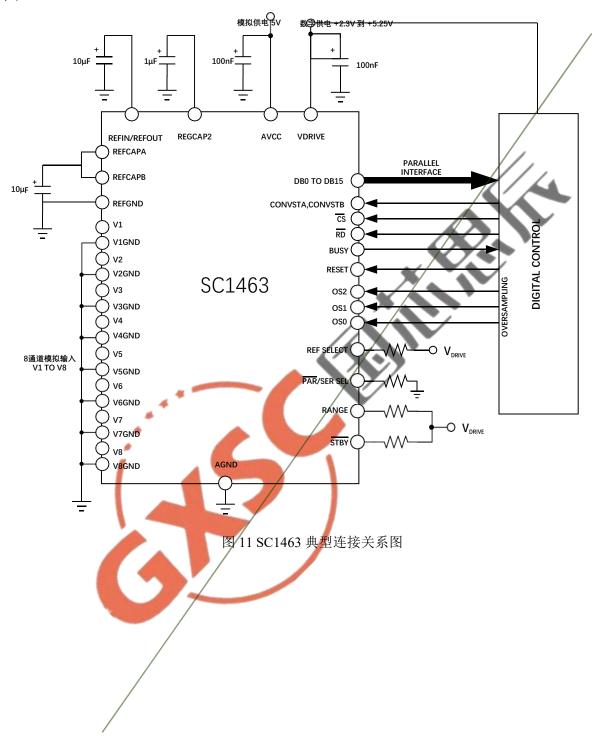
内部参考模式

SC1463 的内部参考模式配置如图 10 所示。



典型连接关系图

如图 11 所示,该图为 SC1463 的典型连接关系图。



电源模式选择

SC1463 有两种电源模式,分别是正常工作模式(\pm 5V、 \pm 10V 输入)和省电模式(待机和 关 断),由STBY和 RANGE 引脚控制,配置关系见表 7。

表 7 电源模式选择

电源模式	SIBY	RANGE
关断	0	0/
	0	
±5V 输入范围	1	0
±10V 输入范围	1	1

转换控制

如图 12 所示,CONVST A 上升沿使 V1-V4 通道的采样保持电路进入保持模式,CONVST B 上升沿使 V5-V8 通道采保电路进入保持模式,实现同步采样功能。当 CONVSTA 和 CONVSTB 的上升沿均到来,转换过程开始。

BUSY 信号表征转换过程,该信号下降沿时,采保电路回到采样模式,新的数据可以从DB[15:0]读出。

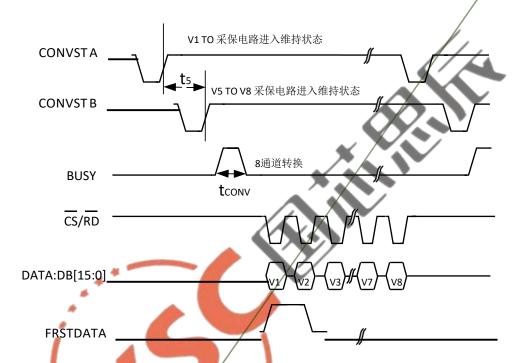


图 12 SC1463 使用独立的 CONVST A 和 CONVST B 信号时对通道集进行同步采样(并行模式)

数字接口

SC1463 有三种接口可选:并行接口,高速串行接口,并行字节接口。三种模式 受 PRSER/BYTE SEL 和 DB15/BYTE SEL 两组引脚控制,配置关系见表 8。

表 8 接口模式选择



过采样编码模式

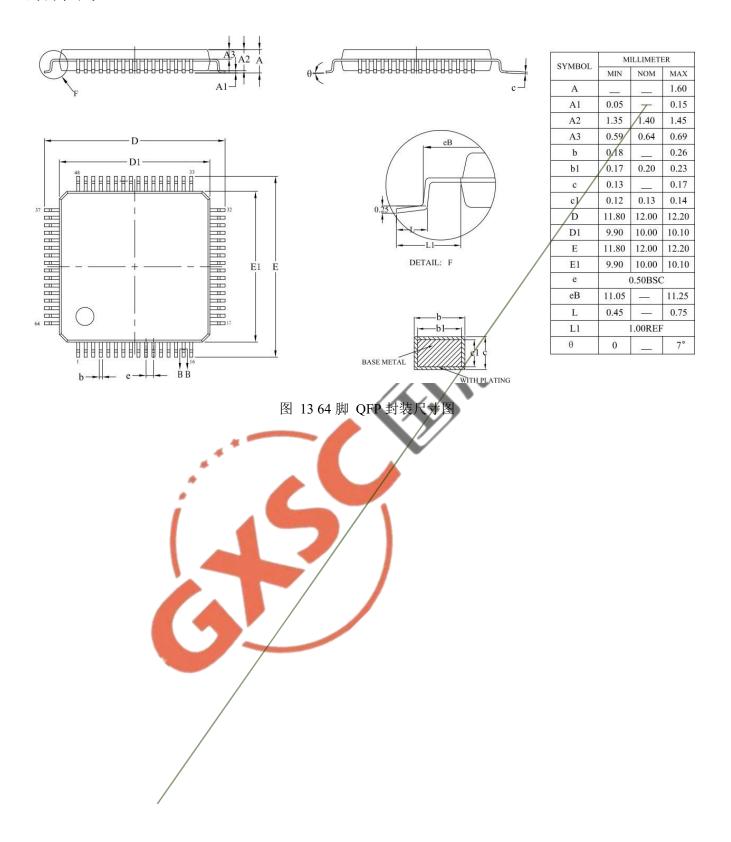
表 9 展示过采样译码与过采样率的对应关系,以及 SC1463 不同采样率下的 SNR 性能。

表 9 过采样编码

OS[2:0]	OS Ratio	SNR 5V 范 围(dBFS)	SNR 10V 范 围(dBFS)	3 dB BW 5V 范围(kHz)	3 dB BW 10V 范 范围(kHz)	最高转换速率(kHz)
000	No OS		86.31			
001	2		86.62			
010	4		89.03			(
011	8		91.53		1/	4
100	16		91.51			
101	32		92.85			
110	64		95.08			
111	invalid			*		



外形尺寸



订购信息

表 10 产品订购信息

型号	物料编号	温度范围	封装类型	包装形式
SC1463	SC1463GCOUMZ	-40~85°C	LQFP-64	Tray



上海芯炽集成电路技术有限公司 国芯思辰 (深圳) 科技有限公司

深圳公司:深圳市福田区石厦街新天世纪商务中心A座2908室

公司网址:https://zhongke-ic.com/

联系电话:0755-82565229