

ENROO英锐恩

EN8F685Q

数据手册 V2.1

目 录

1. 系统描述.....	4
1.1. 高性能 MCU 整体说明.....	4
1.2. 单片机的特性.....	4
1.3. 应用.....	4
1.4. 脚位图.....	5
1.5. 订单型号信息.....	5
1.6. 脚位功能说明.....	6
2. 架构描述.....	7
2.1 架构描述.....	7
2.1. 时钟机制/指令周期.....	7
2.2. 指令流/流水线.....	7
3. 存储器构成.....	8
3.1. EN8F685Q 程序存储器构成.....	8
3.2. 数据存储器结构.....	9
4. 特殊功能寄存器说明.....	10
4.1. STATUS 状态寄存器: (03H).....	10
4.2. OPTION_REG 选项寄存器: (81H).....	10
4.3. INTCON-中断控制寄存器: (0BH 或 8BH).....	11
4.4. PIE1-外设中断使能寄存器 1: (8CH).....	11
4.5. PIF1-外设中断标志寄存器 1: (0CH).....	12
4.6. PCON-电源控制寄存器: (8EH).....	12
4.7. OSCCTL 振荡器控制寄存器(8FH).....	12
4.8. EOSCCTL 外部振荡器的控制寄存器(90h).....	13
4.9. CCPR1L 捕捉比较寄存器低 8 位 (15H).....	13
4.10. CCPR1H 捕捉比较寄存器高 8 位 (16H).....	13
4.11. CCP1CTL 增强型 CCP1 控制器寄存器 (17H).....	13
4.12. PWM1CTL PWM1 控制寄存器 (1CH).....	14
4.13. CCPAS CCP 自动关闭控制寄存器 (1DH).....	14
5. 端口 PORTA, PORTB 和 PORTC.....	15
5.1. PORTA-PORTA 寄存器: (05H).....	15
5.2. TRISA-PORTA 三态控制寄存器: (85H).....	15
5.3. PAPHR-弱上拉寄存器: (95H).....	15
5.4. PAINTR-电平变化中断寄存器: (96H).....	16
5.5. PORTB-数据寄存器: (06H).....	16
5.6. TRISB-PORTB 三态控制寄存器: (86H).....	16
5.7. PBPFR-弱上拉寄存器: (115H).....	16
5.8. PBINTR-电平变化中断寄存器: (116H).....	17
5.9. PORTC-数据寄存器: (07H).....	17
5.10. TRISC-PORTC 三态控制寄存器: (87H).....	17
6. TMR0 模块.....	17
6.1. TMR0 操作.....	18
6.2. TMR0 中断.....	18
7. TIMER1 模块.....	19
7.1. TIMER1 组成原理.....	19
7.2. TIMER1 的运行模式.....	19
7.3. TIMER1 中断.....	20
7.4. T1CON-TIMER1 控制寄存器: (10H).....	20
8. 比较器模块.....	20
8.1. CM1CTL0-比较器 1 控制寄存器 0 (119H).....	21
8.2. CM2CTL0-比较器 2 控制寄存器 0(11AH).....	21
8.3. CM2CTL1-比较器 2 控制寄存器 1(11BH).....	22
8.4. SRCTL-SR 锁存控制寄存器(19EH).....	22
8.5. VRCTL-比较器电源寄存器(118H).....	22
9. 数模转换器 (AD) 模块.....	23
9.1. A/D 配置寄存器和操作步骤.....	23

9.2. ADCON0-AD 控制寄存器: (1FH)	23
9.3. ADCON1-AD 控制寄存器 1: (9FH)	24
9.4. ADINSL-模拟输入低位通道选择 (11EH)	24
9.5. ADINSH-模拟输入低位通道选择 (11FH)	24
9.6. ADRESH: ADC 结果寄存器高字节 (1EH)	24
9.7. ADRESL: ADC 结果寄存器低字节 (9EH)	25
10. 数据 EEPROM 存储器.....	25
10.1. EEDAT-EEPROM 数据寄存器: (9AH)	25
10.2. EEADR-EEPROM 地址寄存器: (9BH)	25
10.3. EECON1-EEPROM 控制寄存器: (9CH)	25
11. 指令集.....	26
12. 封装信息.....	27
12.1. DIP20 封装参数.....	27
12.2. SSOP20 封装参数.....	28
12.3. SOP20 封装参数.....	29

ENROO 英锐恩

1. 系统描述

1.1. 高性能 MCU 整体说明

该 8 位微控制器采用全静态 CMOS 技术实现高速，体积小，低功耗和高噪声免疫力。片上存储器包括 Flash ROM 的 4 K 字，256 字节的 EEPROM，和 256 字节静态 RAM

1.2. 单片机的特性

- 全静态 CMOS 设计 8 位数据总线 4 K 字节 Flash ROM
- 256 字节（256 字节通用寄存器）256 字节的 EEPROM
- 采用 RISC 架构，仅有 37 条单指令
- 14 位指令长度
- 8 级深的硬件堆栈
- 操作电压为 2.3 V ~5.5V
- 看门狗定时器的片上 RC 振荡器，内部 RC 可选择范围 8Mhz~32KHz 中断源、可编程看门狗定时器(WDT) 时间
- A/D 转换器模块：12 模拟输入多路复用到一 A/D 具有 10 位分辨率转换器
- Timer0：8 位定时器与 3 位预分频器
- Timer1：两分频器的 16 位定时器
- Timer2：两分频器的 8 位定时器两个模拟比较器模块
- 节省功耗的休眠模式、比较器 SR 锁存器输出模式
- PA, PB 与端口变化唤醒中断、上电复位
- I/O 引脚有自己独立的方向控制
- 可编程参考电压(Vref)和内部固定参考 0.6V
- 18 个独立控制 I/O

1.3. 应用

- 马达控制
- 遥控、玩具
- 电源、充电设备
- 消费电子周边
- 安防报警
- 汽车电子等

1.4. 脚位图

EN8F685QP20/S20/SS20

VDD	1	20	VSS
OSC1/PA5/T1CK	2	19	PA0/AIN0/C1+IN
OSC2/PA4/AIN3/T1GB	3	18	PA1/AIN1/C-IN0/VREF
PA3	4	17	PA2/AIN2/INT/C1OUT
PC5/CCP/C1A	5	16	PC0/AIN4/C2+IN
PC4/C2OUT/C1B	6	15	PC1/AIN5/C-IN1
PC3/AIN7/C-IN3/C1C	7	14	PC2/AIN6/C-IN2/C1D
PC6/AIN8	8	13	PB4/AIN10
PC7/AIN9	9	12	PB5/AIN11
PB7	10	11	PB6

EN8F685QS20-B

VDD	1	20	VSS
OSC1/PA5/T1CK	2	19	PA0/AIN0/C1+IN
OSC2/PA4/AIN3/T1GB	3	18	PA1/AIN1/C-IN0/VREF
MCLRB	4	17	PA2/AIN2/INT/C1OUT
PC5/CCP/C1A	5	16	PC0/AIN4/C2+IN
PC4/C2OUT/C1B	6	15	PC1/AIN5/C-IN1
PC3/AIN7/C-IN3/C1C	7	14	PC2/AIN6/C-IN2/C1D
PC6/AIN8	8	13	PB4/AIN10
PC7/AIN9	9	12	PB5/AIN11
PB7	10	11	PB6

1.5. 订单型号信息

Device	ROM(Words)	RAM(Bytes)	I/O	Timer (8/16bit)	EEPROM (Bytes)	A/D	Package
EN8F685QSS20-M	4K	256	18	2/1	256	12C-10Bit	SSOP20
EN8F685QSO20-M	4K	256	18	2/1	256	12C-10Bit	SOP20
EN8F685QS14-M	4K	256	12	2/1	256	9C-10Bit	SOP14
EN8F685QSP20-M	4K	256	18	2/1	256	12C-10Bit	DIP20

1.6. 脚位功能说明

引脚名	类型	缓存类型	说明	
PA0/C1+IN/AIN0	I/O	TTL	TTL 输入电平, 带可编程上拉, 引脚电平变化中断	比较器 1+ 输入. A/D 通道 0 输入.
PA1/C-IN0/AIN1/Vref	I/O	TTL		比较器- 输入. A/D 通道 1 输入
PA2/TOCK/INT/ C1OUT/AIN2	I/O	TTL		TMRO 时钟输入. 外部中断. 比较器 1 输出. A/D 通道 2 输入
PA3/VPP/MCLRB	I	TTL/ST	TTL 输入电平, 带可编程引脚电平变化中断	VPP Schmitt 触发输入./复位功能(S12)
PA4/OSC2/T1GB/AIN3	I/O	TTL/ST	TTL 输入电平, 带可编程上拉, 引脚电平变化中断	振荡器输出, 内 RC 模式时钟 Fosc/4 频率输出 TMR1 输出, Schmitt 触发输入 A/D 通道 3 输入
PA5/OSC1/T1CKI	I/O	TTL/ST		振荡器晶振输入, 外部时钟源输入, TMR1 时钟输入, Schmitt 触发输入
PB4/AIN10	I/O	TTL	TTL 输入电平, 带可编程上拉, 引脚电平变化中断	PB4 可设为 A/D 通道 10 输入
PB5/AIN11	I/O	TTL		PB5 可设为 A/D 通道 11 输入
PB6	I/O	TTL		I/O
PB7	I/O	TTL		I/O
PC0/C2+IN/AIN4	I/O	TTL	TTL 输入电平	比较器 2+ 输入 A/D 通道 4 输入
PC1/C-IN1/AIN5	I/O	TTL		比较器- 输入 1 A/D 通道 5 输入
PC2/C-IN2/AIN6/ C1D	I/O	TTL		比较器- 输入 2 A/D 通道 6 输入 PWMD 输出
PC3/C-IN3/AIN7/ C1C	I/O	TTL		比较器- 输入 3 A/D 通道 7 输入. PWMC 输出
PC4/C2OUT/ C1B	I/O	TTL		比较器 2 输出 PWMB 输出
PC5/CCP/ C1A	I/O	TTL		TTL 输入电平 CCP 输入输出口 PWMA 输出
PC6/AIN8	I/O	TTL		A/D 通道 8 输入
PC7/AIN9	I/O	TTL		A/D 通道 9 输入
VDD				电源
VSS				地

2. 架构描述

2.1 架构描述

EN8F685Q 器件的高性能归功于 RISC 微处理器所具备的一些架构特征。首先 EN8F685Q 器件采用通过不同总线访问程序和数据空间的哈佛架构，它与传统的程序和数据总线合二为一的冯诺依曼结构相比具有更宽的带宽。分离程序和数据存储器，让指令的大小不仅仅是 8 位宽的数据字。两级流水线在执行指令的同时取下一个指令。

EN8F685Q 器件包含一个 8 位 ALU 和工作寄存器。ALU 是通用算术单元。它对工作寄存器中的数据和其他任何文件寄存器中的数据进行算术和布尔运算。ALU 为 8 位宽，并且能够执行加法、减法、移位和逻辑运算。在具有两个操作数的指令中，一个操作数通常是 W（工作）寄存器，其他操作数可以是文件寄存器或者立即数常数。在只有一个操作数的指令中，操作数可以是 W 寄存器，也可以是文件寄存器。W 寄存器是用于 ALU 运算的 8 位工作寄存器。根据所执行的指令，ALU 可能影响状态寄存器中的进位（C）、半进位（DC）和全零位（Z）的值。

2.1. 时钟机制/指令周期

时钟信号在器件内部被四分频后，产生四个不重叠的正交时钟节拍，名为 Q1、Q2、Q3 和 Q4。在每个 Q1 节拍，PC 加 1；在 Q4 节拍从程序存储器取指并将指令锁存到指令寄存器。指令的译码和执行是在下一个 Q1 到 Q4 节拍中完成的。

2.2. 指令流/流水线

一个指令周期由四个 Q 节拍组成（Q1、Q2、Q3 和 Q4）。取指和执行指令是流水线操作的，因此取指需要一个指令周期，而译码和执行指令则需要另一个指令周期。但由于是流水线操作，所以每条指令的有效执行时间都是一个指令周期。如果一条指令导致 PC 改变（如 GOTO），则执行该指令需要两个周期。

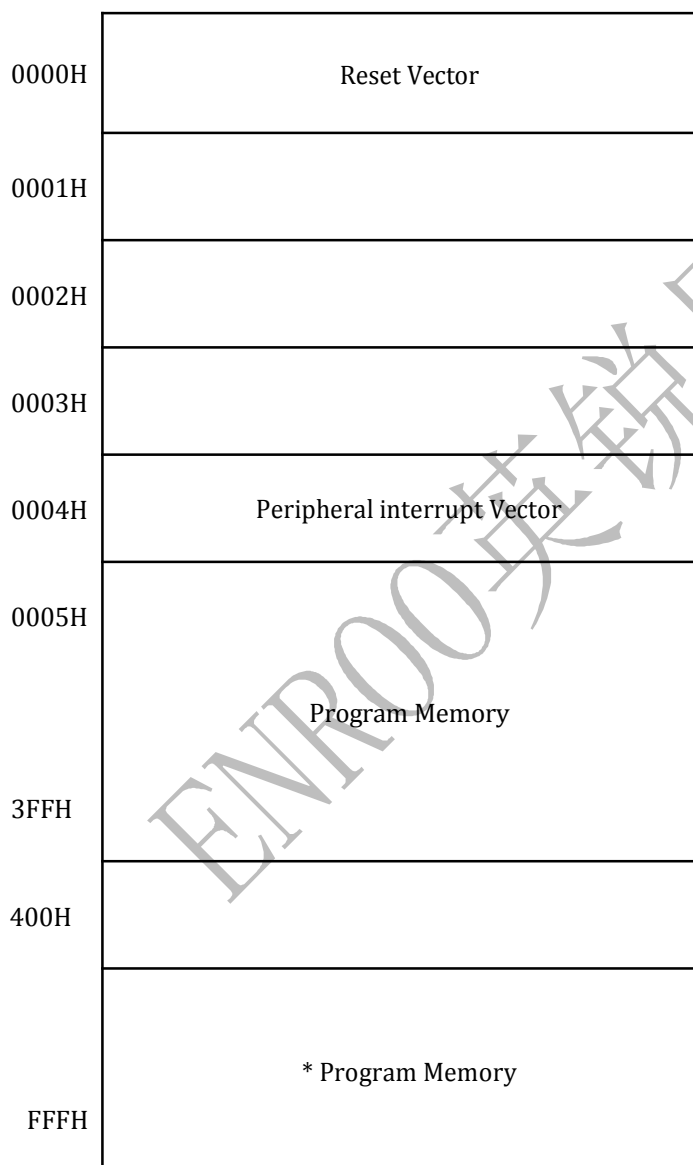
取指周期由 Q1 节拍中 PC 加 1 开始。在执行周期中，在 Q1 节拍将所取指令锁存到指令寄存器（Instruction Register, IR）。然后在 Q2、Q3 和 Q4 节拍中执行指令。其中读数据存储器（读操作数）发生在 Q2 节拍，写操作发生在 Q4 节拍（写目标单元）。

除程序转移指令外，所有指令都是单周期指令。由于程序转移指令将导致流水线中的一条已取指令作废，然后重新取指和执行指令，所以程序转移指令需要两个周期。

3. 存储器构成

3.1. EN8F685Q 程序存储器构成

EN8F685Q 器件具有 10 位程序计数器(PCL,PCH), 程序存储器由 0000H-0FFFH, 有效的复位向量为 0000h, 中断向量为 0004h。



3.2. 数据存储结构

数据存储器（参见图 3.3）被分成两个存储区，这两个存储区中包含通用寄存器和特殊功能寄存器。特殊功能寄存器位于每个存储区的前 32 个单元中。寄存器中 20h 到 5Fh 的存储单元是通用寄存器。所有其它 RAM 均未用，且读取时返回值为 0。RP0（STATUS<5>）是存储区选择位。

- RP0 = 0，选择存储区 0
- RP0 = 1，选择存储区 1

BANK0		BANK1		BANK2		BANK3	
地址	寄存器	地址	寄存器	地址	寄存器	地址	寄存器
00	INDF	80	INDF	100	INDF	180	INDF
01	TMR0	81	OPTION	101	TMR0	181	OPTION
02	PCL	82	PCL	102	PCL	182	PCL
03	STATUS	83	STATUS	103	STATUS	183	STATUS
04	FSR	84	FSR	104	FSR	184	FSR
05	PORTA	85	TRISA	105	PORTA	185	TRISA
06	PORTB	86	TRISB	106	PORTB	186	TRISB
07	PORTC	87	TRISC	107	PORTC	187	TRISC
08		88		108		188	
09		89		109		189	
0A	PCLATH	8A	PCLATH	10A	PCLATH	18A	PCLATH
0B	INTCON	8B	INTCON	10B	INTCON	18B	INTCON
0C	PIF1	8C	PIE1	10C	EEDATA	18C	EECTL1
0D	PIF2	8D	PIE2	10D	EEADR	18D	EECTL2
0E	TMR1L	8E	PWCTL	10E		18E	
0F	TMR1H	8F	OSCCTL	10F		18F	
10	T1CON	90	EOSSCTL	110		190	
11	TMR2	91		111		191	
12	T2CON	92	PR2	112		192	
13		93		113		193	
14		94		114		194	
15	CCP1L	95	PAPHR	115	PBPHR	195	
16	CCP1H	96	PAINTR	116	PBINTR	196	
17	CCP1CTL	97	WDTCTL	117		197	
18		98		118	VRCTL	198	
19		99		119	CM1CTL0	199	
1A		9A		11A	CM2CTL0	19A	
1B		9B		11B	CM2CTL1	19B	
1C	PWM1CTL	9C		11C		19C	
1D	CCPAS	9D		11D		19D	PSTRCTL
1E	ADRESH	9E	ADRESL	11E	ADINSL	19E	SRCTL
1F	ADCON0	9F	ADCON1	11F	ADINSH	19F	
20	通用寄存器 96B	A0	通用寄存器 64B			1A0	
		DF				1EF	
		E0				1F0	
7F		FF					

4. 特殊功能寄存器说明

4.1. STATUS 状态寄存器: (03H)

STATUS寄存器可以是任何指令的目标寄存器，正如其他寄存器一样。如果一条指令以STATUS寄存器为目标寄存器，而该指令的执行将影响到Z、DC或C位，那么对这三个位的写入将被禁止。这些位是根据器件逻辑进行置1或清零的。此外，TO和PD位是不可写入的。因此，以STATUS寄存器为目标寄存器的指令的执行结果，可能会与预期的不同。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RPS2	RPS1	RPS0	TO	PD	Z	DC	C

Bit 7: RPS2: 寄存器页面选择位

1 = 100/H---1FF/H
0 = 00/H---FF/H

Bit 6-5: RPS1~RPS0: 寄存器页面选择位

0 0: 00/H---7F/H
0 1: 80/H---FF/H
1 0: 100/H---17F/H
1 1: 180/H---1FF/H

Bit 4: TO: 超时位

1 = 在上电、CLRWDWT指令或SLEEP指令之后
0 = 发生WDT超时

Bit 3: PD: 掉电位

1 = 上电后，或者执行了CLRWDWT指令
0 = 执行了SLEEP指令

Bit 2: Z: 零标志位

1 = 算术或逻辑运算的结果为零

0 = 算术或逻辑运算的结果不为零

Bit 1: DC: 半进位/借位位（用于ADDWF和SUBWF指令）

ADDWF:

1 = 运算结果的第4低有效位发生进位

0 = 运算结果的第4低有效位未发生进位

SUBWF:

1 = 运算结果的第4低有效位未发生借位

0 = 运算结果的第4低有效位发生借位

Bit 0: C: 进位/借位位（用于ADDWF和SUBWF以及RRF和RLF指令）

1 = 发生进位 1 = 未发生借位 分别装入LSb
或MSb

0 = 未发生进位 0 = 发生借位

4.2. OPTION_REG 选项寄存器: (81H)

OPTION寄存器是8位宽的只写寄存器，包含用来配置Timer0/WDT预分频器和Timer0的控制位。通过执行OPTION指令，W寄存器的内容将被传送到OPTION寄存器。复位将把OPTION<7:0>置1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PABPH	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0

Bit 7: PABPH: 上拉使能位

1 = 禁止PORTA,PORTB上拉
0 = 通过各个端口的锁存值使能

PORTA,PORTB上拉

Bit 6: INTEDG: 中断边沿选择位

1 = PA2/IN引脚上电平的上升沿触发中断
0 = PA2/INT引脚上电平的下降沿触发中断

Bit 5: TOCS: Timer0 时钟源选择位

1 = TOCKI引脚上的电平变化（取代TOCKI脚上的TRIS）

0 = 内部指令周期时钟FOSC/4上的电平变化

Bit 4: TOSE: Timer0时钟源边沿选择位

1 = TOCKI引脚上电平从高到低变化时递增

0 = TOCKI引脚上电平从低到高变化时递增

Bit 3: PSA: 预分频器分配位

1 = 预分频器分配给WDT

0 = 预分频器分配给Timer0

Bit 2-0: PS<2:0>: 预分频器比选择位

位值	TMR0比值	WDT比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

4.3. INTCON-中断控制寄存器: (0BH 或 8BH)

INTCON寄存器是可读写寄存器, 包含对TMR0寄存器溢出、PORTA端口变化和外部PA2/INT引脚中断的各种使能位和标志位。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GIE	PEIE	TOIE	INTE	PABIE	TOIF	INTF	PABIF

Bit 7: GIE: 全局中断使能位

- 1 = 使能所有未屏蔽的中断
- 0 = 禁止所有中断

Bit 6: PEIE: 外设中断使能位

- 1 = 使能所有未屏蔽的外设中断
- 0 = 禁止所有外设中断

Bit 5: TOIE: TMR0溢出中断使能位

- 1 = 使能TMR0溢出中断
- 0 = 禁止TMR0溢出中断

Bit 4: INTE: PA2/INT外部中断使能位

- 1 = 使能PA2/INT外部中断
- 0 = 禁止PA2/INT外部中断

Bit 3: PABIE: 端口电平变化时中断使能位

- 1 = 使能PORTA端口电平变化时中断
- 0 = 禁止PORTA端口电平变化时中断

Bit 2: TOIF: TMR0 溢出中断标志位

- 1 = TMR0寄存器已经溢出 (必须用软件清零)
- 0 = TMR0寄存器没有溢出

Bit 1: INTF: PA2/INT外部中断标志位

- 1 = 发生PA2/INT外部中断 (必须用软件清零)
- 0 = 未发生PA2/INT 外部中断

Bit 0: PABIF: 端口电平变化时中断标志位

- 1 = PA5:PA0引脚中至少有一个引脚电平发生了变化 (必须用软件清零)
- 0 = PA5:PA0 引脚电平均未发生变化

4.4. PIE1-外设中断使能寄存器 1: (8CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	ADIE	-	-	-	CCP1IE	TMR2IE	TMR1IE

Bit 7: 未用: 读作0

- 1 = 允许EE写操作完成中断
- 0 = 禁止EE写操作完成中断

Bit 6: ADIE: A/D转换器中断使能位

- 1 = 允许A/D转换器中断
- 0 = 禁止A/D转换器中断

Bit 5-3: 未用: 读作0

Bit 2: CCP1IE: CCP1使能标志

- 1 = 允许TMR1捕捉/比较
- 0 = 禁止TMR1捕捉/比较

Bit 1: TMR2IE: TMR2溢出中断使能位

- 1 = 使能TMR2溢出中断
- 0 = 禁止TMR2溢出中断

Bit 0: TMR1IE: TMR1溢出中断使能位

- 1 = 使能TMR1溢出中断
- 0 = 禁止TMR1溢出中断

4.5. PIF1-外设中断标志寄存器 1: (0CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	ADIF	-	-	-	CCP1IF	TMR2IF	TMR1IF

Bit 7: 未用: 读作0

0 = 未发生TMR1捕捉/比较标志位

Bit 6: ADIF: A/D转换器中断标志位

1 = A/D转换完成 (必须用软件清零)

0 = A/D转换未完成

Bit 1: TMR2IF: TMR2溢出中断标志位

1 = TMR2寄存器已溢出 (必须用软件清零)

0 = TMR2 寄存器没有溢出

Bit 5-3: 未用: 读作0

Bit 0: TMR1IF: TMR1 溢出中断标志位

Bit 3: CCP1IF: CCP1中断标志位

1 = 发生TMR1捕捉/比较标志位 (必须用软件清零)

1 = TMR1寄存器已溢出 (必须用软件清零)

0 = TMR1 寄存器没有溢出

4.6. PCON-电源控制寄存器: (8EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	-	-	POR	-

Bit 7: 未用: 读作0

Bit 1: POR: 上电复位状态位

Bit 6: 未用: 读作0

1 = 未发生上电复位

Bit 5: 未用: 读作0

0 = 发生上电复位 (必须在上电复位发生后用软件置位)

Bit 4: 未用: 读作0

Bit 3: 未用: 读作0

Bit 0: 未用: 读作0

Bit 2: 未用: 读作0

4.7. OSCCTL 振荡器控制寄存器 (8FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LRCE	IRCS2	IRCS1	IRCS0	-	-	-	SCS

Bit 7: LRCE: 内部低频128k HZ允许位当IRCS2~0 = 0 0 1

0 = 选择内部高压RC

1 = 选择内部低压RC并关闭HIRC

Bit 6-4: IRCS2~ IRCS0: 内部RC选择位

0 0 0: 32 kHz

0 0 1: 128 kHz

0 1 0: 256 kHz

0 1 1: 512 kHz

1 0 0: 1 MHz

1 0 1: 2 MHz

1 1 0: 4 MHz(default)

1 1 1: 8 MHz

Bit 0: SCS : MCU内部外部震荡选择位.

1 = MCU 时钟基于内部振荡器

0 = MCU 时钟基于外部振荡器(通过选项选择振荡类型)

当内部振荡器切换为外部振荡器时必须等待OST时间 20MS

4.8. EOSCCTL 外部振荡器的控制寄存器 (90h)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ENINF	-	-	-	ECKIN	OSO2E	OSC2O	-

Bit 7: ENINF: 使内部RC标志位

Bit 4-6: 未用: 读作0

Bit 3: ECKIN: 外部时钟输入使能位

0 = 禁用振荡器外部时钟输入

1 = 启用振荡器外部时钟输入 (必须设置在外RC模式振荡器)

Bit 2: OSO2E: 内部和外部震荡器同时使能位

0 = 只使用内部震荡或者外部震荡

1 = 内部和外部 (只能在LF模式下) 同时使能位

Bit 1: OSC2O: OSC2振荡器时钟输出使能位

1 = 使能OSC2在内部RC或者外部RC震荡方式下做时钟输出

0 = 不使能OSC2在内部RC或者外部RC震荡方式下做时钟输出

Bit 0: 未用: 读作0

4.9. CCPR1L 捕捉比较寄存器低 8 位 (15H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CCP1 的低 8 位							

4.10. CCPR1H 捕捉比较寄存器高 8 位 (16H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CCP1 的高 8 位							

4.11. CCP1CTL 增强型 CCP1 控制器寄存器 (17H)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1M1	P1M0	PWM1L1	PWM1L0	CCP1M3	CCP1M2	CCP1M1	CCP1M0

Bit 7-6: P1M<1: 0>: PWM1 模式选择

CCP1M<3:2> = 00、01、10、P1A = 捕捉/

比较输入, P1B、C、D 为端口引脚

CCP1M<3:2> = 11

00: 单输出

01: 全桥正向输出

10: 半桥输出

11: 全桥反向输出

0101: 捕捉 1 模式, 每个上升沿

0110: 捕捉 1 模式, 每 4 个上升沿

0111: 捕捉 1 模式, 每 16 个上升沿

1000: 比较 1 模式, 匹配时置 1

1001: 比较 1 模式, 匹配时置 0

1010: 比较 1 模式, 匹配时产生软件中断

1011: 比较 1 模式, 触发特殊事件

1100: PWM1 模式, P1A 和 P1C 高电平有效;

P1B 和 P1D 高电平有效

1100: PWM1 模式, P1A 和 P1C 低电平有效;

P1B 和 P1D 高电平有效

1100: PWM1 模式, P1A 和 P1C 低电平有效;

P1B 和 P1D 低电平有效

Bit 5-4: PWM1L<1:0>: PWM1 占空比两位最低有效

位

Bit 3-0: CCP1 模式选择位

0000: CCP1 OFF

0010: 比较 1 模式, 匹配时翻转输出

0100: 捕捉 1 模式, 每个下降沿

4.12. PWM1CTL PWM1 控制寄存器 (1CH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRESE	PWMD6	PWMD5	PWMD4	PWMD3	PWMD2	PWMD1	PWMD0

Bit 7: PRESE: PWM 复位使能位

=0 CCPASE 必须通软件清 0

=1,CCPASE 一旦关闭事件消失, ECCPASE 位自动清零

Bit 6-0: PWMDC6~PWMDC0: PWM延时位

Delay time = (Fosc/4) x PWMD<6:0>

4.13. CCPAS CCP 自动关闭控制寄存器 (1DH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCPASE	CCPAS2	CCPAS1	CCPAS0	PSDAC1	PSDAC0	PSDBD1	PSDBD0

Bit 7: CCP: 自动关闭状态位

CCP 正常工作

CCP 发生了关闭事件

Bit 6-4: CCPAS<2:0>: CCP 自动关闭源选择位

0 0 0:禁止关闭

0 0 1:CMP1 输出改变

0 1 0:CMP2 输出改变

0 1 1:CMP1 或 CMP2 输出改变

1 0 0:INT 为 L

1 0 1:INT 为 L 或 CMP1 输出改变

1 1 0:INT 为 L 或 CMP2 输出改变

1 1 1:INT 为 L 或 CMP1 或 CMP2 输出改变

Bit 3-2: PSDAC<3:2>: P1A,P1C 关闭状态控制位

0 0: 驱动引脚 P1A,P1C 为 0

0 1: 驱动引脚 P1A,P1C 为 1

1 x: P1A,P1C 引脚为三态

Bit 1-0: PSDBD<1:0>: P1B,P1D 关闭状态控制位

0 0: 驱动引脚 P1B,P1D 为 0

0 1: 驱动引脚 P1B,P1D 为 1

1 x: P1B,P1D 引脚为三态

5. 端口 PORTA, PORTB 和 PORTC

该款芯片共有 18 个通用 I/O 引脚。根据外围模块的使能情况，有些以至全部引脚可能不再作为通用 I/O 引脚。通常情况下，如果外围功能模块被使能，相关引脚则不能作为通用 I/O 使用。PORTA 是一个 6 位宽的双向 I/O 端口。TRISA 是与其相关的数据方向控制寄存器。当把 TRISA 的某位置 1 时，相应的 PORTA 端口引脚将被定义为输入（也就是使相应输出驱动器呈高阻状态）。当把 TRISA 的某位清 0 时，则相应 PORTA 端口引脚被定义为输出（也就是将输出锁存器的内容加载至选中的引脚上）。RA3 与 PORTA 中其它引脚不同，仅可作为输入引脚，其 TRIS 位总是读作 '1'。PORTB 是一个包含 4 个双向引脚的通用 I/O 端口，PORTC 是一个包含 6 个双向引脚的通用 I/O 端口。这些引脚可配置为数字 I/O 或者 A/D 转换器的模拟输入。

5.1. PORTA-PORTA 寄存器：(05H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PA5	PA4	PA3	PA2	PA1	PA0

Bit 7-6: 未用：读作 0

Bit 5-0: 通用 IO 引脚

1 = 端口引脚电平 > V_{IH}

0 = 端口引脚电平 < V_{IL}

5.2. TRISA-PORTA 三态控制寄存器：(85H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0

Bit 7-6: 未用：读作 0

Bit 5-0: 通用 IO 三态控制位

1 = PORTA 引脚被配置为输入引脚（三态）

0 = PORTA 引脚被配置为输出引脚

注：TRISA<3> 始终读做 1

5.3. PAPHR-弱上拉寄存器：(95H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PAH5	PAH4	-	PAH2	PAH1	PAH0

Bit 7-6: 未用：读作 0

Bit 5-4: PAPHR<5:4>：弱上拉寄存器位

1 = 使能上拉

0 = 禁止上拉

Bit 3: 未用：读作 0

Bit 2-0: PAPHR<2:0>：弱上拉寄存器位

1 = 使能上拉

0 = 禁止上拉

注 1：为了使能单个上拉必须先使能全局 GPPU。

2：如果引脚处于输出模式（TRISA = 0），则会自动禁止弱上拉器件

5.4. PAINTR-电平变化中断寄存器：(96H)

任何一个 PORTA 引脚都可被单独配置为具有电平变化中断功能的引脚。控制位 PINTRAx 用于使能或禁止各引脚的中断功能。电平变化中断功能在上电复位时被禁止。如果几个引脚的电平变化中断功能被使能，则各引脚上的电平与上次读取的、旧的 PORTA 锁存值相比较。所有与上次读取值不匹配的输出进行或运算，运算结果用来设置 INTCON 寄存器中的 PORTA 电平变化中断标志位 (PABIF)。

该中断可唤醒处于休眠状态中的器件。用户在中断服务程序中可以通过以下方式清除该中断：

- a) 任何对 PORTA 的读或写都将终止不匹配条件。
- b) 清除 PABIF 标志位。

不匹配条件仍会使得 PABIF 标志位置 1。对 PORTA 进行读操作将结束不匹配条件，并将 PABIF 标志位清零。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PINTRA5	PINTRA4	PINTRA3	PINTRA2	PINTRA1	PINTRA0

Bit 7-6: 未用位：读作0

1 =使能所有未屏蔽的中断

0 =禁止所有中断

Bit 5: PINTRA<5:0>: PORTA引脚电平变化触发中断控制位

1 =使能引脚电平变化触发中断

0 =禁止引脚电平变化触发中断

注1: 为了识别单个中断，必须置位全局中断使能位 (GIE)。

5.5. PORTB-数据断寄存器：(06H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RB7	RB6	RB5	RB4	-	-	-	-

Bit 7-4: 通用IO引脚

1 =端口引脚电平>VIH

0 =端口引脚电平<VIL

Bit 3-0: 未用位：读作0

5.6. TRISB-PORTB 三态控制寄存器：(86H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISB7	TRISB6	TRISB5	TRISB4	-	-	-	-

Bit 7-4: 通用IO三态控制位

1 = PORTB引脚被配置为输入引脚 (三态)

0 = PORTB引脚被配置为输出引脚

Bit 3-0: 未用位：读作0

注: TRISB<3> 始终读做 1。

5.7. PBPHR-弱上拉寄存器：(115H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PBH7	PBH6	PBH5	PBH4	-	-	-	-

Bit 7-4: PBPHR<5:4>: 弱上拉寄存器位

1 =使能上拉

0 =禁止上拉

Bit 3-0: 未用：读作0

5.8. PBINTR-电平变化中断寄存器：(116H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PINTRB7	PINTRB6	PINTTRB5	PINTRB4	-	-	-	-

Bit 7-4: 电平变化中断使能位

1 = 允许电平触发中断

0 = 禁止电平触发中断

Bit 3-0: 未用位：读作0

5.9. PORTC-数据寄存器：(07H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	RC5	RC4	RC3	RC2	RC1	RC0

Bit 7-6: 未用位：读作0

Bit 5-0: 通用IO引脚

1 = 端口引脚电平 > VIH

0 = 端口引脚电平 < VIL

5.10. TRISC-PORTC 三态控制寄存器：(87H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0

Bit 7-6: 未用位：读作0

Bit 5-0: 通用IO三态控制位

1 = PORTC引脚被配置为输入引脚（三态）

0 = PORTC引脚被配置为输出引脚。

注：TRISC<3> 始终读做1。

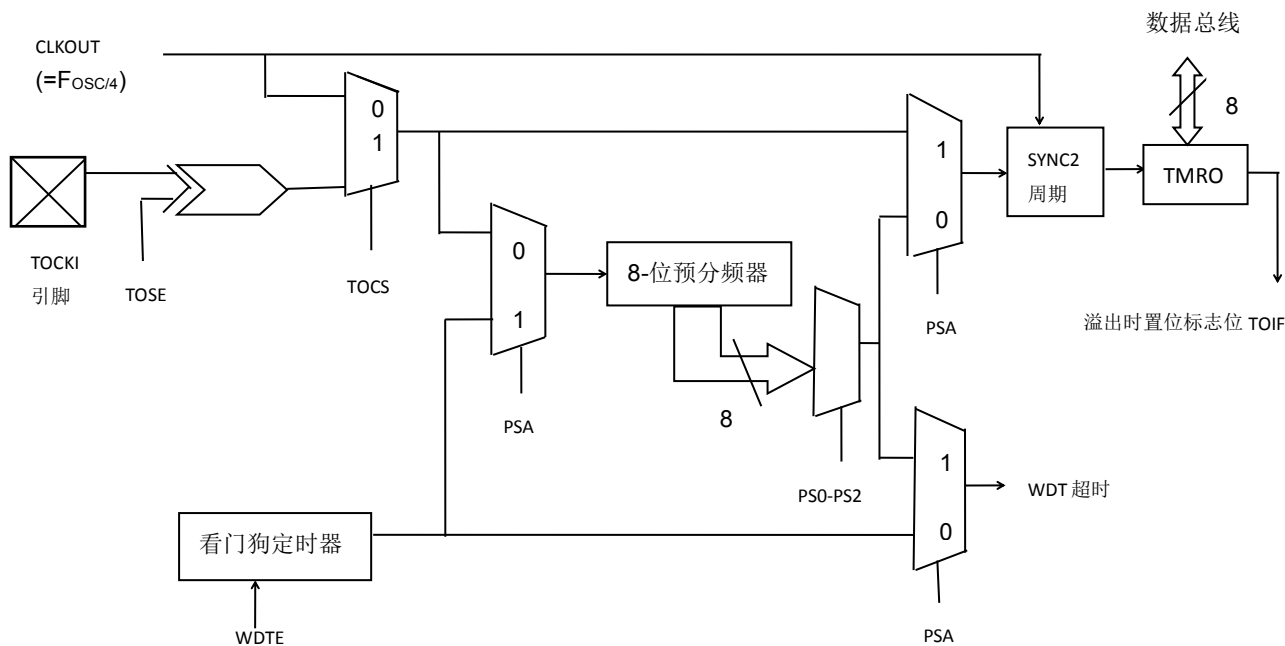
6. TMRO 模块

Timer0 模块定时器/计数器具有以下特征：

- 8 位定时器/计数器
- 可读写
- 8 位软件可编程预分频器
- 可选择内部或外部时钟信号
- 当计数器从 FFh 到 00h 溢出时可触发中断
- 外部时钟边沿选择

6.1. TMRO 操作

通过将 TOCS 位 (OPTION_REG<5>) 清零可选择定时器模式。在定时器模式中, Timer0 模块将在每一指令周期进行递增操作 (不带预分频器)。如果 TMRO 被写入, 在接下来的两个指令周期内将禁止递增操作。用户可以通过将校正值写入 TMRO 寄存器以避免这种情况。通过将 TOCS 位 (OPTION_REG<5>) 置 1 可选择计数器模式。在该模式下, Timer0 模块在 RA2/TOCKI 引脚信号的每一次上升沿或下降沿递增计数。通过时钟信号边沿选择位 TOSE (OPTION_REG<4>) 可确定采用哪一种边沿方式。将 TOSE 位清零将选择上升沿方式。



注 1: TOSE、TOCS、PSA、PS0-PS2 是 Option 寄存器中的位。

6.2. TMRO 中断

当 TMRO 寄存器定时器/计数器从 FFh 至 00h 计数溢出时, 将产生 Timer0 中断。该溢出将使 TOIF 中断标志位置 1。通过清零 TOIE 使能位 (INTCON<5>) 可屏蔽该中断。在重新使能该中断之前, 必须由 Timer0 模块中断服务程序将以软件方法将中断标志位 TOIF (INTCON<2>) 清零。休眠模式时该定时器将被关闭, 因此 Timer0 中断将不具备唤醒功能。

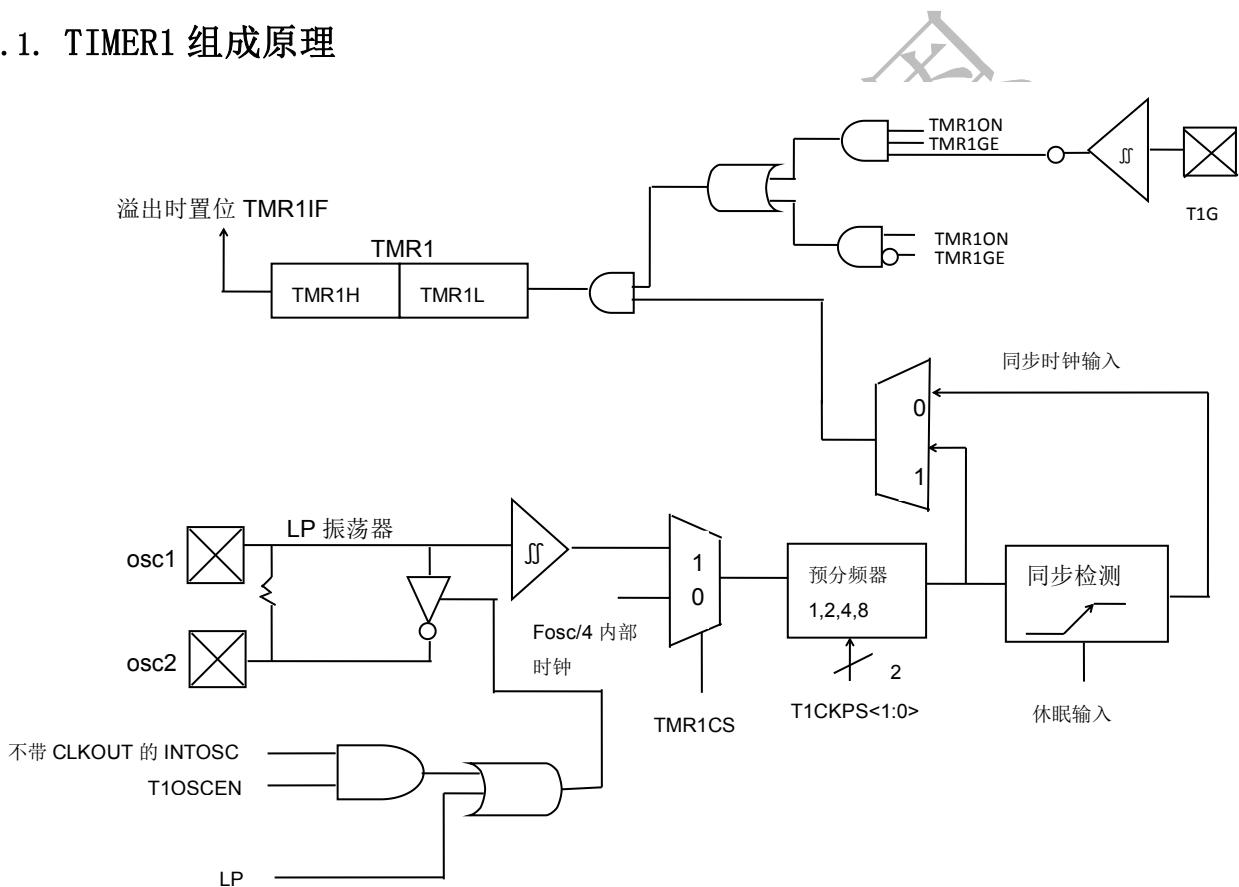
与 TMRO 相关寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMRO	TMRO-8 位实时时钟/计数器							
81H	OPTION	PABPH	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0
INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	

7. TIMER1 模块

- 16 位定时器/计数器 (TMR1H:TMR1L)
- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时唤醒 (异步模式)
- 可选择外部使能输入 (T1G)
- 可选 LP 振荡器

7.1. TIMER1 组成原理



7.2. TIMER1 的运行模式

Timer1 可选择工作在以下三种模式之一：

- 带预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器模式, Timer1 在每一个指令周期进行递增计数。在计数器模式, Timer1 在每个外部时钟输入 T1CKI 的上升沿处进行递增计数。此外, 计数器模式下的时钟可与单片机的系统时钟同步或进行异步运行。在计数器和定时器模块中, 计数器/定时器时钟可通过 T1G 输入引脚进行选通控制。如果需要使用外部时钟振荡器 (以及单片机当前使用不带 CLKOUT 的 INTOSC), Timer1 可以采用 LP 振荡器作为时钟源。

7.3. TIMER1 中断

Timer1 寄存器对 (TMR1H: TMR1L) 递增到 FFFFh 时将返回到 0000h。当 Timer1 计满返回时, Timer1 的中断标志位 (PIR1<0>) 将置 1。为使能在溢出时产生中断, 用户应设置以下寄存器位:

- Timer1 中断使能位 (PIE1<0>)
- PEIE 位 (INTCON<6>)
- GIE 位 (INTCON<7>)。

在中断服务程序中将 TMR1IF 标志位清零将清除中断。

7.4. T1CON—TIMER1 控制寄存器: (10H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

Bit 7: T1GINV: TMR1门控电压反转位

0 = 低电平输出

1 = 高电平输出

Bit 6: TMR1GE: Timer1选通使能位

如果TMR1ON = 0: 此位被忽略

如果TMR1ON = 1:

1 = 如果T1G引脚为低电平, 则启动Timer1

0 = 启动Timer1

Bit 5-4: T1CKPS1:T1CKPS0: Timer1输入时钟预分频选择位

11 = 预分频值为1:8

10 = 预分频值为1:4

01 = 预分频值为1:2

00 = 预分频值为1:1

Bit 3: T1OSCEN: LP振荡器使能控制位

如果不带CLKOUT振荡器的INTOSC处于激活

状态:

1 = LP 振荡器使能作为Timer1的时钟源

0 = LP 振荡器关闭

否则: 此位被忽略

Bit 2: T1SYNC: Timer1外部时钟输入同步控制位

TMR1CS = 1:

1 = 不与外部时钟输入同步

0 = 与外部时钟输入同步

TMR1CS = 0: 此位被忽略。Timer1 使用内部时钟作为时钟源。

Bit 1: TMR1CS: Timer1 时钟源选择位

1 = 使用来自T1OSO/T1CKI引脚 (在上升沿) 上的外部时钟

0 = 内部时钟 (FOSC/4)

Bit 0: TMR1ON: Timer1启动控制位

1 = 使能Timer1

0 = 停止 Timer1

8. 比较器模块

比较器模块通过比较两个模拟电压并提供其相对幅值的数字表示, 用于建立模拟电路与数字电路的接口。比较器是非常有用的混合信号构建模块, 因为它提供了与程序执行相独立的模拟功能。模拟比较器模块包含以下特性:

- 独立的比较器控制
- 可编程输入选择
- 有内部/外部比较器输出
- 可编程输出极性
- 电平变化中断
- 从休眠状态唤醒
- PWM 关闭
- Timer1 门控 (计数使能)
- 输出与 Timer1 时钟输入同步
- SR 锁存器
- 可编程和固定参考电压

8.1. CM1CTL0—比较器 1 控制寄存器 0 (119H)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CM1ON	CM1OUT	CM1OE	C1INV	-	CM1R	CM1CH1	CM1CH0

Bit 7: CM1ON: 比较器 1 使能位

1=比较器 1 使能

0=禁止比较器 1 使能

Bit 6: CM1OUT: 比较器 1 输出位

当 C1INV = 0 时:

1 = VIN+ > VIN-

0 = VIN+ < VIN-

当 C1INV = 1 时:

1 = VIN+ < VIN-

0 = VIN+ > VIN

Bit 5: CM1OE: 比较器 1 使能位

1 = PA2 为 C1OUT 引脚

0 = C1OUT 是仅限内部

Bit 4: C1INV: 比较器输出翻转位

1 = 输出翻转

0 = 输出不翻转

Bit 3: 未用位: 读作 0

Bit 2: CM1R 比较器 1 参考电压选择

0: C1+ 连接到 C1+IN 引脚

1: C1+ 连接到 C1VREF

Bit1-0: CM1CH1:CM1CH0: 比较器 1 通道选择位

1 1 = CM1Vin- 连接到 C-IN0 引脚

1 0 = CM1Vin- 连接到 C-IN1 引脚

0 1 = CM1Vin- 连接到 C-IN2 引脚

0 0 = CM1Vin- 连接到 C-IN3 引脚

8.2. CM2CTL0—比较器 2 控制寄存器 0 (11AH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CM2ON	CM2OUT	CM2OE	C2INV	-	CM2R	CM2CH1	CM2CH0

Bit 7: CM2ON 比较器 1 使能位

1 = 比较器 1 使能

0 = 禁止比较器 1 使能

Bit 6: CM2OUT: 比较器 2 输出位

当 C2INV = 0 时

1 = VIN+ > VIN-

0 = VIN+ < VIN-

当 C2INV= 1 时

1 = VIN+ < VIN-

0 = VIN+ > VIN-

Bit 5: CM2OE: 比较器 2 输出允许位

1 = PC4 为 C2OUT 输出引脚

0 = C2OUT 仅内部使用

Bit 4: CM2OE: 比较器 2 输出翻转位

0 = 输出不翻转

1 = 输出翻转

Bit 2: CM2R: 比较器 2 参考选择

0: C2+ 连接到 C2+IN 引脚

1: C2+ 连接到 C2VREF

Bit 1-0: CM2CH1:CM2CH0: 比较器 2 通道选择

1 1 = CM2Vin- 连接到 C-IN3 PIN

1 0 = CM2Vin- 连接到 C-IN2 PIN

0 1 = CM2Vin- 连接到 C-IN1 PIN

0 0 = CM2Vin- 连接到 C-IN0 PIN

8.3. CM2CTL1-比较器 2 控制寄存器 1 (11BH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CM1OUT	CM2OUT	-	-	-	-	T1GSS	C2SYNC

Bit 7: CM1OUT: 比较器 1 输出位

1 = 比较器 1 输出使能

0 = 禁止比较器 1 输出使能

Bit 6: CM2OUT: 比较器 2 输出位

1 = 比较器 1 输出使能

0 = 禁止比较器 1 输出使能

Bit 5-2: 未用位: 读作 0**Bit 1:** T1GSS: Timer1 门控源选择位

1 = Timer1 门控源为 T1G 引脚

0 = Timer1 门控源为 SYNCC2OUT

Bit 0: C2SYNC: 比较器 C2 输出同步位

1 = 输出与 Timer1 时钟的下降沿同步

0 = 输出异步

8.4. SRCTL-SR 锁存控制寄存器 (19EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SR1	SR0	CM1SEN	CM2SEN	PULSS	PULSR	-	-

Bit 7: SR1: 比较器 2 输出选择位

1 = C2OUT 引脚是锁存器 QN 引脚

0 = C2OUT 引脚是比较器 2 输出

Bit 6: SR0: 比较器 1 输出选择位

1 = C1OUT 引脚是锁存器 QN 引脚

0 = C1OUT 引脚是比较器 2 输出

Bit 5: CM1SEN: 比较器 1 输出设置允许位

1 = 比较器 1 输出置位 SR 锁存器

0 = SR 锁存器不生效

Bit 4: CM2SEN: 比较器 2 输出设置允许位

1 = 比较器 2 输出置位 SR 错存起

0 = SR 锁存器不生效

Bit 3: PULSS: 为 SR 锁存器提供置 1 输入脉冲位

1 = 触发脉冲发生器将 SR 锁存器置 1, 该位立即由硬件复位

0 = 不触发脉冲发生器

Bit 2: PULSR: 为 SR 锁存器提供复位输入脉冲位

1 = 触发脉冲发生器将 SR 锁存器复位。该位立即由硬件复位

0 = 不触发脉冲发生器

8.5. VRCTL-比较器电源寄存器 (118H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
C1VRE	C2VRE	CVRRS	CVRRS	CVRRS	CVR2	CVR1	CVR0

Bit 7: C1VRE: 比较器 1 电压参考使能位

0 = 固定参考电压接到 C1VREF 引脚

1 = CVREF 打开并接到 C1VREF 引脚

Bit 6: C2VRE: 比较器 2 电压参考允许位

0 = 固定参考电压接到 C1VREF 引脚

1 = CVREF 打开并接到 C1VREF 引脚

Bit 5: CVRRS: 比较器参考电压范围选择位0 = 高范围: $CV_{ref} = V_{dd}/4 +$ $(CVR3:CVR0/32)*V_{dd}$ 1 = 低范围: $CV_{ref} = (CVR3:CVR0/24)*V_{dd}$ **Bit 4:** FVRE: 固定参考电压使能位

0 = 禁止

1 = 使能

Bit 3-0: CVR3~CVR0: 比较器电压参考值选择When CVRRS = 0, $CV_{ref} = V_{dd}/4 +$ $(CVR3:CVR0/32)*V_{dd}$ When CVRRS = 1, $CV_{ref} =$ $(CVR3:CVR0/24)*V_{dd}$

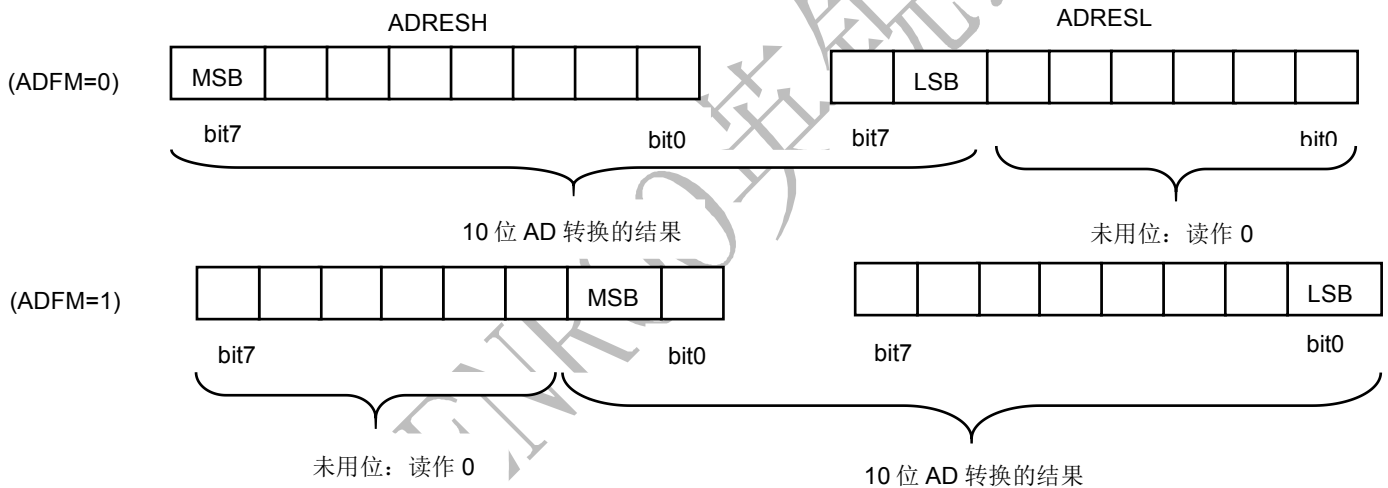
9. 数模转换器 (AD) 模块

模数转换器 (Analog-to-digital Converter, ADC) 可将模拟输入信号转换为信号的 10 位二进制表示。该器件使用模拟输入, 这些输入通过多路开关连接到同一个采样和保持电路。采样保持电路的输出与转换器的输入相连接。转换器通过逐次逼近法产生 10 位二进制结果, 并将转换结果存储在 ADC 结果寄存器 (ADRESL 和 ADRESH) 中。

9.1. A/D 配置寄存器和操作步骤

共有三个寄存器用于 A/D 模块各项功能的控制

- 模拟输入引脚的设置
- 通道选择
- 转换时钟
- 参考电压的设置
- 10 位结果格式对齐方式



9.2. ADCON0-AD 控制寄存器: (1FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADFM	VCFG	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON

Bit 7: ADFM: A/D 结果格式选择位

1 = 右对齐

0 = 左对齐

1010 = AN10

1011 = AN11

1100 = CVREF

Bit 6: VCFG: 参考电压位

1 = 选用 VREF 引脚上的电压

0 = 选用 VDD

1101 = 0.6V 固定参考电压

1110 = 保留, 不要使用

1111 = 保留, 不要使用

Bit 5-2: CHS2: CHS0: 模拟通道选择位

0000 = AN0; 0001 = AN1

0010 = AN2; 0011 = AN3

0100 = AN4; 0101 = AN5

0110 = AN6; 0111 = AN7

1000 = AN8

1001 = AN9

Bit 1: GO/DONE: A/D 转换状态位

1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换(当 A/D 转换完成以后该位由硬件自动清零)

0 = A/D 转换已完成/未进行

Bit 0: ADON: A/D 转换器状态位

1 = A/D 转换器模块正在运行

0 = A/D 转换器被关闭且不消耗工作电流

9.3. ADCON1-AD 控制寄存器 1: (9FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	-	ADCS2	ADCS1	ADCS0	-	-	-

Bit 7-6: 未用位: 读作0

Bit 5-3: ADCS<2:0>: A/D转换时钟选择位

000 = FOSC/2

001 = FOSC/8

010 = FOSC/32

x11 = FRC (由专用内部振荡器产生的时钟, 其频率的最大值为500 kHz)

100 = FOSC/4

101 = FOSC/16

110 = FOSC/64

Bit 3-0: 未用, 读作0

9.4. ADINSL-模拟输入低位通道选择 (11EH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AINS7	AINS6	AINS5	AINS4	AINS3	AINS2	AINS1	AINS0

Bit 7-0: ADINSL<7:0>: 引脚 AINS<7:0>为别配置为模拟或数字功能引脚的选择控制位

1 = 模拟输入。配置为模拟输入引脚。

0 = 数字I/O。配置为数字端口或特殊功能引脚。

注1: 如果引脚被配置为模拟输入功能引脚, 将自动禁止有效的数字输入电路、弱上拉以及电平变化中断。应将相应的TRIS 位置一选择输入模式以允许引脚电压的外部控制。

9.5. ADINSH-模拟输入低位通道选择 (11FH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	AINS11	AINS10	AINS9	AINS8

Bit 7-4: 未用, 读作0

Bit 3-0: ADINSH<3:0>: 引脚AINS<3:0> 为别配置为模拟或数字功能引脚的选择控制位

1 = 模拟输入。配置为模拟输入引脚。

0 = 数字 I/O。配置为数字端口或特殊功能引脚。

注1: 如果引脚被配置为模拟输入功能引脚, 将自动禁止有效的数字输入电路、弱上拉以及电平变化中断。应将相应的TRIS 位置一选择输入模式以允许引脚电压的外部控制。

9.6. ADRESH: ADC 结果寄存器高字节 (1EH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
X	X	X	X	X	X	X	X

ADFM=0: 左对齐时:

Bit7-0: AD 数据的高 8 位

ADFM=1:右对齐时:

Bit1-0: AD 数据的高 2 位

9.7. ADRESL: ADC 结果寄存器低字节 (9EH)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
X	X	X	X	X	X	X	X

ADFM=0: 左对齐时:

Bit7-6: AD 数据的低 2 位

ADFM=1:右对齐时:

Bit7-0: AD 数据的低 8 位

10. 数据 EEPROM 存储器

数据EEPROM存储器在整个VDD 范围内正常运行时是可读写的。其存储器并不直接映射到寄存器文件空间，而是通过特殊功能寄存器来间接寻址。有四个SFR用于读写该存储器，它们是：

- EECON1
- EECON2 （非实际存在的寄存器）
- EEDATA
- EEADR

EEDATA内存放8位读写数据，而EEADR寄存器存放要访问的EEPROM地址EN8F676器件有128字节的数据EEPROM存储器，寻址范围从00h到7Fh

10.1. EEDAT-EEPROM 数据寄存器: (9AH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0

Bit 7-0: EEDATn: 读/写数据EEPROM 的字节值

10.2. EEADR-EEPROM 地址寄存器: (9BH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	EADR6	EADR5	EADR4	EADR3	EADR2	EADR1	EADR0

Bit 7: 未用位: 读作0

Bit 6-0: EEADR: 指定128个地址单元之一进行EEPROM读/写操作

10.3. EECON1-EEPROM 控制寄存器: (9CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				WRERR	WREN	WR	RD

Bit 7-4: 未用位: 读作0

Bit 3: WRERR: EEPROM 错误标志位

1 = 写操作被过早中止 (正常操作或BOD检测期间发生MCLR复位、WDT复位)

0 = 写操作完成

Bit 2: WREN: EEPROM写操作使能位

1 = 允许写周期

0 = 禁止写入数据EEPROM

Bit 1: WR: 写操作控制位

1 = 启动写周期 (一旦写操作完成, 该位被硬件清零。WR位只能用软件置1而不能清零)

0 = 写入数据EEPROM 的写周期完成

Bit 0: RD: 读控制位

1 = 启动EEPROM读操作 (读操作占用一个周期。RD由硬件清零, RD只能用软件置1而不能清零)。

0 = 不启动EEPROM读操作

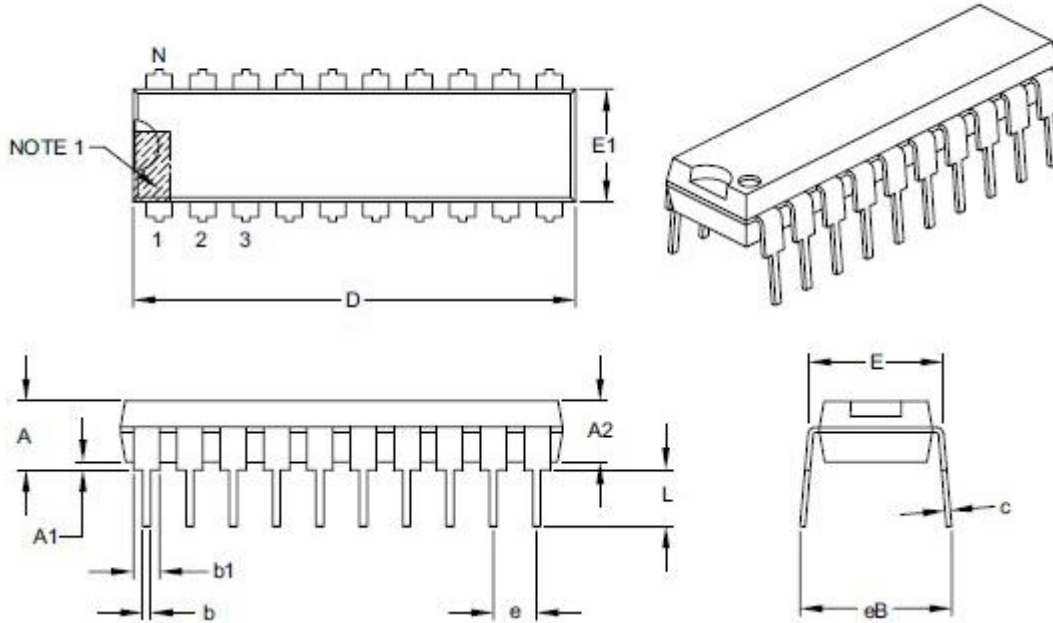
11. 指令集

指令码	助记符	功能	操作	状态标志
010000 00000000	NOP	空操作	无	
010000 00000001	CLRWD T	清看门狗定时器	0→WT	TF、PF
010000 00000010	SLEEP	睡眠方式	→WT 振荡停止	TF、PF
010000 00000011	OPTION	W 到 T M O D E 寄存器	OPTION	无
010000 00000100	RET	返回	堆栈→PC	无
010000 00000rrr	TRIS R	控制 I/O 口寄存器	W→TRIS	无
010001 1rrrrrrr	STWR R	存储 W 到寄存器中	W→R	无
011000 trrrrrrr	LDR R,T	送寄存器	R→t	Z
111010 iiiiii	LDWI I	送立即数到 W	I→W	无
010111 trrrrrrr	SWAPR R,T	高低四位交换	R (0~3) →R (4~7) →t	无
011001 trrrrrrr	INCR R,T	寄存器加 1	R+1→t	Z
011010 trrrrrrr	INCRSZ R,T	增 1, 为零跳转	R+1→t	无
011011 trrrrrrr	ADDWR R,T	W 与寄存器相加	W+R→t	C、HC、Z
011100 trrrrrrr	SUBWR R,T	寄存器减去 W	R-W→t (R+/W+1→t)	C、HC、Z
011101 trrrrrrr	DECR R,T	寄存器减 1	R-1→t	Z
011101 trrrrrrr	DECRSZ R,T	减 1 为零跳转	R-1→t	无
010010 trrrrrrr	ANDWR R,T	W 与寄存器相与	R∧W→t	Z
110100 iiiiii	ANDWI I	W 与立即数相与	i∧W→W	Z
010011 trrrrrrr	IORWR R,I	W 与寄存器相或	R∨W→t	Z
110101 iiiiii	IORWI I	W 与立即数相或	i∨W→W	Z
010100 trrrrrrr	XORWR R,T	W 与寄存器相异或	R⊕W→t	Z
110110 iiiiii	XORWI I	W 与立即数相异或	i⊕W→W	Z
011111 trrrrrrr	COMR R,T	取反	/R→t	Z
010110 trrrrrrr	RRR R,T	带进位循环右移	R(n)→R(n-1) C→R(7) R(0) →C	C
010101 trrrrrrr	RLR R,T	带进位循环左移	R(n)→R(n-1) C→R(0) R(7) →C	C
010000 1xxxxxxx	CLRW	工作寄存器清 0	0→W	Z
010001 0rrrrrrr	CLRR R	寄存器清 0	0→R	Z
0000bb brrrrrrr	BCR R,B	位清除	0→R (b)	无
0010bb brrrrrrr	BSR R,B	置位	1→R (b)	无
0001bb brrrrrrr	BTSC R,B	如果 R (b) =0 则跳转	Skip if R(b)=0	无
0011bb brrrrrrr	BTSS R,B	如果 R (b) =1 则跳转	Skip if R(b)=1	无
1000nn nnnnnnnn	LCALL N	长调用子程序	n→PC PC+1→Stack	无
1010nn nnnnnnnn	LJUMP N	长跳转	n→PC	无
110000 nnnnnnnn	CALL N	调用子程序	n→PC PC+1→Stack	无
110001 iiiiii	RTIW I	返回, 将立即数放入 W 中	Stack→PC i→W	无
11001n nnnnnnnn	JUMP N	跳转	n→PC	无

12. 封装信息

12.1. DIP20 封装参数

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



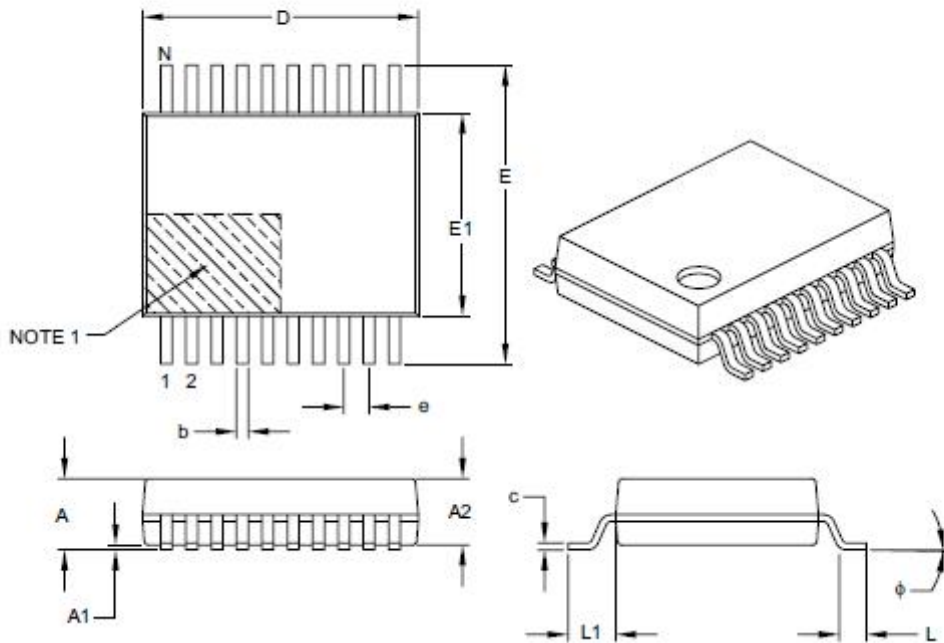
Unit		INCHES		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	20		
Pitch	e	0.100BSC		
Top to Seating Plane	A	—	—	0.21
Molded Package Thickness	A2	0.115	0.13	0.195
Base to Seating Plane	A1	0.015	—	—
Shoulder Package Width	E	0.3	0.31	0.325
Molded Package Width	E1	0.24	0.25	0.28
Overall Length	D	0.98	1.03	1.06
Tip to Seating Plane	L	0.115	0.13	0.15
Lead Thickness	c	0.08	0.01	0.015
Upper Lead Width	b1	0.045	0.06	0.07
Lower Lead Width	b	0.014	0.018	0.022
Overall Row Spacing	eB	—	—	0.43

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- \$ Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010* per side.
- Dimensioning and tolerancing per ASME Y14.5M
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

12. 2. SSOP20 封装参数

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



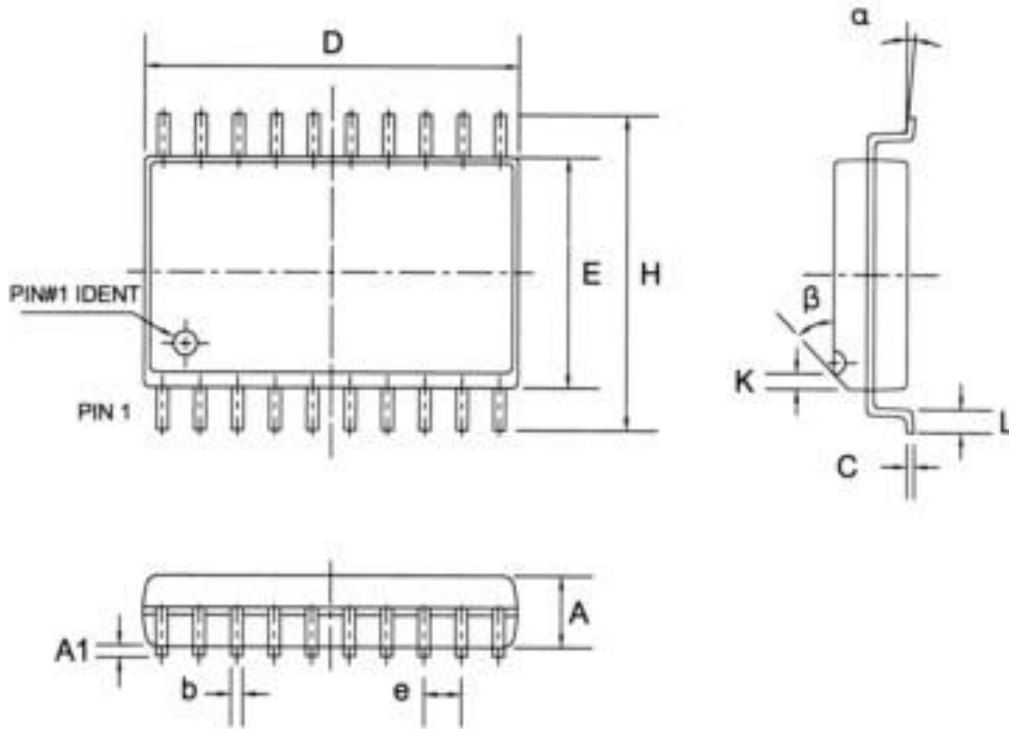
Unit		MILLMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	20		
Pitch	e	0.65BSC		
Overall Height	A	—	—	2
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	—	—
Overall Width	E	7.4	7.8	8.2
Molded Package Width	E1	5	5.3	5.6
Overall Length	D	6.9	7.2	7.5
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	—	0.25
Foot Angle	∅	0°	4°	8°
Lead Width	b	0.22	—	0.38

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M
 - BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 - REF: Reference Dimension, usually without tolerance, for information purposes only.

12.3. SOP20 封装参数

SOP-20 DIMENSION (FIG. NO. DIM-SOP20-0103-A)



Symbol	Dimensions In Mllmeters			Dimensions In Inches		
	Min	Mon	Max	Min	Mon	Max
A	2.15	2.35	2.55	0.085	0.093	0.1
A1	0.05	0.15	0.25	0.002	0.006	0.01
b	—	0.4	—	—	0.016	—
C	—	0.25	—	—	0.01	—
D	12.4	12.7	13	0.488	0.5	0.512
E	7.4	7.65	7.9	0.291	0.301	0.311
e	—	1.27	—	—	0.05	—
H	10.15	10.45	10.75	0.4	0.411	0.423
K	—	0.5	—	—	0.02	—
L	0.6	0.8	1	0.024	0.031	0.039
α	0°	—	8°	0°	—	8°

全球销售及服务网点联系信息:

深圳市英锐恩科技有限公司

ENROO-TECH (SHENZHEN) CO., LTD

中国·深圳市龙岗区环城南路坂田国际中心C2栋8楼815

Enroo-Tech Technologies CO., Limited

香港新界葵涌工业街 24-28 号威信物流中心 13 楼 A 室

联系电话: 86-755-82543411, 83167411, 83283911, 88845951

联系传真: 86-755-82543511

全国热线: 4007-888-234

联系邮件: enroo@enroo.com

公司网站: <http://www.enroo.com> <http://www.enroo-tech.com>

企业官网二维码



企业公众号二维码

