

**ENROO 英锐恩**

---

**EN8F883**

数据手册 V2.3

## 目 录

1. 系统描述.....	11
1.1. 总体说明.....	11
1.2. 应用.....	11
2. 架构描述.....	11
3. 存储器构成.....	12
4. 特殊功能寄存器说明.....	13
4.1. STATUS 状态寄存器: (03H).....	13
4.2. FSR 间接寻址地址寄存器:(04H).....	13
4.3. OPTION_REG 选项寄存器:(81H).....	13
4.4. INTCON-中断控制寄存器:(0BH 或 8BH).....	14
4.5. PIE1-外设中断使能寄存器 1: (8CH).....	15
4.6. PIE2-外设中断使能寄存器 2: (8DH).....	15
4.7. PIR1-外设中断寄存器 1: (0CH).....	16
4.8. PIR2-外设中断标志寄存器 2: (0DH).....	16
4.9. PCON-电源状态寄存器: (8EH).....	16
4.10. OSCCON-MCU 系统频率控制寄存器(8FH).....	17
4.11. VRCON-比较器电源控制寄存器(97H).....	17
4.12. WDTCON 看门狗时间控制寄存器(105H).....	18
4.13. BUZRCON 蜂鸣器控制寄存器(91H).....	18
4.14. TTLCTL0 寄存器: (9BH).....	19
4.15. TTLCTL1 寄存器: (9CH).....	19
4.16. SRCON 控制寄存器: (185H).....	19
5. 输入输出 I/O 端口.....	20
5.1. PORTA 相关功能.....	20
5.2. PORTA 输出寄存器 (05H).....	20
5.3. TRISA 三态寄存器 (85H).....	21
5.4. PAPHR-PORTA 口弱上拉控制寄存器.....	21
5.5. PAPLR 下拉寄存器 (190H).....	21
5.6. PAPPR 输出驱动控制寄存器 (191H).....	21
5.7. PORTB 相关功能.....	22
5.8. PORTB 输出寄存器 (06H).....	22
5.9. TRISB 三态寄存器 (86H).....	22
5.10. WPUB 上拉寄存器 (95H).....	22
5.11. PBPLR 下拉寄存器 (192H).....	23
5.12. IOCB 端口变化中断控制寄存器: (96H).....	23
5.13. DBCTL PB0 输入 de-bounce 控制寄存器 (9DH).....	23
5.14. PBPPR 输出驱动控制寄存器 (193H).....	24
5.15. PORTC 相关功能.....	24
5.16. PORTC 输出寄存器 (07H).....	24
5.17. TRISC 三态寄存器 (87H).....	24
5.18. PCPHR 上拉寄存器 (18FH).....	25
5.19. PCPLR 下拉寄存器 (194H).....	25
5.20. PCPPR 输出驱动控制寄存器 (195H).....	25
5.21. PORTE 输出寄存器 (09H).....	25
5.22. TRISE 三态寄存器 (89H).....	26
6. TMR0 模块.....	26
6.1. T0CON—TIMER0 控制寄存器: (197H).....	26
7. Timer1 模块.....	27
7.1. Timer1 的运行模式.....	27
7.2. Timer1 中断.....	27
7.3. T1CON—TIMER1 控制寄存器: (10H).....	28
7.4. TIMER1L 寄存器(0EH).....	29
7.5. TIMER1H 寄存器(0FH).....	29
8. TIMER2 模块.....	29
8.1. Timer2 的工作原理.....	29

8.2.	T2CON—TIMER2 控制寄存器: (12H)	30
8.3.	PR2—TIMER2 寄存器: (91H)	30
8.4.	TMR2—TIMER2 计数寄存器: (11H)	30
9.	数模转换器 (AD) 模块	30
9.1.	ADC 配置	31
9.2.	端口配置	31
9.3.	中断	31
9.4.	结果格式	31
9.5.	转换步骤	32
9.6.	ADCON0-AD 控制寄存器 0 (1FH)	32
9.7.	ADCON1-AD 控制寄存器 1 (9FH)	33
9.8.	ADRESH-AD 数据寄存器: (1EH)	33
9.9.	ADRESL-AD 数据寄存器: (9EH)	33
9.10.	ANSEL-模拟选择寄存器(188H)	34
9.11.	ANSEH-通道模拟/数字控制寄存器: (189H)	34
10.	CCP 模块	35
10.1.	CCP1L-捕获/比较/PWM1 LSB 寄存器 (15H)	35
10.2.	CCP1H-捕获/比较/PWM1 MSB 寄存器 (16H)	35
10.3.	CCP1CTL-CCP1 控制寄存器 (17H)	35
10.4.	CCP2L-捕获/比较/PWM2 LSB 寄存器 (1BH)	36
10.5.	CCP2H-捕获/比较/PWM2 MSB 寄存器 (1CH)	36
10.6.	CCP2CON-CCP2 控制寄存器: (1DH)	36
10.7.	CM1CON0-比较器 1 控制寄存器 0 (107H)	37
10.8.	CM2CON0-比较器 2 控制寄存器 0 (108H)	37
10.9.	CM2CON1-比较器 2 控制寄存器 1 (109H)	38
11.	SSP 模块	38
11.1.	SSPCON-SSP 控制寄存器 (14H)	39
11.2.	SSPBUF-SSP 数据缓存器 (13H)	40
11.3.	SSPADD-SSP 地址寄存器 (93H)	40
11.4.	SSPSTAT-SSP 状态寄存器 (94H)	40
12.	USART 模块	41
12.1.	TXSTA-USART 发送状态寄存器: (98H)	41
12.2.	TXREG-USART 发送数据寄存器: (19H)	42
12.3.	RCREG-USART 接收数据寄存器: (1AH)	42
12.4.	RCSTA-USART 接收状态寄存器: (18H)	42
13.	数据 EEPROM 存储器	43
13.1.	EECON1 EEPROM 控制寄存器: (18CH)	43
13.2.	EEDATA-EEPROM 数据寄存器(10CH)	43
13.3.	EEADR-EEPROM 地址寄存器(10DH)	44
13.4.	写闪存程序存储器	44
14.	CPU 的特性	44
14.1.	EN8F883 配置位	45
14.2.	复位	46
14.3.	看门狗定时器	46
14.4.	休眠模式	46
15.	指令集	47
16.	封装信息	53
16.1.	SOP28 数据参数和规格	53
16.2.	QFN28 规格参数说明	54
16.3.	SOP20 封装规格参数说明	55
16.4.	SOP16 封装规格说明	56
16.5.	SSOP28 封装规格说明	56
16.6.	TSSOP28 封装规格说明	56

## 高性能 RISC CPU

- 采用 RISC 架构, 仅有 37 条单指令 (除程序跳转指令的所有其它指令都是单周期指令)
- 8 级深的硬件堆栈
- 14 位宽指令集, 8 位宽的数据路径
- 可擦写 flash 芯片
- 片内闪存 (ROM) 为 4K 字, 数据存储 (RAM) 为 256 字节
- 掉电数据存储 (EEPROM) 为 256 字节
- 数据和指令的直接、间接和相对寻址模式
- 带 Capture, Compare 和 PWM 模式功能的 CCP 模块 CCP1 和 CCP2
- 同步串行通信模块 SSP 模块
- 异步串行通信模块 USART 模块
- 工作电压 2.5V~5.5V (PEDH 禁止); 4.5~5.5V (PEDH 使能)
- 可选电源电压低压检测, 欠压复位功能 (PED), 三级欠压复位
- 有 11 通道 10 位 AD, 带内部基准 1.25V, 内部参考 2V/3V
- 定时器 0: 8Bit 定时计数器
- 定时器 1: 16Bit 定时计数器
- 定时器 2: 8Bit 定时器
- 自振式看门狗定时器
- 22/23/24 个可独立直接控制 I/O 口
- 工作速度: 16M/8M 内部振荡

## 单片机的特性

- 上电复位 (Power-on Reset, POR)
- 低电压检测 (LVD) 和欠压复位 (BOR)
- 上电复位 (Power-on Reset, POR)
- 具有专用片内 RC 振荡器的看门狗定时器 (WDT), 能够可靠地工作
- 代码保护功能
- 独立的可编程弱上拉功能
- 节省功耗的休眠模式
- 可选的振荡器选项:
  - IRC: 16M/8M 内部振荡器
  - ERC: 廉价外部 RC 振荡器
  - LFXT: 低频晶体振荡器
  - XTAL: 标准晶体振荡器
  - HFXT: 高频晶体振荡器

## 低功耗特性 CMOS 技术

- 工作电流: 在 2.5V、8MHz 时 < 170 uA
- 待机电流: 2.5V 时典型值为 < 1 uA
- 看门狗定时器电流:
  - 当电压在 2.5V 时, 典型值为 300nA
- TIMER1 振荡器电流:
  - 当频率为 32kHz, 电压为 2.5V 时, 典型值为 4uA

全静态设计

- 宽工作电压范围: 2.5V 到 5.5V

## 外设功能

24 个带有方向可单独控制的 I/O 引脚:

- 高灌/拉电流可直接驱动 LED
- 电平变化中断引脚
- 可单独编程的弱上拉引脚
- 超低功耗唤醒 (Ultra Low-Power Wake-up, ULPWU)

模拟比较器

- 可编程片上参考电压 (CVREF) 模块 (占 VDD

的百分比)

- 可从外部访问比较器的输入和输出
- 固定参考电压 (0.6V)
- 外部定时器选通 (使能计数)
- SR 锁存模式
- 两个模拟比较器
- A/D 转换器
- 10 位分辨率和 11 个通道
- Timer0: 带 8 位可编程预分频器的 8 位定时器/计数器

## 增强型 Timer1:

- 带预分频器的 16 位定时器/计数器
- 外部选通输入模式
- 专用低功耗 32 kHz 振荡器

Timer2: 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器/计数器

增强型捕捉、比较和 PWM+ 模块

- 16 位捕捉, 最大分辨率为 12.5 ns

- 比较, 最大分辨率为 200 ns
- 带有 1、2 或 4 个输出通道和可编程死区时间的 10 位 PWM, 最大频率为 20 kHz

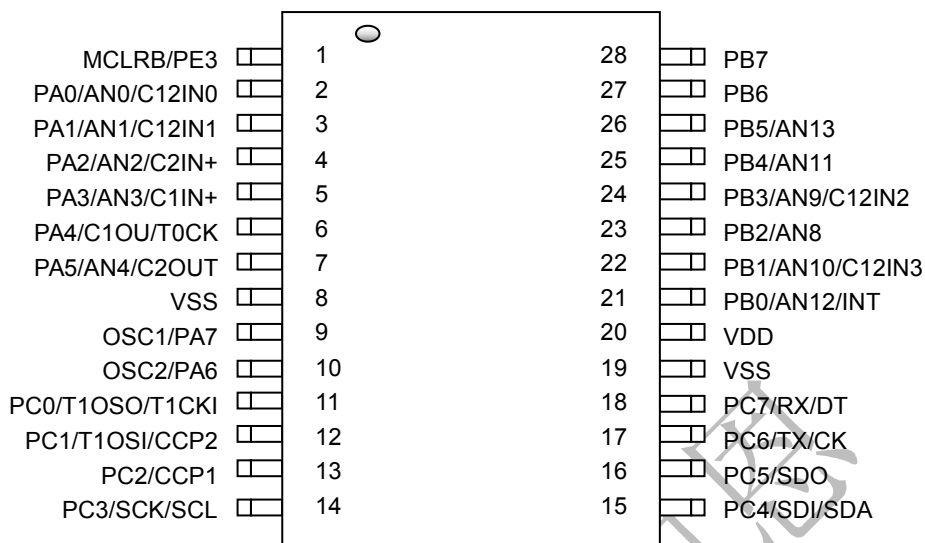
- PWM 输出转向 (steering) 控制  
捕捉、比较和 PWM 模块:

- 16 位捕捉, 最大分辨率为 12.5 ns
- 16 位比较, 最大分辨率为 200 ns
- 10 位 PWM, 最大频率为 20 kHz

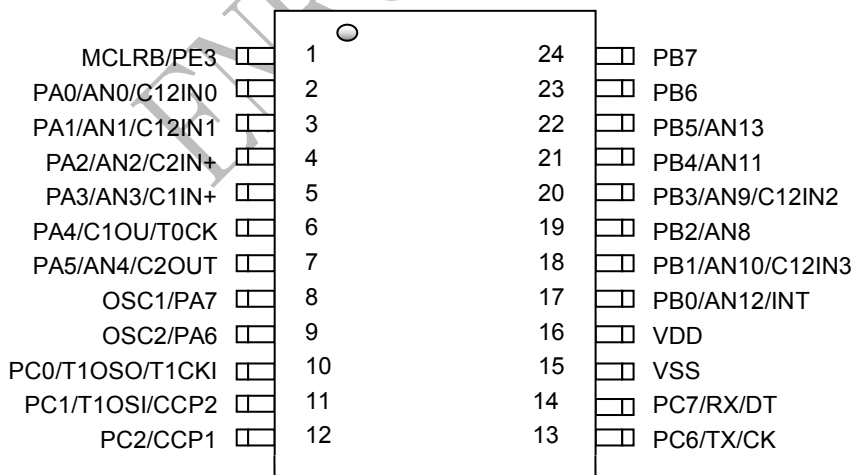
## 封装形式

Device	I/O	ROM	RAM	EEPROM	Timer (8 / 16bit)	Package
EN8F883DSS28	25	4K	256	256	2 / 1	28-SSOP
EN8F883DS28	25	4K	256	256	2 / 1	28-SOP
EN8F883DP28	25	4K	256	256	2 / 1	28-PDIP
EN8F883DTP28	25	4K	256	256	2 / 1	28-TQFP
EN8F883DSS24	22	4K	256	256	2 / 1	24-SSOP
EN8F883DS24	22	4K	256	256	2 / 1	24-SOP
EN8F883DP24	22	4K	256	256	2 / 1	24-PDIP
EN8F883DSS20	18	4K	256	256	2 / 1	20-SSOP
EN8F883DS20	18	4K	256	256	2 / 1	20-SOP
EN8F883DP20	18	4K	256	256	2 / 1	20-PDIP
EN8F883DSS16	14	4K	256	256	2 / 1	16-SSOP
EN8F883DS16	14	4K	256	256	2 / 1	16-SOP
EN8F883DP16	14	4K	256	256	2 / 1	16-PDIP

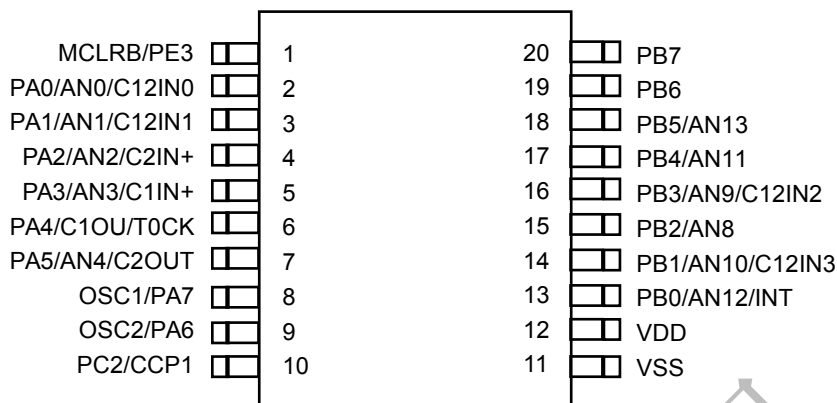
### EN8F883-SS28/S28/DP28



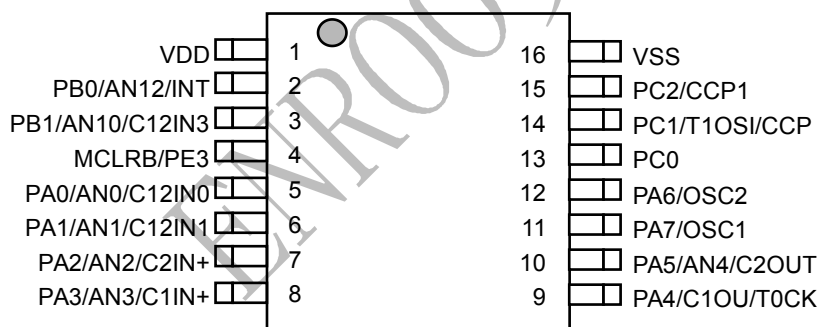
### EN8F883-SS24/S24/DP24



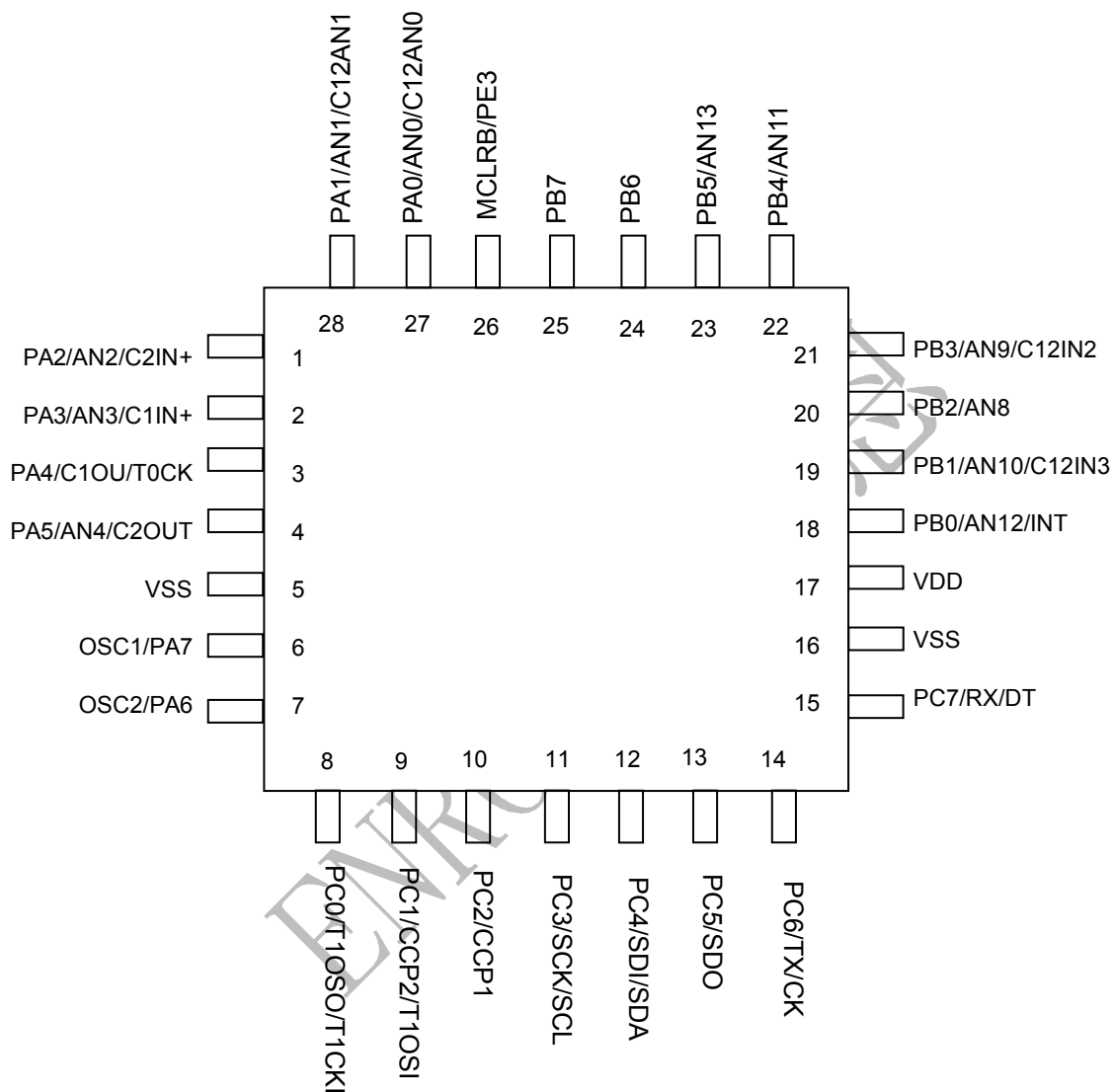
**EN8F883-SS20/S20/DP20**



**EN8F883-SS16/S16/DP16**

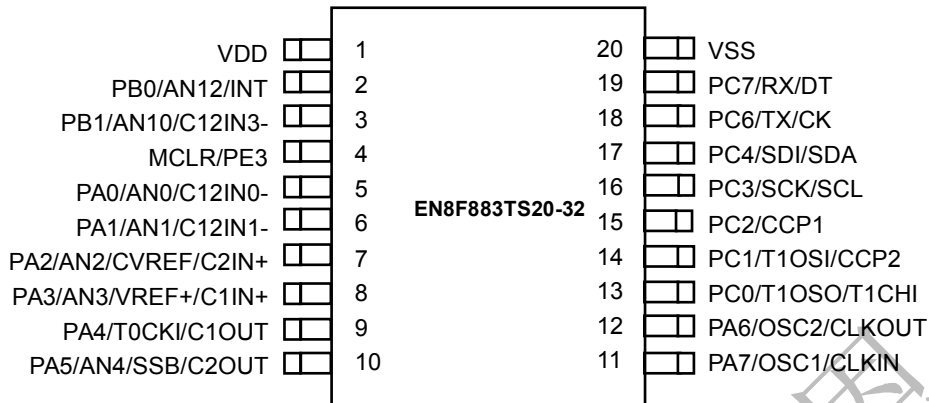


**EN8F883-TP28**





EN8F883SS20 (SSOP20) / EN8F883TS20 (TSSOP20)



EN8F883 的烧录脚位为: 1: VPP(PE3); 2: VDD ; 3: GND; 4: PGD(PB0); 5: PGC(PB1)

引脚描述

I/O	Input	AD	CMP	Timer	CCP(PWM)	USART	SSP	INT	Pull up	Pull low	Basic
PA0	TTL	AN0	C12IN0 -	-	-	-	-	-	Y	Y	-
PA1	TTL	AN1	C12IN1	-	-	-	-	-	Y	Y	-
PA2	TTL	AN2	-	-	-	-	-	-	Y	Y	CVref
PA3	TTL	AN3	C2IN+	-	-	-	-	-	Y	Y	Vref
PA4	TTL ST(2)	-	C1IN+	-	-	-	-	-	Y	Y	-
PA5	TTL	AN4	C1OUT	TOCKI	-	-	SSB	-	Y	Y	-
PA6	TTL	-	C2OUT	-	-	-	-	-	Y	Y	OSC2 CLKOUT
PA7	TTL	-	-	-	-	-	-	-	Y	Y	OSC1 CLKIN
PB0	TTL	AN12	-	-	-	-	-	IOC INT	Y	Y	-
PB1	TTL	AN10	C12IN3	-	-	-	-	IOC	Y	Y	-
PB2	TTL	AN8	C12IN2	-	-	-	-	IOC	Y	Y	-
PB3	TTL	AN9	-	-	-	-	-	IOC	Y	Y	-
PB4	TTL	AN11	-	-	-	-	-	IOC	Y	Y	-
PB5	TTL	AN13	-	-	-	-	-	IOC	Y	Y	-
PB6	TTL	-	-	-	-	-	-	IOC	Y	Y	-
PB7	TTL	-	-	-	-	-	-	IOC	Y	Y	-
PC0	ST	-	-	T1OSO T1CKI	-	-	-	-	Y	Y	-
PC1	ST	-	-	T1OSI	CCP2	-	-	-	Y	Y	-
PC2	ST	-	-	-	CCP1	-	-	-	Y	Y	-
PC3	ST	-	-	-	-	-	SCK SCL	-	Y	Y	-
PC4	ST	-	-	-	-	-	SDI SDA	-	Y	Y	-
PC5	ST	-	-	-	-	-	SDO	-	Y	Y	-
PC6	ST	-	-	-	-	TX/CK	-	-	Y	Y	-
PC7	ST	-	-	-	-	RX/DT	-	-	Y	Y	-
RE3	TTL ST(3)	-	-	-	-	-	-	-	Y(1)	-	MCLR B VPP
-	-	-	-	-	-	-	-	-	-	-	VDD
-	-	-	-	-	-	-	-	-	-	-	VSS

## 1. 系统描述

### 1.1. 总体说明

EN8F883 是低成本、高性能、8 位、全静态 flash 的 CMOS 单片机。采用 RISC 架构，仅有 37 条单字/单周期指令。整个 MCU 是双时钟系统，拥有内部高速 16M 和内部低速 32K 时钟，指令周期可以通过 OPTION 设置为 4 倍或 2 倍时钟周期；EN8F883 器件的性能比同价位的同类产品要高出很多。易于使用且便于记忆的指令集大大缩短了开发时间。

### 1.2. 应用

EN8F883 器件适合的应用有：从家电电机控制和高速汽车到低电源遥控发射器/接收器，LED 控制，红外遥控，远程通信处理器，控制器，仪器仪表，充电器，玩具，汽车和 PC 外围等。

时钟	最大工作频率 (MHz)	16
存储器	程序存储器	4K BYTE
	数据存储器 (字节)	256
外设	定时器模块	TMR0、TMR1 TMR2
	AD模块	
	比较器模块	
	串口模块	
	捕获模块	
	SSP模块	
	在引脚电平发生变化时从休眠模式唤醒	有
特性	I/O 引脚	25
	输入引脚	1
	内部上拉	独立控制
	硬件堆栈深度	8
	指令数量	37

表 1-1: EN8F883 器件

## 2. 架构描述

EN8F883 器件的高性能归功于 RISC 微处理器所具备的一些架构特征。首先 EN8F883 器件采用通过不同总线访问程序和数据空间的哈佛架构，它与传统的程序和数据总线合二为一的冯诺依曼结构相比具有更宽的带宽。分离程序和数据存储器，让指令的大小不仅仅是 8 位宽的数据字。两级流水线在执行指令的同时取下一个指令。

EN8F883 器件包含一个 8 位 ALU 和工作寄存器。ALU 是通用算术单元。它对工作寄存器中的数据和其他任何文件寄存器中的数据进行算术和布尔运算。ALU 为 8 位宽，并且能够执行加法、减法、移位和逻辑运算。在具有两个操作数的指令中，一个操作数通常是 W（工作）寄存器，其他操作数可以是文件寄存器或者立即数常数。在只有一个操作数的指令中，操作数可以是 W 寄存器，也可以是文件寄存器。W 寄存器是用于 ALU 运算的 8 位工作寄存器。根据所执行的指令，ALU 可能影响状态寄存器中的进位（C）、半进位（DC）和全零位（Z）的值。

### 3. 存储器构成

EN8F883 器件具有 10 位程序计数器(PCL,PCH), 程序存储器由 000h-5FFh, 有效的复位矢量为 000h, 中断矢量为 004h。有 8 级深的硬件堆栈。

Address	Description	Address	Description	Address	Description	Address	Description
<b>BANK0</b>		<b>BANK1</b>		<b>BANK2</b>		<b>BANK3</b>	
00h	Indirect	80h	Indirect addr.	100h	Indirect addr.	180h	Indirect addr.
01h	TMR0	81h	OPTION_RE	101h	TMR0	181h	OPTION_REG
02h	PCL	82h	PCL	102h	PCL	182h	PCL
03h	STATUS	83h	STATUS	103h	STATUS	183h	STATUS
04h	FSR	84h	FSR	104h	FSR	184h	FSR
05h	PORTA	85h	TRISA	105h	WDTCN	185h	SRCON
06h	PORTB	86h	TRISB	106h	PORTB	186h	TRISB
07h	PORTC	87h	TRISC	107h	CM1CON0	187h	-
08h	-	88h	-	108h	CM2CON0	188h	ANSEL
09h	PORTE	89h	TRISE	109h	CM2CON1	189h	ANSELH
0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah	PCLATH
0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh	INTCON
0Ch	PIR1	8Ch	PIE1	10Ch	EEDAT	18Ch	EECON1
0Dh	PIR2	8Dh	PIE2	10Dh	EEADR	18Dh	EECON2
0Eh	TMR1L	8Eh	PCON	10Eh	-	18Eh	PAPH
0Fh	TMR1H	8Fh	OSCCON	10Fh	-	18Fh	PCPH
10h	T1CON	90h	-	110h	-	190h	PAPL
11h	TMR2	91h	BUZRCN	111h	-	191h	PAPP
12h	T2CON	92h	PR2	112h	-	192h	PBPL
13h	SSPBUF	93h	SSPADD	113h	-	193h	PBPP
14h	SSPCON	94h	SSPSTAT	114h	-	194h	PCPL
15h	CCP1L	95h	WPUB	115h	-	195h	PCPP
16h	CCP1H	96h	IOCB	116h	-	196h	-
17h	CCP1CON	97h	VRCON	117h	-	197h	TOCON
18h	RCSTA	98h	TXSTA	118h	-	198h	-
19h	TXREG	99h	SPBRG	119h	-	199h	-
1Ah	RCREG	9Ah	-	11Ah	-	19Ah	-
1Bh	CCPR2L	9Bh	TTLCTL0	11Bh	-	19Bh	-
1Ch	CCPR2H	9Ch	TTLCTL1	11Ch	-	19Ch	-
1Dh	CCP2CON	9Dh	DBCTL	11Dh	-	19Dh	-
1Eh	ADRESH	9Eh	ADRESL	11Eh	-	19Eh	-
1Fh	ADCON0	9Fh	ADCON1	11Fh	-	19Fh	-
20h~6Fh	General purpose Register	A0h~EFh	General purpose register	120h ~ 16Fh	General purpose register	1A0h ~ 1EFh	-
70h~7Fh	General purpose register	F0h~FFh	accesses 70h-7Fh	170h ~ 17Fh	accesses 70h-7Fh	1F0h ~ 1FFh	accesses 70h-7Fh

## 4. 特殊功能寄存器说明

### 4.1. STATUS 状态寄存器: (03H)

STATUS 寄存器可以是任何指令的目标寄存器，正如其他寄存器一样。如果一条指令以 STATUS 寄存器为目标寄存器，而该指令的执行将影响到 Z、DC 或 C 位，那么对这三个位的写入将被禁止。这些位是根据器件逻辑进行置 1 或清零的。此外 TO 和 PD 位是不可写入的。因此以 STATUS 寄存器为目标寄存器的指令的执行结果，可能会与预期的不同。

03H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	IRP	RP1	RP0	TOB	PDB	Z	DC	C
Initial	0	0	0	1	1	X	X	X
Read/Write	R/W	R/W	R/W	R	R	R/W	R/W	R/W

**Bit 7:** IRP: 间接地址 BANK 选择位

0 = 算术或逻辑运算的结果不为零

**Bit 6-5:** RP1/RP0: 特殊功能寄存器 BANK 选择位

**Bit 1:** DC: 半进位/借位位 (用于 ADDWF 和 SUBWF 指令)

00:00H~7FH(Bank0)

ADDWF:

01:80H~FFH(Bank1)

1 = 运算结果的第 4 低有效位发生进位

10:100H~17FH(Bank2)

0 = 运算结果的第 4 低有效位未发生进位

11:180H~1FFH(Bank3)

SUBWF:

**Bit 4:** TOB: 超时位

1 = 运算结果的第 4 低有效位未发生借位

1 = 在上电、CLRWDWT 指令或 SLEEP 指令之后

0 = 运算结果的第 4 低有效位发生借位

0 = 发生 WDT 超时

**Bit 0:** C: 进位/借位位 (用于 ADDWF 和 SUBWF 以及 RRF 和 RLF 指令)

**Bit 3:** PDB: 掉电位

ADDWF: SUBWF: RRF 或 RLF:

1 = 上电后, 或者执行了 CLRWDWT 指令

1 = 发生进位

0 = 执行了 SLEEP 指令

1 = 未发生借位分别装入 LSb 或 MSb

**Bit 2:** Z: 零标志位

0 = 未发生进位

1 = 算术或逻辑运算的结果为零

0 = 发生借位

### 4.2. FSR 间接寻址地址寄存器:(04H)

04H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	File Select Register bit 7~0							
Initial	0	0	0	0	0	0	0	0
Read/Writ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

### 4.3. OPTION\_REG 选项寄存器:(81H)

OPTION 寄存器是 8 位宽的只写寄存器，包含用来配置 RTCC/WDT 预分频器和 RTCC 的控制位。通过执行 OPTION 指令，W 寄存器的内容将被传送到 OPTION 寄存器。复位将把 OPTION<7:0>置 1。

81H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OPTION_REG	RBPUB	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0
Initial	1	1	1	1	1	1	1	1
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** RBPUB: 上拉使能位

1 = 禁止 PB7-0 上拉

0 = 通过各个端口的锁存值使能 PB7-0 上拉

**Bit 6:** INTEDG: 中断边沿选择位

1 = PB0 引脚上电平的上升沿触发中断

0 = PB0 引脚上电平的下降沿触发中断

**Bit 5:** TOCS: RTCC 时钟源选择位

1 = TOCKI 引脚上的电平变化 (取代 TOCKI 引脚上的 TRIS)

0 = 内部指令周期时钟

**Bit 4:** TOSE: RTCC 时钟源边沿选择位

1 = TOCKI/PA2 引脚上电平从高到低变化时递增

0 = TOCKI/PA2 引脚上电平从低到高变化时递增

**Bit 3:** PSA: 预分频器分配位

1 = 预分频器分配给 WDT

0 = 预分频器分配给 TMR0

**Bit 2-0:** PS<2:0>: 预分频器比选择位

位值	TMR0比值	WDT比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

#### 4.4. INTCON-中断控制寄存器:(0BH 或 8BH)

INTCON 寄存器是可读写寄存器, 包含对 TMR0 寄存器溢出、PORTA 端口变化和外部 PA2/INT 引脚中断的各种使能位和标志位。

0BH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
Initial	0	0	0	0	0	0	0	X
Read/Wri	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** GIE: 全局中断使能位

1 = 使能所有未屏蔽的中断

0 = 禁止所有中断

**Bit 6:** PEIE: 外设中断使能位

1 = 使能所有未屏蔽的外设中断

0 = 禁止所有外设中断

**Bit 5:** TOIE: TMR0 溢出中断使能位

1 = 使能 TMR0 溢出中断

0 = 禁止 TMR0 溢出中断

**Bit 4:** INTE: INT 外部中断使能位

1 = 使能 INT 外部中断

0 = 禁止/INT 外部中断

**Bit 3:** RBIE: PORTA 端口电平变化时中断使能位

1 = 使能 PORTB 端口电平变化时中断

0 = 禁止 PORTB 端口电平变化时中断

1 = 发生 INT 外部中断（必须用软件清零）

**Bit 2:** T0IF: TMR0 溢出中断标志位

0 = 未发生 INT 外部中断

1 = TMR0 寄存器已经溢出（必须用软件清零）

**Bit 0:** RBIF: 端口电平变化时中断标志位

0 = TMR0 寄存器没有溢出

1 = PORTB0: PORTB7 引脚中至少有一个引脚电平发生了变化（必须用软件清零）

**Bit 1:** INTF: INT 外部中断标志位

0 = PORTB0: PORTB7 引脚电平均未发生变化

#### 4.5. PIE1-外设中断使能寄存器 1: (8CH)

8CH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PIE1	-	ADIE	RCIE	TXIE	SSPIE	CCPIE	TMR2I	TMR1I
Initial	-	0	0	0	0	0	0	0
Read/Writ	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 6:** ADIE: A/D 转换器中断使能位

0 = 禁止 SSP 中断

1 = 允许 A/D 转换器中断

**Bit 2:** CCP1IE: CCP1 中断允许位

0 = 禁止 A/D 转换器中断

1 = 允许 CCP1 中断

**Bit 5:** RCIE: USART 接收中断允许位

1 = 允许 USART 接收中断

0 = 禁止 CCP1 中断

0 = 禁止 USART 接收中断

**Bit 1:** TMR2IE: TMR2 溢出中断允许位

1 = 允许 Timer2 中断

**Bit 4:** TXIE: USART 发送中断允许位

1 = 允许 USART 发送中断

0 = 禁止 Timer2 中断

0 = 禁止 USART 发送中断

**Bit 0:** TMR1IE: TMR1 溢出中断允许位

1 = 允许 Timer1 中断

**Bit 3:** SSPIE: SSP 中断允许位

1 = 允许 SSP 中断

0 = 禁止 Timer1 中断

#### 4.6. PIE2-外设中断使能寄存器 2: (8DH)

8DH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PIE2	OSFIE	C2IE	C1IE	EEIE	-	-	-	CCP2IE
Initial	0	0	0	0	-	-	-	0
Read/Writ	R/W	R/W	R/W	R/W	-	-	-	R/W

**Bit 7:** OSFIE: 振荡器故障中断允许位

1 = 允许振荡器故障中断

0 = 禁止振荡器故障中断

**Bit 4:** EEIE: EEPROM 写操作中断允许位

1 = 允许 EEPROM 写操作中断

0 = 禁止 EEPROM 写操作中断

**Bit 6:** C2IE: 比较器 C2 中断允许位

1 = 允许比较器 C2 中断

0 = 禁止比较器 C2 中断

**Bit 3:** 未实现: 读为 0

**Bit 2:** 未实现: 读为 0

**Bit 1:** 未实现: 读为 0

**Bit 5:** C1IE: 比较器 C1 中断允许位

1 = 允许比较器 C1 中断

0 = 禁止比较器 C1 中断

**Bit 0:** CCP2IE: CCP2 中断允许位

1 = 允许 CCP2 中断

0 = 禁止 CCP2 中断

## 4.7. PIR1-外设中断寄存器 1: (0CH)

0CH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PIR1	-	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2I	TMR1I
Initial	-	0	0	0	0	0	0	0
Read/Writ	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未实现: 读为 0

0 = SSP 中断未发生

**Bit 6:** ADIF: A/D 转换器中断标志位

1 = SSP 中断发生

1 = A/D 转换完成 (必须用软件清零)

**Bit 2:** CCP1IF: CCP1 中断标志位.

0 = A/D 转换未完成

0 = TMR1 比较捕获中断未发生

**Bit 5:** RCIF: USART 接收中断标志位.

1 = TMR1 比较捕获中断发生

0 = USART 接收中断未发生

**Bit 1:** TMR2IF: TMR2 溢出中断标志.

1 = USART 接收中断发生

0 = Timer2 寄存器没有溢出

**Bit 4:** TXIF: USART 发送中断标志位.

1 = Timer2 寄存器溢出标志 (必须由软件清 0)

0 = USART 发送缓存器满

**Bit 0:** TMR1IF: TMR1 溢出中断标志

1 = USART 发送缓存器为空

0 = Timer1 寄存器没有标志

**Bit 3:** SSPIF: SSP 中断标志位.

1 = Timer1 寄存器溢出标志 (必须由软件清 0)

## 4.8. PIR2-外设中断标志寄存器 2: (0DH)

0DH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PIR2	OSFIF	C2IF	C1IF	EEIF	-	-	-	CCP2IF
Initial	0	0	0	0	-	-	-	0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** OSFIF: 振荡器故障中断标志位

0 = 写操作未完成或尚未启动

1 = 系统振荡器发生故障,时钟输入更改为

**Bit 3:** 未实现: 读为 0

INTOSC(必须由软件清零)

**Bit 2:** 未实现: 读为 0

0 = 系统时钟正常工作

**Bit 1:** 未实现: 读为 0

**Bit 6:** C2IF: 比较器 C2 中断标志位

**Bit 0:** CCP2IF: CCP2 中断标志位

1 = 比较器输出 (C2OUT 位) 发生了改变 (必须由软件清零)

捕捉模式:

1 = 发生了 TMR1 寄存器的捕捉 (必须由软件

0 = 比较器输出 (C2OUT 位) 不变

清零)

**Bit 5:** C1IF: 比较器 C1 中断标志位

0 = 未发生 TMR1 寄存器的捕捉

1 = 比较器输出 (C1OUT 位) 发生了改变 (必须由软件清零)

比较模式:

1 = 发生了 TMR1 寄存器的比较匹配 (必须由

0 = 比较器输出 (C1OUT 位) 不变

软件清零)

**Bit 4:** EEIF: EE 写操作中断标志位

0 = 未发生 TMR1 寄存器的比较匹配

1 = 写操作完成 (必须由软件清零)

PWM 模式: 在此模式下未用

## 4.9. PCON-电源状态寄存器: (8EH)

8EH	Bit7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCON	-	-	-	-	-	-	PORB	PEDB
Initial	-	-	-	-	-	-	0	X
Read/Writ	-	-	-	-	-	-	R/W	R/W



**Bit 7-Bit2:** 未实现: 读为 0

**Bit 1:** PORB: 上电复位状态标志.

- 0 = 上电复位已经发生 (上电复位后必须由软件置 1)
- 1 = 无上电复位发生

**Bit 0:** PEDHB: 欠压复位状态位

- 0 = PED 高电位复位发生 (复位后必须由软件置位)
- 1 = 无 PED 高电位复位发生

**4. 10. OSCCON-MCU 系统频率控制寄存器(8FH)**

8FH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OSCCON	UEOSC	IRCF2	IRCF1	IRCF0	EOSCS	HTS	LTS	SCS
Initial	0	1	1	0	X*	X*	X*	0
Read/Writ	R/W	R/W	R/W	R/W	R	R	R	R/

**Bit 7:** UEOSC: 外部时钟使用位.

- 0 = 禁止外部时钟
- 1 = 使能外部时钟

0 = HFINTOSC 没有选择

1 = HFINTOSC 选择.

**Bit 6-Bit4:** 内部时钟频率选座位

**Bit 3:** EOSCS: 外部时钟选择位.

- 0 = 禁止选择外部时钟
- 1 = 选择外部时钟

**Bit 1:** LTS: LFINTOSC 选择位

0 = LFINTOSC 没有选择

1 = LFINTOSC 选择

**Bit 0:** SCS: 系统时钟选择位

- 0 = 时钟源决定于选项寄存器.
- 1 = 内部时钟用于系统时钟

**Bit 2:** HTS: HFINTOSC 选择位

BIT6-4\主频	8M	16M
111	8M	16M
110	4M(default)	8M(default)
101	2M	4M
100	1M	2M
011	500KHZ	1M
010	250KHZ	500KHZ
001	125KHZ	250KHZ
000	31KHZ	31KHZ

**4. 11. VRCON-比较器电源控制寄存器(97H)**

97H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
VRCON	VREN	VROE	VRR	VRSS	VR3	VR2	VR1	VR0
Initial	0	0	0	0	0	0	0	0
Read/Writ	R/W	R/W	R/	R/W	R/	R/	R/	R/

**Bit 7:** VREN: 比较器 C1 参考电压使能位

- 1 = CVREF 电路上电
- 0 = CVREF 电路断电

**Bit 6:** VROE: 比较器 C2 参考电压使能位

- 1 = CVREF 电压也是

RA2/AN2/VREF-/CVREF/C2IN+引脚的输出

- 0 = CVREF 电压与

RA2/AN2/VREF-/CVREF/C2IN+引脚断开

**Bit 5:** VRR: CVREF 范围选择位

- 1 = 低电压范围
- 0 = 高电压范围

**Bit 4:** VRSS: 比较器 VREF 范围选择位

- 1 = 比较器参考源, CVRSRC = (VREF+) - (VREF-)

0 = 比较器参考源, CVRSRC = VDD - VSS

当 VRR = 1 时: CVREF = (VR<3:0>/24) \* VDD

**Bit 3 - Bit 0:** VR3~VR0: CVREF 值选择(0 ≤ VR<3:0> ≤

当 VRR = 0 时: CVREF = VDD/4 + (VR<3:0>/32)

15)

\* VDD

**4. 12. WDTCON 看门狗时间控制寄存器(105H)**

105H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTCON	-	-	-	WDTPS	WDTPS	WDTPS1	WDTPS0	SWDTEN
Initial	-	-	-	0	1	0	0	0
Read/Writ	-	-	-	R/W	R/W	R/W	R/W	R/W

**Bit 7-5:** 未实现: 读为 0

1010 = 1:32768

**Bit 4-1:** WDTPS<3:0>: 看门狗定时器周期选择位

1011 = 1:65536

位值 = 预分频比

1100 = 保留

0000 = 1:32

1101 = 保留

0001 = 1:64

1110 = 保留

0010 = 1:128

1111 = 保留

0011 = 1:256

**Bit 0:** SEDTE: 软件使能或禁止看门狗定时器位(1)

0100 = 1:512 (复位值)

1 = 使能 WDT

0101 = 1:1024

0 = 禁止 WDT (复位值)

0110 = 1:2048

**注 1:** 如果 WDTE 配置位 = 1, 则 WDT 始终被使能, 而与该控制位的状态无关。如果 WDTE 配置位 = 0, 则可以使用该控制位使能或禁止 WDT。

0111 = 1:4096

1000 = 1:8192

1001 = 1:16384

**4. 13. BUZRCON 蜂鸣器控制寄存器(91H)**

91H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
BUZRCON	GR	BZCHE1	BZCHE0	BZF3	BZF2	BZF1	BZF0	BZEN
Initial	0	0	0	0	0	0	0	0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** GR: 未实现

0101: Fins/32

**Bit 6:** BZCHE1: 蜂鸣器驱动 PB7 使能位

0110: Fins/64

1 = 蜂鸣器通道 1 使能

0111: Fins/128

0 = 蜂鸣器通道 1 禁止

1000: Fins/256

**Bit 5:** BZCHE0: 蜂鸣器驱动 PB6 使能位

1001: Fins/512

1 = 蜂鸣器通道 1 使能

1010: Fins/1024

0 = 蜂鸣器通道 1 禁止

**Bit 4 - Bit 1:** BZF<3:0>: 驱动频率选择位

1011: Fins/2048

0000: Fins/1

11xx: Fins/4096

0001: Fins/2

**Bit 0:** BZEN: 蜂鸣器驱动使能位

0010: Fins/4

1 = 使能

0011: Fins/8

0 = 禁止

0100: Fins/16

## 4.14. TTLCTL0 寄存器: (9BH)

9BH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TTLCTL0	PRSCLL2	PRSCLL1	PRSCLL0	HSOUTS	LSOUTS	EABS	PC2OUT	PB1OUT
Initial	0	0	0	0	0	0	0	0
Read/Writ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 5** PRSCLL2~0: 低边沿延时设置

000 : 0 clock

001 : 1 clock

010 : 2 clocks

:

111 : 15 clocks

**Bit 4** HSOUTS: 高边沿延迟输出使能

**Bit 3** LSOUTS: 低边沿延迟输出使能

**Bit 2** EABS: EABS 功能使能

**Bit 1** PC2OUT: PC2 输出为 TTL 电路使能

**Bit 0** PB1OUT: PB1 输出为 TTL 电路使能

## 4.15. TTLCTL1 寄存器: (9CH)

9CH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TTLCTL1	PRSC3	PRSC2	PRSC1	PRSC0	PRDIV1	PRDIV0	OVLEN	TTLMOD
Initial	0	0	0	0	0	0	0	0
Read/Wri	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 4** PRSC3~0: 高边沿延时设置

0000 : 0 clock

0001 : 1 clock

0010 : 2 clocks

:

1111 : 15 clocks

**Bit 3 - Bit 2** PRDIV<1:0>: 时钟分频设置

00=Fosc/2;

01=Fosc/4;

10=Fosc/8;

11=Fosc/16

**Bit 1** OVLEN: 过载保护

**Bit 0** TTLMOD: 使能位

1 =使能 TTL MODE

0 =禁止 TTL MODE

## 4.16. SRCON 控制寄存器: (185H)

185H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SRCON	SR1	SR0	C1SEN	C2REN	PULSS	PULSR	EFVRI	FVREN
Initial	0	0	0	0	0	0	0	0
Read/Wri	R/W	R/W	R/W	R/W	R/S	R/S	R/W	R/W

**Bit 7: SR1:** SR 锁存器配置位

- 1 = C2OUT 引脚为锁存器 Q 输出
- 0 = C2OUT 引脚为 C2 比较器输出

**Bit 6: SR0:** SR 锁存器配置位

- 1 = C1OUT 引脚为锁存器 Q 输出
- 0 = C1OUT 引脚为 C1 比较器输出

**Bit 5: C1SEN:** 由 C1 置 1 使能位

- 1 = 由 C1 比较器输出使 SR 锁存器置 1
- 0 = C1 比较器输出不影响 SR 锁存器

**Bit 4: C2SEN:** 由 C2 复位使能位

- 1 = 由 C2 比较器输出使 SR 锁存器复位
- 0 = C2 比较器输出不影响 SR 锁存器

**Bit 3: PULSS:** 是否触发脉冲以将“置 1”命令输入给 SR 锁存器的位

- 1 = 触发脉冲发生器使 SR 锁存器置 1。该位由硬件立即复位。

0 = 不触发脉冲发生器

**Bit 2: PULSR:** 是否触发脉冲以将“复位”命令输入给 SR 锁存器的位

- 1 = 触发脉冲发生器使 SR 锁存器复位。该位由硬件立即复位。

0 = 不触发脉冲发生器

**Bit 1: EFVRI:FVR** 初始化

- 1 = 使能
- 0 = 禁止

**Bit 0: FVREN:** 固定参考电压使能位

- 1 = 使能来自 INTOSC LDO 的 0.6V 参考电压
- 0 = 禁用来自 INTOSC LDO 的 0.6V 参考电压

## 5. 输入输出 I/O 端口

最多有 25 个通用 I/O 引脚可供使用。根据所使能的外设，有些或所有引脚可能不能用作通用 I/O 引脚。一般来说，与使能的外设相关的引脚可能不用作通用 I/O 引脚。

### 5.1. PORTA 相关功能

PORTA 是 8 位宽的双向端口。它所对应的数据方向寄存器是 TRISA。将 TRISA 的一个位置 1 可以将相应的 PORTA 引脚配置为输入（即，禁止输出驱动器）。清零 TRISA 的一个位可将相应的 PORTA 引脚配置为输出（即，将输出锁存器的内容输出到所选择的引脚）读 PORTA 寄存器读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着先读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。即使在 PORTA 引脚用作模拟输入时，TRISA 寄存器仍然控制 PORTA 引脚的方向。当将 PORTA 引脚用作模拟输入时，用户必须确保 TRISA 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

注：将一个模拟通道配置为数字输入时，应对 ADINS (91h) 进行初始化。对被配置成模拟输入的引脚进行读操作将返回‘0’。

### 5.2. PORTA 输出寄存器 (05H)

05H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORTA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7- Bit 0:** PORTA 引脚输出状态控制

- 1 = PAx 端口引脚电平 > VIH，输出为高电平
- 0 = PAx 端口引脚电平 < VIL，输出为低电平

## 5.3. TRISA 三态寄存器 (85H)

85H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
初始值	1	1	1	1	1	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 – Bit 0:** PORTA 引脚输入输出设置

1 = PAx 端口引脚配置为输入

0 = PAx 端口引脚配置为输出

## 5.4. PAPHR-PORTA 口弱上拉控制寄存器

EN8F685 中每一个 PORTA 引脚都具有电平变化中断功能, 漏极开路功能, 弱上拉功能。并且 PA<2~0>引脚具有弱下拉能, PA0~2、PA4 可配置为数字与模拟 I/O, 详情请见 A/D 介绍章节。以下就对这些功能做介绍。弱上拉 PORTA 每一个引脚都有独立的可配置的内部弱上拉功能。控制位 APHBx 对是否使能每个引脚的弱上拉功能进行控制。当端口引脚被配置为输出时, 弱上拉电路会被自动关闭。上电复位时, /PAPH 位 (OPTION\_REG<7>) 被置 1, 所有弱上拉被禁止。

18EH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PAPHR	APHB7	APHB6	APHB5	APHB4	APHB3	APHB2	APHB1	APHB0
初始值	1	1	1	1	0	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 – Bit 0:** APHBx 上拉控制寄存器位

1 = PORTAx 引脚使能内部弱上拉

0 = PORTAx 引脚禁止内部弱上拉

## 5.5. PAPLR 下拉寄存器 (190H)

190H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PAPLR	PLA7	PLA6	PLA5	PLA4	PLA3	PLA2	PLA1	PLA0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 – Bit 0:** PAPLR 下拉控制寄存器位

1 = PORTAx 引脚使能内部弱下拉

0 = PORTAx 引脚禁止内部弱下拉

## 5.6. PAPPR 输出驱动控制寄存器 (191H)

191H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PAPPR	PPA7	PPA6	PPA5	PPA4	PPA3	PPA2	PPA1	PPA0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** PPA7: PORTA7 输出控制位

0 = PA7 输出驱动小电流

1 = PA7 输出驱动大电流

**Bit 6:** PPA6: PORTA6 输出控制位

0 = PA6 输出驱动小电流

1 = PA6 输出驱动大电流

**Bit 5:** PPA5: PORTA5 输出控制位

0 = PA5 输出驱动小电流

1 = PA5 输出驱动大电流

**Bit 4:** PPA4: PORTA4 输出控制位

0 = PA4 输出驱动小电流

1 = PA4 输出驱动大电流

**Bit 3:** PPA3: PORTA3 输出控制位

0 = PA3 输出驱动小电流

1 = PA3 输出驱动大电流

0 = PA1 输出驱动小电流

**Bit 2:** PPA2: PORTA2 输出控制位

1 = PA1 输出驱动大电流

0 = PC2 输出驱动小电流

**Bit 0:** PPA0: PORTA0 输出控制位

1 = PC2 输出驱动大电流

0 = PA0 输出驱动小电流

**Bit 1:** PPA1: PORTA1 输出控制位

1 = PA0 输出驱动大电流

## 5.7. PORTB 相关功能

PORTB 是 8 位宽的双向端口。它所对应的数据方向寄存器是 TRISB。将 TRISB 的一个位置 1 可以将相应的 PORTB 引脚配置为输入（即，禁止输出驱动器）。清零 TRISB 的一个位可将相应的 PORTB 引脚配置为输出（即，将输出锁存器的内容输出到所选择的引脚）读 PORTB 寄存器读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着先读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。即使在 PORTB 引脚用作模拟输入时，TRISB 寄存器仍然控制 PORTB 引脚的方向。当将 PORTB 引脚用作模拟输入时，用户必须确保 TRISB 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

## 5.8. PORTB 输出寄存器（06H）

06H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORTB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PORTB 引脚输出状态控制1 = PB<sub>x</sub> 端口引脚电平 > V<sub>IH</sub>, 输出为高电平0 = PB<sub>x</sub> 端口引脚电平 < V<sub>IL</sub>, 输出为低电平

## 5.9. TRISB 三态寄存器（86H）

86H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
初始值	1	1	1	1	1	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PORTB 引脚输入输出设置1 = PB<sub>x</sub> 端口引脚配置为输入0 = PB<sub>x</sub> 端口引脚配置为输出

## 5.10. WPUB 上拉寄存器（95H）

95H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WPUB	PUB7	PUB6	PUB5	PUB4	PUB3	PUB2	PUB1	PUB0
初始值	1	1	1	1	0	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** WPUB<sub>x</sub> 上拉控制寄存器位1 = PORTB<sub>x</sub> 引脚使能内部弱上拉0 = PORTB<sub>x</sub> 引脚禁止内部弱上拉

## 5.11. PBPLR 下拉寄存器 (192H)

192H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PBPLR	PLB7	PLB6	PLB5	PLB4	PLB3	PLB2	PLB1	PLB0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PBPLR 下拉控制寄存器位

1 =PORTBx 引脚使能内部弱下拉

0 =PORTBx 引脚禁止内部弱下拉

## 5.12. IOCB 端口变化中断控制寄存器: (96H)

96H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOCB	IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PORTB 引脚变化中断控制位

1 =使能相应的引脚变化中断

0 =静止相应的引脚变化中断

## 5.13. DBCTL PB0 输入 de-bounce 控制寄存器 (9DH)

9DH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DBCTL	DEBNH	DEBNH	DEBNH	DEBNL	DEBNL	DEBNL	DEBNL	DBEN
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 5:** DEBNH<2:0> : High pulse de-bounce control If Fosc=16MHz,detect pulse

000:0uS

001:1uS

010:2uS

111:7uS

**Bit 4 - Bit 1:** DEBNL<3:0>: Low pulse de-bounce control If Fosc=16MHz,detect pulse

0000:0uS

0001:1uS

0010:2uS

1111:15uS

**Bit 0:** DBEN : 0: Disable PB0 input de-bounce

1: Enable PB0 input de-bounce

## 5.14. PBPPR 输出驱动控制寄存器 (193H)

193H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PBPPR	PPB7	PPB6	PPB5	PPB4	PPB3	PPB2	PPB1	PPB0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** PPB7: PORTB7 输出控制位

- 0 = PB7 输出驱动小电流
- 1 = PB7 输出驱动大电流

**Bit 6:** PPB6: PORTB6 输出控制位

- 0 = PB6 输出驱动小电流
- 1 = PB6 输出驱动大电流

**Bit 5:** PPB5: PORTB5 输出控制位

- 0 = PB5 输出驱动小电流
- 1 = PB5 输出驱动大电流

**Bit 4:** PPB4: PORTB4 输出控制位

- 0 = PB4 输出驱动小电流
- 1 = PB4 输出驱动大电流

**Bit 3:** PPB3: PORTB3 输出控制位

- 0 = PB3 输出驱动小电流
- 1 = PB3 输出驱动大电流

**Bit 2:** PPB2: PORTB2 输出控制位

- 0 = PB2 输出驱动小电流
- 1 = PB2 输出驱动大电流

**Bit 1:** PPB1: PORTB1 输出控制位

- 0 = PB1 输出驱动小电流
- 1 = PB1 输出驱动大电流

**Bit 0:** PPB0: PORTB0 输出控制位

- 0 = PB0 输出驱动小电流
- 1 = PB0 输出驱动大电流

## 5.15. PORTC 相关功能

PORTC 是 8 位宽的双向端口。它所对应的数据方向寄存器是 TRISC。将 TRISC 的一个位置 1 可以将相应的 PORTC 引脚配置为输入（即，禁止输出驱动器）。清零 TRISC 的一个位可将相应的 PORTC 引脚配置为输出（即，将输出锁存器的内容输出到所选择的引脚）读 PORTC 寄存器读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着先读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。即使在 PORTC 引脚用作模拟输入时，TRISC 寄存器仍然控制 PORTC 引脚的方向。当将 PORTC 引脚用作模拟输入时，用户必须确保 TRISC 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

## 5.16. PORTC 输出寄存器 (07H)

07H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORTC	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PORTC 引脚输出状态控制

- 1 = PCx 端口引脚电平 > VIH, 输出为高电平
- 0 = PCx 端口引脚电平 < VIL, 输出为低电平

## 5.17. TRISC 三态寄存器 (87H)

87H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
初始值	1	1	1	1	1	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PORTC 引脚输入输出设置

- 1 = PCx 端口引脚配置为输入
- 0 = PCx 端口引脚配置为输出



## 5.18. PCPHR 上拉寄存器 (18FH)

18FH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCPHR	PHC7	PHC6	PHC5	PHC4	PHC3	PHC2	PHC1	PHC0
初始值	1	1	1	1	0	1	1	1
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PCPHR 上拉控制寄存器位

1 = PORTCx 引脚使能内部弱上拉

0 = PORTCx 引脚禁止内部弱上拉

## 5.19. PCPLR 下拉寄存器 (194H)

194H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCPLR	PLC7	PLC6	PLC5	PLC4	PLC3	PLC2	PLC1	PLC0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 - Bit 0:** PCPLR 下拉控制寄存器位

1 = PORTCx 引脚使能内部弱下拉

0 = PORTCx 引脚禁止内部弱下拉

## 5.20. PCPPR 输出驱动控制寄存器 (195H)

193H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCPPR	PPC7	PPC6	PPC5	PPC4	PPC3	PPC2	PPC1	PPC0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** PPC7: PORTC7 输出控制位

0 = PC7 输出驱动小电流

1 = PC7 输出驱动大电流

**Bit 6:** PPC6: PORTC6 输出控制位

0 = PC6 输出驱动小电流

1 = PC6 输出驱动大电流

**Bit 5:** PPC5: PORTC5 输出控制位

0 = PC5 输出驱动小电流

1 = PC5 输出驱动大电流

**Bit 4:** PPC4: PORTC4 输出控制位

0 = PC4 输出驱动小电流

1 = PC4 输出驱动大电流

**Bit 3:** PPC3: PORTC3 输出控制位

0 = PC3 输出驱动小电流

1 = PC3 输出驱动大电流

**Bit 2:** PPC2: PORTC2 输出控制位

0 = PC2 输出驱动小电流

1 = PC2 输出驱动大电流

**Bit 1:** PPC1: PORTC1 输出控制位

0 = PC1 输出驱动小电流

1 = PC1 输出驱动大电流

**Bit 0:** PPC0: PORTC0 输出控制位

0 = PC0 输出驱动小电流

1 = PC0 输出驱动大电流

## 5.21. PORTE 输出寄存器 (09H)

09H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORTE	-	-	-	-	PE3	-	-	-
初始值	-	-	-	-	X	-	-	-
读写性	-	-	-	-	R/W	-	-	-

**Bit 7 - Bit 4:** 未使用

**Bit 3:** PE3: 只能做输入

**Bit 2 - Bit 0:** 未使用

**5.22. TRISE 三态寄存器 (89H)**

89H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TRISE	-	-	-	-	TRISE3	-	-	-
初始值	-	-	-	-	1	-	-	-
读写性	-	-	-	-	R/W	-	-	-

**Bit 7 - Bit 4:** 未使用

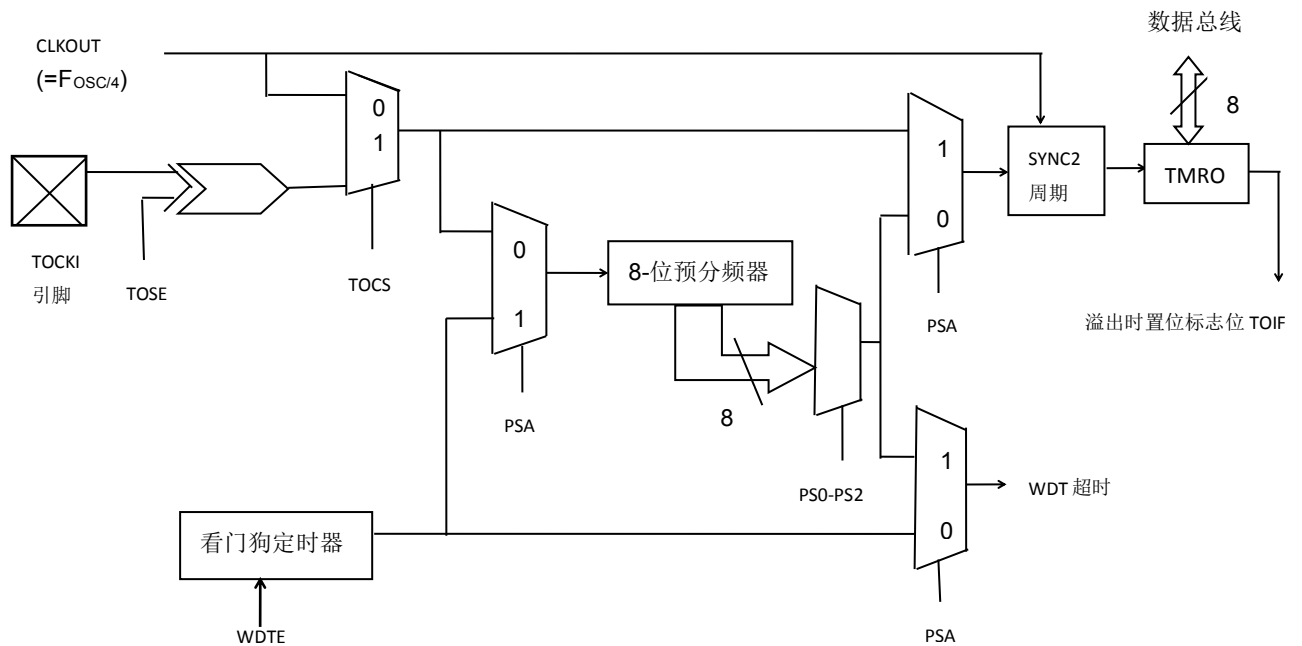
**Bit 3:** PE3: 只能做输入

**Bit 2 - Bit 0:** 未使用

**6. TMR0 模块**

Timer0 模块具有如下特征:

- 8 位定时器/计数器寄存器, TMR0
- 可读/写
- 8 位软件可编程预分频器
- 内部或外部时钟选择:
  - 外部时钟的边沿选择



注 1: TOSE、TOCS、PSA、PS0-PS2 是 Option 寄存器中的位。

**6.1. T0CON—TIMER0 控制寄存器: (197H)**

197H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0CON	-	-	-	-	-	-	EPTS	ENT0
初始值	-	-	-	-	-	-	0	1
读写性	-	-	-	-	-	-	R/W	R/W

**Bit 7 - Bit 2:** 未使用

**Bit 0:** ENT0:

**Bit 1:** EPTS:

1= TMR0 ENABLE

1= EE ERASE Timing Adjustment

0= TMR0 DISABLE

0= Normal

## 与 TMR0 相关寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMR0	TMR0-8 位实时时钟/计数器							
81H	OPTION	GPWU	GPPU	TOCS	TOS	PSA	PS2	PS1	PS0
197H	TOCON	-	-	-	-			EPTS	ENT0
0BH	INTCON	GIE	PEIE	TMOIE	INTE	PAIE	TM0IF		INTF

## 7. Timer1 模块

- 16 位定时器/计数器 (TMR1H:TMR1L)
- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时触发唤醒 (异步模式)
- 可选择外部使能输入 (T1G)
- 可选 LP 振荡器

## 7.1. Timer1 的运行模式

Timer1 可选择工作在以下三种模式之一：

- 带预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器模式，Timer1 在每一个指令周期进行递增计数。在计数器模式，Timer1 在每个外部时钟输入 T1CK 的上升沿处进行递增计数。此外，计数器模式下的时钟可与单片机的系统时钟同步或进行异步运行。在计数器和定时器模块中，计数器/定时器时钟可通过 T1G 输入引脚进行选通控制。如果需要使用外部时钟振荡器（以及单片机当前使用不带 CLKOUT 的 IRC&OSC2），Timer1 可以采用 LP 振荡器作为时钟源。

## 7.2. Timer1 中断

Timer1 寄存器对 (TMR1H: TMR1L) 递增到 FFFFh 时将返回到 0000h。当 Timer1 计满返回时，Timer1 的中断标志位 (PIFB1<0>) 将置 1。为使能在溢出时产生中断，用户应设置以下寄存器位：

- Timer1 中断使能位 (PIEB1<0>)
- PEIE 位 (INTS<6>)
- GIE 位 (INTS<7>)

在中断服务程序中将 TM1IF 标志位清零将清除中断。

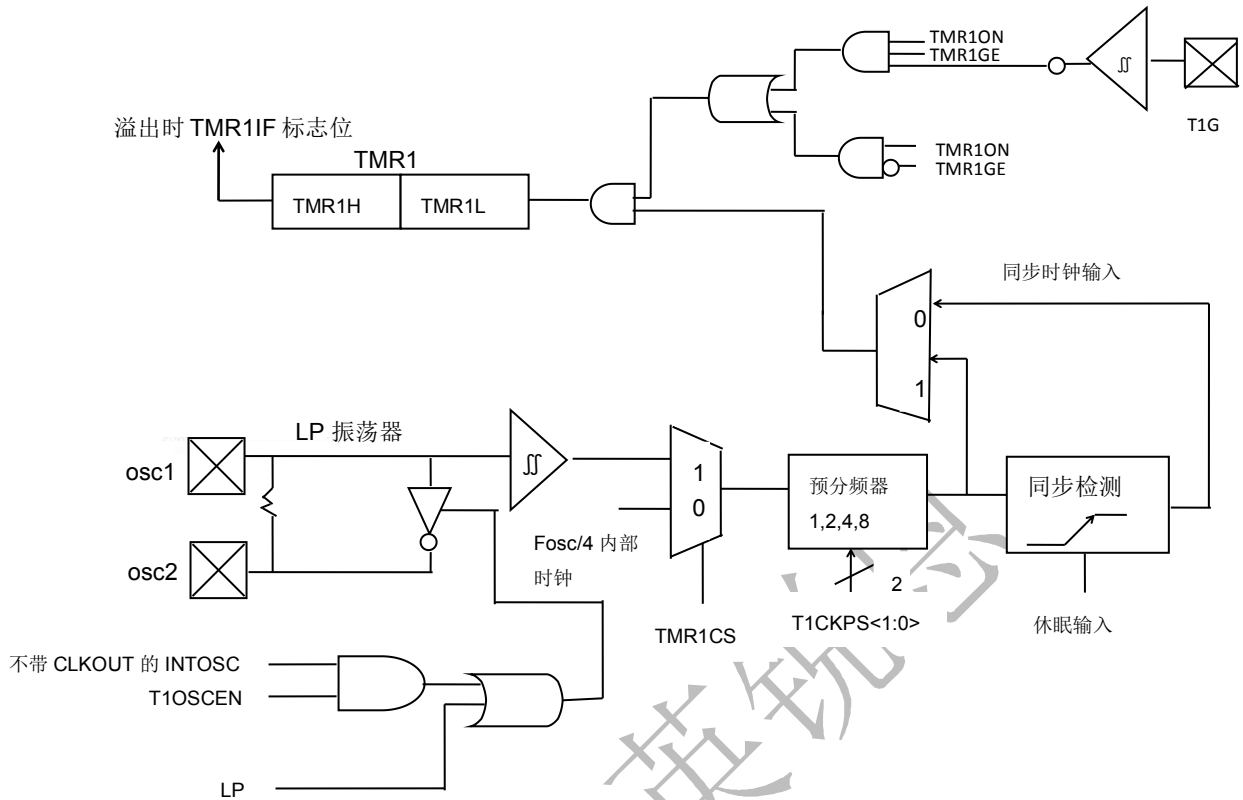


图 7-1: Timer1 组成原理图

### 7.3. T1CON—TIMER1 控制寄存器: (10H)

10H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNCB	TMR1CS	TMR1ON
初始值	-	-	0	0	0	0	0	0
读写性	-	-	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未使用

**Bit 6:** 未使用

**Bit 5 - Bit 4:** T1CKPS1:T1CKPS0: Timer1 输入时钟预分频选择位

11 = 预分频值为 1:8

10 = 预分频值为 1:4

01 = 预分频值为 1:2

00 = 预分频值为 1:1

**Bit 3:** T1OSCEN: TMR1 振荡器使能控制位

1 = TMR1 振荡器使能

0 = TMR1 振荡器关闭

**Bit 2:** T1SYNC: Timer1 外部时钟输入同步控制位

**TMR1CS = 1:**

1 = 不与外部时钟输入同步

0 = 与外部时钟输入同步

**TMR1CS = 0:** 此位被忽略。Timer1 使用内部时钟作为时钟源。

**Bit 1:** TMR1CS: Timer1 时钟源选择位

1 = 使用来自 PC0 引脚（在上升沿）上的外部时钟

0 = 内部时钟 (FOSC/4)

**Bit 0:** TMR1ON: Timer1 启动控制位

1 = 使能 Timer1

0 = 停止 Timer1

## 7.4. TIMER1L 寄存器(0EH)

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0EH	TIMER1L	低八位计数器							

## 7.5. TIMER1H 寄存器(0FH)

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0FH	TIMER1H	高八位计数器							

## 8. TIMER2 模块

Timer2 模块是一个 8 位定时器/计数器，具有以下特性：

- 8 位定时器寄存器 (TMR2)
- 8 位周期寄存器 (PR2)
- TMR2 与 PR2 匹配时中断
- 软件可编程预分频比 (1:1、1:4 和 1:16)
- 软件可编程后分频比 (1:1 至 1:16)

## 8.1. Timer2 的工作原理

Timer2 模块的时钟输入是系统指令时钟 (FOSC/4)。时钟被输入到 Timer2 预分频器，有如下几种分频比可供选择：1:1、1:4 或 1:16。预分频器的输出随后用于使 TMR2 寄存器递增。持续将 TMR2 和 PR2 的值做比较以确定它们何时匹配。TMR2 将从 00h 开始递增直至与 PR2 中的值匹配。匹配发生时，会发生以下两个事件：

- TMR2 在下一递增周期被复位为 00h
- Timer2 后分频器递增

Timer2 与 PR2 比较器的匹配输出随后输入给 Timer2 的后分频器。后分频器具有 1:1 至 1:16 的预分频比可供选择。Timer2 后分频器的输出用于使 PIR1 寄存器的 TMR2IF 中断标志位置 1。TMR2 和 PR2 寄存器均可读写。任何复位时，TMR2 寄存器被设置为 00h 且 PR2 寄存器被设置为 FFh。通过将 T2CON 寄存器的 TMR2ON 位置 1 使能 Timer2。通过将 TMR2ON 位清零禁止 Timer2。Timer2 预分频器由 T2CON 寄存器的 T2CKPS 位控制。Timer2 后分频器由 T2CON 寄存器的 TOUTPS 位控制。预分步器和后分步器计数器在以下情况下被清零：

- 对 TMR2 寄存器执行写操作
- 对 T2CON 寄存器执行写操作
- 发生任何器件复位（上电复位、MCLR 复位、看门狗定时器复位或欠压复位）。

**8.2. T2CON—TIMER2 控制寄存器: (12H)**

12H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR20	T2CKPS1	T2CKPS0
初始值	-	0	0	0	0	0	0	0
读写性	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未实现: 读为 0

1011 = 1:12 后分频比

**Bit 6 - Bit 3:** TOUTPS<3:0>: Timer2 输出后分频比选择位

1100 = 1:13 后分频比

1101 = 1:14 后分频比

1110 = 1:15 后分频比

1111 = 1:16 后分频比

0000 = 1:1 后分频比

0001 = 1:2 后分频比

0010 = 1:3 后分频比

0011 = 1:4 后分频比

0100 = 1:5 后分频比

0101 = 1:6 后分频比

0110 = 1:7 后分频比

0111 = 1:8 后分频比

1000 = 1:9 后分频比

1001 = 1:10 后分频比

1010 = 1:11 后分频比

**Bit 2:** TMR2ON: Timer2 使能位

1 = 使能 Timer2

0 = 禁止 Timer2

**Bit 1 - Bit 0:** T2CKPS<1:0>: Timer2 时钟预分频比选择位

00 = 预分频值为 1

01 = 预分频值为 4

1x = 预分频值为 16

**8.3. PR2—TIMER2 寄存器: (91H)**

92H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PR2	TMR2周期寄存器							
Initial	1	1	1	1	1	1	1	1
Read/Writ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**8.4. TMR2—TIMER2 计数寄存器: (11H)**

11H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMR2	TMR2计数器							
Initial	0	0	0	0	0	0	0	0
Read/Wri	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**9. 数模转换器 (AD) 模块**

模数转换器 (A/D) 可以将模拟输入信号转换为表示该信号的一个 10 位 2 进制数。EN8F685 有四个模拟输入通道, 并复用到一个采样保持电路。采样保持电路的输出与模数转换器的输入相连。模数转换器通过逐次逼近比较产生二进制数, 并将结果存入 10 位寄存器。可用软件选择转换所使用的参考电压为 VDD 或者是 VREF 引脚提供的电压。

## 9.1. ADC 配置

配置和使用 ADC 时必须考虑以下功能：

- 端口配置
- 通道选择
- ADC 参考电压选择
- ADC 转换时钟源
- 中断控制
- 结果格式

## 9.2. 端口配置

ADC 可用于转换模拟和数字信号。转换模拟信号时，I/O 引脚应通过将相关的 TRIS 和 ADINS 位置 1 配置为模拟。

## 9.3. 中断

ADC 模块可在模数转换完成时产生中断。ADC 中断标志位是 PIF1 寄存器中的 ADIF 位。ADC 中断允许位是 PIE1 寄存器中的 ADIE 位。ADIF 位必须用软件清零。器件运行或休眠时都可产生该中断。如果器件处于休眠状态，该中断会唤醒器件。从休眠状态唤醒时，总是执行 SLEEP 指令后紧跟的下一条指令。如果用户试图从休眠状态唤醒器件并恢复主代码执行，必须禁止全局中断。如果允许了全局中断，执行将切换到中断服务程序。

## 9.4. 结果格式

10 位 A/D 转换结果可以两种格式提供：左对齐或右对齐。ADCON0 寄存器的 ADFM 位控制输出格式。图 9-4 给出了两种输出格式。

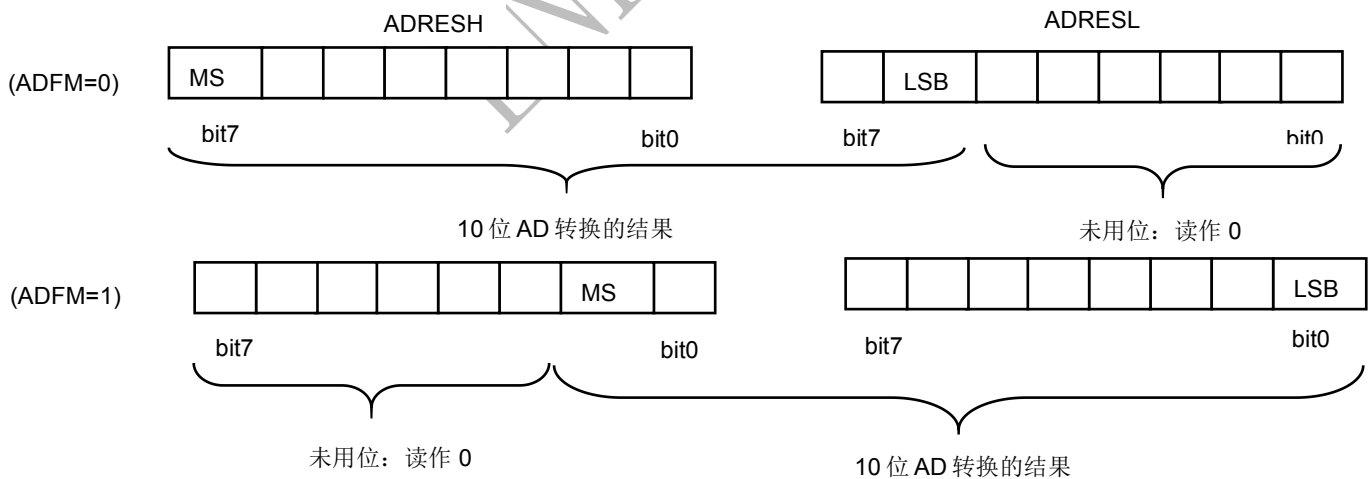


图 9-4

## 9.5. 转换步骤

以下是用 ADC 执行模数转换的示例步骤：

### 1. 配置端口：

- 禁止引脚输出驱动器（见 CPIOX 寄存器）
- 将引脚配置为模拟

### 2. 配置 ADC 模块：

- 选择 ADC 转换时钟
- 配置参考电压
- 选择 ADC 输入通道
- 选择结果格式
- 开启 ADC 模块

### 3. 配置 ADC 中断（可选）：

- 清零 ADC 中断标志

- 允许 ADC 中断

- 允许外设中断

- 允许全局中断

### 4. 等待所需采集时间

### 5. 通过将 GO/DONE 位置 1 启动转换。

### 6. 通过以下方式之一等待 ADC 转换完成：

- 查询 GO/DONE 位
- 等待 ADC 中断（已允许中断）

### 7. 读取 ADC 结果

### 8. 清零 ADC 中断标志（如果已允许中断则需要）。

## 9.6. ADCON0-AD 控制寄存器 0 (1FH)

1FH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCON0	ADCS1	ADCS0	CHS3	CHS2	CHS1	CHS0	GO	ADON
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7-6:** ADCS<1:0>: A/D 转换时钟选择位

00 = FOSC/2

01 = FOSC/8

10 = FOSC/32

11 = FRC(由专用的内部振荡器产生频率最高

为 500 kHz 的时钟)

**Bit 5-2:** CHS<3:0>: 模拟通道选择位

0000 = AN0

0001 = AN1

0010 = AN2

0011 = AN3

0100 = AN4

0101 = AN5

0110 = AN6

0111 = AN7

1000 = AN8

1001 = AN9

1010 = AN10

1011 = AN11

1100 = AN12

1101 = AN13

1110 = CVREF

1111 = 固定参考电压 (0.6V 固定参考电压)

**Bit 1:** GO/DONE: A/D 转换状态位

1 = A/D 转换正在进行, 将该位置 1 启动 A/D 转换。当 A/D 转换完成以后, 该位由硬件自动清零。

0 = A/D 转换完成/或不在进行中

**Bit 0:** ADON: ADC 使能位

1 = 使能 ADC

0 = 禁止 ADC, 不消耗工作电流



## 9.7. ADCON1-AD 控制寄存器 1 (9FH)

9FH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCON1	ADFM	VCFG2	VCFG1	VCFG0	OPENH	VRS1	VRS0	VROE
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** ADFM: A/D 结果格式选择位

1 = 右对齐

0 = 左对齐

0 = normal driver

1 = enhance driver

**Bit 6:** VCFG2: A/D 电压参考位

1 = VREF output

0 = determined by VCFG0

**Bit 2-1 :** VRS<1:0>: VREF voltage select 00: 0.6V (default)

01: 1.0V

10: 2.0V

11: 3.0V

**Bit 5:** VCFG1: 未使用

**Bit 4:** VCFG0: A/D 电压参考位

1 = VREF+ pin (PA3)

0 = VDD

**Bit 0:** VROE: VREF output enable

0: VREF not output

1: VREF output to PA5

**Bit 3:** OPENH: A/D OP enhance driver

## 9.8. ADRESH-AD 数据寄存器: (1EH)

1EH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADRESH	A/D Result Register High Byte							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7-0:** ADRES<9:2>: ADC 结果寄存器位

左对齐时 10 位转换结果的高 8 位或右对齐时 10 位转换结果的低 8 位

## 9.9. ADRESL-AD 数据寄存器: (9EH)

9EH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADRESL	A/D Result Register Low Byte							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7-6:** ADRES<1:0>: ADC 结果寄存器位

左对齐时 10 位转换结果的低 2 位或右对齐时 10 位转换结果的高 2 位

**Bit 5-0:** 保留: 不要使用。

## 9.10. ANSEL-模拟选择寄存器(188H)

188H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ANSELH	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
初始值	1	1	1	1	1	1	1	1
读写性	R/W	R/W	R/W	R/W	R/S	R/S	R/W	R/W

**Bit 7:** ANS7:

1 = 模拟 IO

0 = 数字 IO

**Bit 6:** ANS6:

1 = 模拟 IO

0 = 数字 IO

**Bit 5:** ANS5:

1 = 模拟 IO

0 = 数字 IO

**Bit 4:** ANS4:

1 = 模拟 IO

0 = 数字 IO

**Bit 3:** ANS3:

1 = 模拟 IO

0 = 数字 IO

**Bit 2:** ANS2:

1 = 模拟 IO

0 = 数字 IO

**Bit 1:** ANS1:

1 = 模拟 IO

0 = 数字 IO

**Bit 0:** ANS0:

1 = 模拟 IO

0 = 数字 IO

## 9.11. ANSEH-通道模拟/数字控制寄存器: (189H)

189H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ANSELH	-	-	ANS13	ANS12	ANS11	ANS10	ANS9	ANS8
初始值	-	-	1	1	1	1	1	1
读写性	-	-	R/W	R/W	R/S	R/S	R/W	R/W

**Bit 7:** 未使用**Bit 6:** 未使用**Bit 5:** ANS13:

1 = 模拟 IO

0 = 数字 IO

**Bit 4:** ANS12:

1 = 模拟 IO

0 = 数字 IO

**Bit 3:** ANS11:

1 = 模拟 IO

0 = 数字 IO

**Bit 2:** ANS10:

1 = 模拟 IO

0 = 数字 IO

**Bit 1:** ANS9:

1 = 模拟 IO

0 = 数字 IO

**Bit 0:** ANS8:

1 = 模拟 IO

0 = 数字 IO

## 10. CCP 模块

比较器用作模拟电路与数字电路的接口，通过比较两个模拟电压的大小并输出一个数字量以指示输入量的相对大小。比较器是非常有用的复合信号电路的组成部分，因为它可以提供与执行程序无关的模拟功能。模拟比较器模块包含如下特性：

- 独立的比较器控制
- 可编程输入选择
- 可从外部或内部获取比较器输出
- 可编程输出极性
- 电平变化中断
- 从休眠唤醒
- PWM 关闭
- Timer1 选通（使能计数）
- 输出与 Timer1 时钟输入同步
- SR 锁存器
- 可编程和固定参考电压

### 10.1. CCP1L-捕获/比较/PWM1 LSB 寄存器（15H）

15H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP1L	Capture/Compare/PWM 1 LSB							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

### 10.2. CCP1H-捕获/比较/PWM1 MSB 寄存器（16H）

16H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP1H	Capture/Compare/PWM 1 MSB							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

### 10.3. CCP1CTL-CCP1 控制寄存器（17H）

17H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP1CTL	-	-	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
初始值	-	-	0	0	0	0	0	0
读写性	-	-	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** Unimplemented.

**Bit 6:** Unimplemented

**Bit 5-4:** DC1B<1:0> : These bits are the two LSBs of the PWM1 dutycycle

**Bit 3-0:** CCP1M3~CCP1M0 : CCP1 Mode Select bits

0000: CCP1 off

0100: Capture mode, every falling edge

0101: Capture mode, every rising edge

0110: Capture mode, every 4<sup>th</sup> rising edge

0111: Capture mode, every 16<sup>th</sup> rising edge

1000: Compare mode, set output on match

1001: Compare mode, clear output on match

1010: Compare mode, generate software interrupt on match

1011: Compare mode, trigger special event

11xx: PWM mode

## 10.4. CCP2L-捕获/比较/PWM2 LSB 寄存器 (1BH)

1BH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP2L	Capture/Compare/PWM2 LSB							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 10.5. CCP2H-捕获/比较/PWM2 MSB 寄存器 (1CH)

1CH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP2H	Capture/Compare/PWM2 MSB							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 10.6. CCP2CON-CCP2 控制寄存器: (1DH)

1DH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CCP2CON	-	-	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0
初始值	-	-	0	0	0	0	0	0
读写性	-	-	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7-6:** 未实现: 读为 0

**Bit 5-4:** DC2B<1:0>: PWM 占空比的低两位

捕捉模式: 未使用。

比较模式: 未使用。

PWM 模式:

这两位是 10 位 PWM 占空比的低 2 位, 占空比的高 8 位在 CCP2L 中。

**Bit 3-0:** CCP2M<3:0>: CCP2 模式选择位

0000 = 捕捉/比较/PWM 关闭 (复位 CCP2 模块)

0001 = 未使用 (保留)

0010 = 未使用 (保留)

0011 = 未使用 (保留)

0100 = 捕捉模式, 在每个下降沿发生捕捉

0101 = 捕捉模式, 在每个上升沿发生捕捉

0110 = 捕捉模式, 每 4 个上升沿发生捕捉

0111 = 捕捉模式, 每 16 个上升沿发生捕捉

1000 = 比较模式, 比较匹配时输出高电平 (CCP2IF 位置 1)

1001 = 比较模式, 比较匹配时输出低电平 (CCP2IF 位置 1)

1010 = 比较模式, 比较匹配时产生软件中断 (CCP2IF 位置 1, CCP2 引脚不受影响)

1011 = 比较模式, 触发特殊事件 (CCP2IF 位置 1, TMR1 复位, 如果使能 ADC 模块还将启动 A/D 转换。CCP2 引脚不受影响)

11xx = PWM 模式

## 10.7. CM1CON0-比较器 1 控制寄存器 0 (107H)

107H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CM1CON0	C1ON	C1OUT	C1OE	C1POL	-	C1R	C1CH1	C1CH0
初始值	0	0	0	0	-	0	0	0
读写性	R/W	R	R/W	R/W	-	R/W	R/W	R/W

**Bit 7:** C1ON: 比较器 C1 使能位

1 = 使能比较器 C1

0 = 禁止比较器 C1

**Bit 6:** C1OUT: 比较器 C1 输出位

如果 C1POL = 1 (极性相反):

当 C1VIN+ > C1VIN- 时 C1OUT = 0

当 C1VIN+ < C1VIN- 时 C1OUT = 1

如果 C1POL = 0 (极性相同):

当 C1VIN+ > C1VIN- 时 C1OUT = 1

当 C1VIN+ < C1VIN- 时 C1OUT = 0

**Bit 5:** C1OE: 比较器 C1 输出使能位

1 = C1OUT 引脚有输出

0 = C1OUT 引脚无外部连接

**Bit 4:** C1POL: 比较器 C1 输出极性选择位

1 = C1OUT 逻辑为反

0 = C1OUT 逻辑为正

**Bit 3:** 未实现: 读为 0

**Bit 2:** C1R: 比较器 C1 参考电压选择位 (正向输入)

1 = C1VIN+ 引脚与 C1VREF 输出引脚连接

0 = C1VIN+ 引脚与 C1IN+ 引脚连接

**Bit 1-0:** C1CH<1:0>: 比较器 C1 通道选择位

00 = C1 的 C12IN0- 引脚连接到 C1VIN- 时

01 = C1 的 C12IN1- 引脚连接到 C1VIN- 时

10 = C1 的 C12IN2- 引脚连接到 C1VIN- 时

11 = C1 的 C12IN3- 引脚连接到 C1VIN- 时

注 1: 若要比比较器产生输出, 需满足如下三个条件:

C1OE = 1、C1ON = 1 以及相应端口的 TRIS 位 = 0。

## 10.8. CM2CON0-比较器 2 控制寄存器 0 (108H)

108H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CM2CON0	C2ON	C2OUT	C2OE	C2POL	-	C2R	C2CH1	C2CH0
初始值	0	0	0	0	-	0	0	0
读写性	R/W	R	R/W	R/W	-	R/W	R/W	R/W

**Bit 7:** C2ON: 比较器 C2 使能位

1 = 使能比较器 C2

0 = 禁止比较器 C2

**Bit 6:** C2OUT: 比较器 C2 输出位

如果 C2POL = 1 (极性相反):

当 C2VIN+ > C2VIN- 时 C2OUT = 0

当 C2VIN+ < C2VIN- 时 C2OUT = 1

如果 C2POL = 0 (极性相同):

当 C2VIN+ > C2VIN- 时 C2OUT = 1

当 C2VIN+ < C2VIN- 时 C2OUT = 0

**Bit 5:** C2OE: 比较器 C2 输出使能位

1 = C2OUT 引脚有输出(1)

0 = C2OUT 引脚无外部连接

**Bit 4:** C2POL: 比较器 C2 输出极性选择位

1 = C2OUT 逻辑为反

0 = C2OUT 逻辑为正

**Bit 3:** 未实现: 读为 0

**Bit 2:** C2R: 比较器 C2 参考电压选择位 (正向输入)

1 = C2VIN+ 引脚与 C2VREF 输出引脚连接

0 = C2VIN+ 引脚与 C2IN+ 引脚连接

**Bit 1-0:** C2CH<1:0>: 比较器 C2 通道选择位

00 = C2 的 C12IN0- 引脚连接到 C2VIN- 时

01 = C2 的 C12IN1- 引脚连接到 C2VIN- 时

10 = C2 的 C12IN2- 引脚连接到 C2VIN- 时

11 = C2 的 C12IN3- 引脚连接到 C2VIN- 时

注 1: 若要比比较器产生输出, 需要满足如下三个条件:

C2OE = 1、C2ON = 1 以及相应端口的 TRIS 位 = 0。

## 10.9. CM2CON1-比较器 2 控制寄存器 1 (109H)

108H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CM2CON0	MC1OUT	MC2OUT	C1RSEL	C2RSEL	-	-	GR	C2SYNC
初始值	0	0	0	0	-	-	1	0
读写性	R	R	R/W	R/W	-	-	R/W	R/W

**Bit 7:** MC1OUT: C1OUT 位的镜像拷贝

**Bit 6:** MC2OUT: C2OUT 位的镜像拷贝

**Bit 5:** C1RSEL: 比较器 C1 的参考选择位

1 = CVREF 连接到比较器 C1 的 C1VREF 输入端

0 = 连接到比较器 C1 的 C1VREF 输入端的绝对参考电压 (0.6V) (或器件自带的 1.2V 高精度参考源)

**Bit 4:** C2RSE: 比较器 C2 参考选择位

1 = CVREF 连接到比较器 C2 的 C2VREF 输入端

0 = 连接到比较器 C2 的 C2VREF 输入端的绝对参考电压 (0.6V) (或器件自带的 1.2V 高精度参考源)

**Bit 3-2:** 未实现: 读为 0

**Bit 1:** T1GSS: Timer1 门控源选择位

1 = Timer1 门控源为 T1G

0 = Timer1 门控源为 SYNCC2OUT。

**Bit 0:** C2SYNC: 比较器 C2 输出同步位

1 = 输出与 Timer1 时钟的下降沿同步

0 = 输出异步

## 11. SSP 模块

主控同步串行端口 (Master Synchronous Serial Port, MSSP) 模块是用于同其他外设或单片机进行通信的串行接口。这些外设器件可以是串行 EEPROM、移位寄存器、显示驱动器或 A/D 转换器等。MSSP 模块有下列两种工作模式:

- 串行外设接口 (SPI)
  - 全主控模式
  - 从动模式 (支持广播地址呼叫)

I2C 接口在硬件上支持下列模式:

- 主控模式
- 多主机模式
- 从动模式

## 11.1. SSPCON-SSP 控制寄存器 (14H)

12H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7: WCOL:** 写冲突检测位

主控模式:

1 = 在 I2C 不满足开始发送数据的条件下, 试图对 SSPBUF 寄存器进行写操作

0 = 未发生冲突

从动模式:

1 = 正在发送前一个字时, 又对 SSPBUF 寄存器进行写操作 (必须由软件清零)

0 = 未发生冲突

**Bit 6: SSPOV:** 接收溢出指示位

在 SPI 模式下:

1 = SSPBUF 仍保持前一数据时, 又收到一个新的字节。出现溢出时, SSPSR 中的数据会丢失。溢出只会在从动模式下发生。在从动模式中, 即使仅发送数据, 用户也必须读 SSPBUF 以避免溢出。在主控模式中, 溢出位不被置 1, 因为每次接收或发送新数据, 都要通过写 SSPBUF 寄存器来启动 (该位必须由软件清零)。

0 = 没有溢出

在 I2C 模式下:

1 = SSPBUF 寄存器仍保持前一数据时, 又接收到一个新的字节。在发送模式下 SSPOV 位可为任意值 (该位必须由软件清零)。

0 = 没有溢出

**Bit 5: SSPEN:** 同步串行端口使能位, 在这两个模式下使能该位时, 必须正确配置这些引脚为输入或输出引脚

在 SPI 模式下:

1 = 使能串行端口并将 SCK、SDO、SDI 和 SS 配置为串行端口引脚

0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚

在 I2C 模式下:

1 = 使能串行端口并将 SDA 和 SCL 引脚配置为串行端口引脚

0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚

**Bit 4: CKP:** 时钟极性选择位

在 SPI 模式下:

1 = 时钟空闲状态为高电平

0 = 时钟空闲状态为低电平

在 I2C 从动模式下: SCK 释放控制

1 = 使能时钟

0 = 保持时钟线为低电平 (时钟延长)。(用于确保数据建立时间。)

在 I2C 主控模式下:

在此模式下未使用

**Bit 3-0: SSPM<3:0>:** 同步串行端口模式选择位

0000 = SPI 主控模式, 时钟 = FOSC/4

0001 = SPI 主控模式, 时钟 = FOSC/16

0010 = SPI 主控模式, 时钟 = FOSC/64

0011 = SPI 主控模式, 时钟 = TMR2 输出/2

0100 = SPI 从动模式, 时钟 = SCK 引脚, 使能 SS 引脚控制

0101 = SPI 从动模式, 时钟 = SCK 引脚, 禁止 SS 引脚控制 SS 可用作 I/O 引脚

0110 = I2C 从动模式, 7 位地址

0111 = I2C 从动模式, 10 位地址

1000 = I2C 主控模式, 时钟 = FOSC/(4 \* (SSPADD+1))

1001 = 禁止装载功能

1010 = 保留

1011 = 受 I2C 固件控制的主控模式 (从动空闲)

1100 = 保留

1101 = 保留

1110 = I2C 从动模式, 7 位地址, 并允许起始位和停止位中断

1111 = I2C 从动模式, 10 位地址, 并允许起始位和停止位中断

## 11.2. SSPBUF-SSP 数据缓存器 (13H)

13H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SSPBUF	Synchronous Serial Port Receive Buffer/Transmit Register							
初始值	X	X	X	X	X	X	X	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 11.3. SSPADD-SSP 地址寄存器 (93H)

93H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SSPADD	Synchronous Serial Port (I2C mode) Address Register							
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 11.4. SSPSTAT-SSP 状态寄存器 (94H)

94H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SSPSTAT	SMP	CKE	DAB	P	S	RWB	UA	BF
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7: GCEN:** 广播呼叫使能位 (仅限 I2C 从动模式)

1 = 允许在 SSPSR 中接收到广播呼叫地址 (0000h) 时产生中断

0 = 禁止广播呼叫地址

**Bit 6: ACKSTAT:** 应答状态位 (仅限于 I2C 主控模式)

在主控发送模式下:

1 = 未接收到来自从动器件的应答

0 = 已接收到来自从动器件的应答

**Bit 5: ACKDT:** 应答数据位 (仅限于 I2C 主控模式)

在主控接收模式下:

用户在接收完成后发送的应答序列的值

1 = 不应答

0 = 应答

**Bit 4: ACKEN:** 应答序列使能位 (仅限 I2C 主控模式)

在主控接收模式下:

1 = 在 SDA 和 SCL 引脚启动应答序列, 发送 ACKDT 数据位。由硬件自动清零。

0 = 应答序列空闲

**Bit 3: RCEN:** 接收使能位 (仅限 I2C 主控模式)

1 = 使能 I2C 接收模式

0 = 接收空闲

**Bit 2: PEN:** 停止条件使能位 (仅限于 I2C 主控模式)

SCK 释放控制:

1 = 在 SDA 和 SCL 引脚启动停止条件。由硬件自动清零。

0 = 停止条件空闲

**Bit 1: RCEN:** 重复启动条件使能位 (仅限 I2C 主控模式)

1 = 在 SDA 和 SCL 引脚启动重复启动条件。由硬件自动清零。

0 = 重复启动条件空闲

**Bit 0: SEN:** 启动条件使能位 (仅限 I2C 主控模式)

在主控模式下:

1 = 在 SDA 和 SCL 引脚启动启动条件。由硬件自动清零。

0 = 启动条件空闲

在从动模式下:

1 = 从发送和接收都会使能时钟延长 (使能时钟延长)

0 = 禁止时钟延长

注 1: 对于 ACKEN、RCEN、PEN、RSEN 和 SEN 位: 如果 I2C 模块不处在空闲模式, 此位可能无法被置 1 (没有假脱机 (spooling)) 且可能无法对 SSPBUF 进行写操作 (禁止写 SSPBUF)。



## 12. USART 模块

增强型通用同步/异步收发器（EUSART）模块是一个串行 I/O 通信外设。该模块包括所有执行与器件程序执行无关的输入或输出串行数据传输所必需的时钟发生器、移位寄存器和数据缓冲器。EUSART 也可称为串行通信接口（Serial Communications Interface, SCI），它可被配置为能与 CRT 终端和个人计算机等外设通信的全双工异步系统；也可以被配置为能与 A/D 或 D/A 集成电路、串行 EEPROM 等外设或其他单片机通信的半双工同步系统。与之通信的单片机通常不具有产生波特率的内部时钟，它需要主控同步器件提供外部时钟信号。

EUSART 模块包含如下功能：

- 全双工异步发送和接收
- 双字符输入缓冲器
- 单字符输出缓冲器
- 可将字符长度编程为 8 位或 9 位
- 9 位模式下的地址检测
- 输入缓冲溢出错误检测
- 接收到字符的帧错误检测
- 半双工同步主控模式
- 半双工同步从动模式
- 同步模式下，可编程时钟极性
- 休眠工作

### 12.1. TXSTA-USART 发送状态寄存器：（98H）

98H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TXSTA	CSRC	TX9	TXEN	SYNC	SENDB	BRGH	TRMT	TX9D
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7: CSRC:** 时钟源选择位

异步模式：

任意值

同步模式：

1 = 主控模式（由内部 BRG 产生时钟信号）

0 = 从动模式（由外部时钟源产生时钟）

**Bit 6: TX9:** 9 位发送使能位

1 = 选择 9 位发送

0 = 选择 8 位发送

**Bit 5: TXEN:** 发送使能位(1)

1 = 使能发送

0 = 禁止发送

**Bit 4: SYNC:** EUSART 模式选择位

1 = 同步模式

0 = 异步模式

**Bit 3: SENDB:** 发送间隔字符位

异步模式：

1 = 在下次发送时发送同步间隔字符（在完成时由硬件清零）

0 = 同步间隔字符发送完成

同步模式：

任意值

**Bit 2: BRGH:** 高波特率选择位

异步模式：

1 = 高速

0 = 低速

同步模式：

在此模式下未用

**Bit 1: TRMT:** 发送移位寄存器状态位

1 = TSR 为空

0 = TSR 为满

**Bit 0: TX9D:** 发送数据的第 9 位

可以是地址/数据位或奇偶校验位。

注 1: 同步模式下，SREN/CREN 会覆盖 TXEN 的值。

## 12.2. TXREG-USART 发送数据寄存器：（19H）

19H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TXREG	USART Transmit Data Register							
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 12.3. RCREG-USART 接收数据寄存器：（1AH）

1AH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RCREG	USART Receive Data Register							
初始值	0	0	0	0	0	0	0	0
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## 12.4. RCSTA-USART 接收状态寄存器：（18H）

18H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
初始值	0	0	0	0	0	0	0	X
读写性	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7: SPEN:** 串行端口使能位

1 = 使能串行端口（将 RX/DT 和 TX/CK 引脚配置为串行端口引脚）

0 = 禁止串行端口（保持在复位状态）

**Bit 6: RX9:** 9 位接收使能位

1 = 选择 9 位接收

0 = 选择 8 位接收

**Bit 5: SREN:** 单字节接收使能位

异步模式:

任意值

同步主控模式:

1 = 使能单字节接收

0 = 禁止单字节接收

接收完成后清零该位。

同步从动模式:

任意值

**Bit 4: CREN:** 连续接收使能位

异步模式:

1 = 使能接收

0 = 禁止接收

同步模式:

1 = 使能连续接收直到清零 CREN 使能位

0 = 禁止连续接收

**Bit 3: ADDEN:** 地址检测使能位

异步 9 位模式 (RX9 = 1):

1 = 当 RSR<8>置 1 时, 使能地址检测、允许中断并装载接收缓冲器。

0 = 禁止地址检测, 所有字节都可以被接收, 第 9 位可被用作奇偶校验位。

异步 8 位模式 (RX9 = 0):

任意值

**Bit 2: FERR:** 帧错误位

1 = 帧错误 (可通过读 RCREG 寄存器更新并接收下一个有效字节)

0 = 没有帧错误

**Bit 1: OERR:** 溢出错误位

1 = 溢出错误 (可通过清零 CREN 位清零)

0 = 没有溢出错误

**Bit 0: RX9D:** 接收到数据的第 9 位

此位可以是地址/数据位或奇偶校验位, 必须由用户固件计算得到。

## 13. 数据 EEPROM 存储器

数据 EEPROM 存储器在整个 VDD 范围内正常运行时是可读写的。其存储器并不直接映射到寄存器文件空间，而是通过特殊功能寄存器来间接寻址。有四个 SFR 用于读写该存储器，它们是：

- EECON1
- EECON2（非实际存在的寄存器）
- EEDATA
- EEADR

### 13.1. EECON1 EEPROM 控制寄存器：（18CH）

18CH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EECON1	EEPGD	-	-	-	WRERR	WREN	WR	RD
初始值	-	-	-	-	X	0	0	0
读写性	-	-	-	-	R/W	R/W	R/S	R/S

**Bit7:** EEPGD: 程序/数据 EEPROM 选择位

1=访问程序存储器

0=访问数据存储器

**Bit 6-4:** 未实现: 读为 0

**Bit 3:** WRERR: EEPROM 错误标志位

1 = 写操作被过早终止（正常操作中任何 MCLR 复位或任何 WDT 复位，或由于 BOR 复位）

0 = 写操作完成

**Bit 2:** WREN: EEPROM 写操作使能位

1 = 允许写操作

0 = 禁止向数据 EEPROM 执行写操作

**Bit 1:** WR: 写操作控制位

EEPGD = 1: 无关位

EEPGD = 0:

1 = 启动一次写操作（写操作完成时此位由硬件清零。WR 位只能用软件置 1，不能清零。）

0 = 向数据 EEPROM 进行的写操作完成

**Bit 0:** RD: 读操作控制位

1 = 启动一次存储器读操作（RD 位由硬件清零，只能用软件置 1，不能清零。）

0 = 不启动对存储器的读操作

### 13.2. EEDATA-EEPROM 数据寄存器(10CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EED7	EED6	EED5	EED4	EED3	EED2	EED1	EED0

**Bit 7-0:** EEPROM 8 位数据寄存器

### 13.3. EEADR-EEPROM 地址寄存器(10DH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEAD7	EEAD6	EEAD5	EEAD4	EEAD3	EEAD2	EEAD1	EEAD0

**Bit 7-0:** EEPROM 8 位地址寄存器

### 13.4. 写闪存程序存储器

闪存程序存储器只能以每 8 个字为一块的块为单位写入（对于存储器为 4K 的器件以 4 字块为单位）。存储器的块由具有连续地址的 8 个字组成，由  $EEADR<2:0> = 000$  定义地址的低边界。所有程序存储器的块写操作都是通过先擦除 16 字，然后写入 8 字完成的。写操作是边界对齐的，且不产生跨边界操作。要对程序存储器写入数据，必须首先将数据载入缓冲寄存器。这是通过将目标地址写入 EEADR 和 EEADRH 寄存器，再将数据写入 EEDATA 和 EEDATH 寄存器完成的。然后，执行如下事件序列：

1. 将 EECON1 寄存器的 EEPGD 控制位置 1。
2. 先后将 55h 和 AAh 写入 EECON2（闪存编程序列）。
3. 将 EECON1 寄存器的 WR 控制位置 1。

所有 8 个缓冲寄存器单元均必须写入正确数据。如果写入 8 字存储块的字不满 8 个，则必须对未被写入的程序存储单元执行读操作。此操作从未被写入的程序存储单元取出数据，并将其装入 EEDATA 和 EEDATH 寄存器。然后必须执行将数据传送到缓冲寄存器的事件序列。要将数据从缓冲寄存器传送到程序存储器，EEADR 和 EEADRH 必须指向 8 字存储块的最后一个单元（ $EEADR<2:0> = 111$ ）。然后必须执行如下事件序列：

1. 将 EECON1 寄存器的 EEPGD 控制位置 1。
2. 先后将 55h 和 AAh 写入 EECON2（闪存编程序列）。
3. 将 EECON1 寄存器的 WR 控制位置 1，开始写操作。

用户必须按照同样的特定顺序依次开始写入程序存储块的每个字，写入每个程序字顺序为 000、001、010、011、100、101、110 和 111。当最后一个字（ $EEADR<2:0> = 111$ ）的写操作完成时，将自动擦除一个 16 字的块并将 8 字缓冲寄存器的内容写入程序存储器。执行了  $BSF\ EECON1,WR$  指令之后，处理器需要 2 个指令周期以设置擦除/写操作。用户必须在将 WR 位置 1 的指令后放置两条 NOP 指令。由于数据被写入缓冲寄存器，因而可立即实现第一个 7 字块的写操作。只有在擦除周期时（即 16 字块的最后一个字被擦除时），处理器才会使内部操作暂停 4 ms（典型值）时间。因为时钟和外设仍继续工作，所以这并不是休眠模式。8 字写周期结束后，处理器将从 EECON1 写指令后的第三条指令恢复工作。必须对高 8 字重复执行上述事件序列。

## 14. CPU 的特性

单片机与其他处理器的区别在于其具有处理实时应用需要的特殊电路。EN8F883 单片机具有许多特性，旨在最大限度地提高系统的可靠性，通过减少外部元件将成本降至最低，并且还提供了低功耗工作模式和代码保护功能。这些特性如下：

振荡器选择

- 复位
  - 上电复位 (POR)
  - 欠压复位 (PED)
- 休眠
- 开门狗定时器 (WDT)
- 代码保护
- 引脚电平变化时从休眠模式唤醒
- 中断

## 14.1. EN8F883 配置位

可通过配置烧录选项来配置单片机工作特性，具体配置选项如下图所示

OSC	振荡类型	IRC Oscillator + PA6 clock out
		IRC Oscillator
		RC
		LF
		ERC Oscillator + PA6 clock out
		ERC Oscillator
		EC (external clock)
		HFXT Oscillator
		XTAL Oscillator
		LFXT Oscillator
WDT	看门狗	ENABLE 开
		DISABLE 关
PED	低压侦测复位	High level around 3.8V
		Middle level around 2.1V
		Low level around 1.8V
		Power-edge Detect disable
SEC	代码保护	ENABLE 开
		DISABLE 关
PA3	复位引脚	PE3
		MCLR
PUT	上电延时	0ms
		75ms

## 14.2. 复位

上电复位 (POR)

- 欠压复位 (PED)
- 正常工作时的 MCLR 复位
- 休眠时的 MCLR 复位
- 正常工作时 WDT 超时溢出复位
- 休眠时的 WDT 超时溢出复位
- 在引脚电平发生变化时从休眠模式唤醒

可通过测试状态寄存器中的 TO、PD、GPWUF 和 CWUF 位，以便确定导致复位的原因是上电、MCLR、看门狗定时器 (WDT) 复位、还是引脚电平变化唤醒。

PORB	PEDHB	/PF	/T	PORCON / STATUS Bits Significance
0	u	1	1	Power-on reset
1	0	1	1	PED high level detect
u	u	u	0	WDT reset
u	u	0	0	WDT wake-up
u	u	u	u	MCLR reset during normal operation
u	u	0	1	MCLR reset during SLEEP

上电复位后，不用的或不确定状态的寄存器，请记得初始化再运行，避免造成功耗大。

## 14.3. 看门狗定时器

看门狗定时器 (WDT) 是自由运行的片上 RC 振荡器，它不需要任何外部组件。此 RC 振荡器独立于引脚外接的振荡器和内部振荡器。这意味着即使主处理器时钟已经停止（如通过执行 SLEEP 指令）WDT 将仍然运行。在正常工作或休眠过程中，WDT 复位或唤醒复位都会产生器件复位。

WDT 的正常超时溢出周期为 18 ms（没有预分频器）。如果需要更长的超时溢出周期，可以通过写 OPTION 寄存器为 WDT 分配一个分频比最高为 1:128 的预分频器。因此，可以实现一个正常的 2.3s 超时溢出周期。此周期根据温度、VDD 以及各器件的不同制造工艺而有所不同。

## 14.4. 休眠模式

可以通过执行 SLEEP 指令进入掉电模式。I/O 端口保持 SLEEP 指令执行前的状态（驱动为高电平、驱动为低电平或高阻态）。为了达到掉电时的最低电流消耗，TOCKI 输入电平应该为 VDD 或 VSS，而且在 MCLR 使能时，PE3 引脚电平必须为逻辑高电平。器件可以通过以下事件之一从休眠模式唤醒：

- 当配置为 MCLR 时，PE3 引脚上发生外部复位输入。
- 看门狗定时器超时溢出复位（如果 WDT 使能）。
- 当使能了电平变化唤醒时，输入引脚 PA0~PA55 上发生电平变化
- 进入睡眠前，确定不用带的寄存器，可以关掉的都关掉，避免功耗大

## 15. 指令集

指令码	助记符	功能	操作	状态标志
010000 00000000	NOP	空操作	无	
010000 00000001	CLRWD T	清看门狗定时器	0→WT	TF、PF
010000 00000010	SLEEP	睡眠方式	→WT 振荡停止	TF、PF
010000 00000011	OPTION	W到T M O D E寄存器	OPTION	无
010000 00000100	RET	返回	堆栈→PC	无
010000 00000rrr	TRIS R	控制 I/O 口寄存器	W→TRIS	无
010001 1rrrrrrr	STWR R	存储W到寄存器中	W→R	无
011000 trrrrrrr	LDR R,T	送寄存器	R→t	Z
111010 iiii iii	LDWI I	送立即数到W	I→W	无
010111 trrrrrrr	SWAPR R,T	高低四位交换	R (0~3) →R (4~7) →t	无
011001 trrrrrrr	INCR R,T	寄存器加 1	R+1→t	Z
011010 trrrrrrr	INCRSZ R,T	增 1, 为零跳转	R+1→t	无
011011 trrrrrrr	ADDWR R,T	W与寄存器相加	W+R→t	C、HC、Z
011100 trrrrrrr	SUBWR R,T	寄存器减去W	R-W→t (R+/W+1→t)	C、HC、Z
011101 trrrrrrr	DECR R,T	寄存器减 1	R-1→t	Z
011101 trrrrrrr	DECRSZ R,T	减 1 为零跳转	R-1→t	无
010010 trrrrrrr	ANDWR R,T	W与寄存器相与	RAW→t	Z
110100 iiii iii	ANDWI I	W与立即数相与	i∧W→W	Z
010011 trrrrrrr	IORWR R,I	W与寄存器相或	R∨W→t	Z
110101 iiii iii	IORWI I	W与立即数相或	I∨W→W	Z
010100 trrrrrrr	XORWR R,T	W与寄存器相异或	R⊕W→t	Z
110110 iiii iii	XORWI I	W与立即数相异或	i⊕W→W	Z
011111 trrrrrrr	COMR R,T	取反	/R→t	Z
010110 trrrrrrr	RRR R,T	带进位循环右移	R(n)→R(n-1) C→R(7) R(0) →C	C
010101 trrrrrrr	RLR R,T	带进位循环左移	R(n)→R(n-1) C→R(0) R(7) →C	C
010000 1xxxxxxx	CLRW	工作寄存器清 0	0→W	Z
010001 0rrrrrrr	CLRR R	寄存器清 0	0→R	Z
0000bb brrrrrrr	BCR R,B	位清除	0→R (b)	无
0010bb brrrrrrr	BSR R,B	置位	1→R (b)	无
0001bb brrrrrrr	BTSC R,B	如果 R (b) =0 则跳转	Skip if R(b)=0	无
0011bb brrrrrrr	BTSS R,B	如果 R (b) =1 则跳转	Skip if R(b)=1	无
1000nn nnnnnnnn	LCALL N	长调用子程序	n→PC PC+1→Stack	无
1010nn nnnnnnnn	LJUMP N	长跳转	n→PC	无
110000 nnnnnnnn	CALL N	调用子程序	n→PC PC+1→Stack	无
110001 iiii iii	RTIW I	返回, 将立即数放入W中	Stack→PC i→W	无
11001n nnnnnnnn	JUMP N	跳转	n→PC	无

## 16. 电气特性

## 绝对最大值†)

偏置时的环境温度.....	-40°C 至+125°C
储存温度.....	-40°C 至+125°C
V <sub>DD</sub> 相对于V <sub>SS</sub> 的电压.....	-0.3V 至+6.5V
MCLR 相对于V <sub>SS</sub> 的电压.....	-0.3V 至+13.5V
所有其他引脚相对于V <sub>SS</sub> 的电压.....	-0.3V 至(V <sub>DD</sub> + 0.3V)
总功耗 <sup>(1)</sup> .....	800 mW
V <sub>SS</sub> 引脚的最大输出电流.....	300 mA
V <sub>DD</sub> 引脚的最大输入电流.....	250mA
输入钳位电流I <sub>IK</sub> (V <sub>I</sub> < 0 或V <sub>I</sub> > V <sub>DD</sub> ).....	±20 mA
输出钳位电流I <sub>OK</sub> (V <sub>O</sub> < 0 或V <sub>O</sub> > V <sub>DD</sub> ).....	±20 mA
任一I/O 引脚的最大输出灌电流.....	25mA
任一I/O 引脚的最大输出拉电流.....	25 mA
所有端口（组合）的最大灌电流 <sup>(2)</sup> .....	200 mA
所有端口（组合）的最大拉电流 <sup>(2)</sup> .....	200mA

† 注意：如果器件的工作条件超过“绝对最大额定值”，就可能会对器件造成永久性损坏。上述值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其稳定性会受到影响。



(1)工作电流: (16M 的"/1"电路太快, mcu 无法正常工作)(IRC 4m 是由 body option 选择)(vdd=5v,程序 :I\_WORK2.BIN, PED disable, WDT disable)(IC:IC2)

振荡方式	频率	正常(/4)	2 倍频(/2)	4 倍频(/1)	备注
IRC	16M	2.85	4.51	x	(mA)
	8M	1.60	2.52	4.49	
	4M	0.956	1.47	2.40	

Device option 的 Fcpu 设定 Fosc/4, 测试 Register 8F/H (OSCCON) 分频功能电流

EN8F883							
5V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	2.816mA	1.708mA	1.225mA	971uA	844uA	774uA	743uA
8M	1.574mA	1.016mA	768uA	640uA	576uA	543uA	528uA
4M	1.01mA	736uA	611uA	541uA	508uA	490uA	481uA
4.5V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	2.218mA	1.455mA	1.034mA	813uA	703uA	646uA	624uA
8M	1.261mA	867uA	652uA	541uA	489uA	464uA	445uA
4M	873uA	639uA	517uA	457uA	429uA	413uA	406uA
4V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	1.885mA	1.221mA	860uA	673uA	578uA	532uA	509uA
8M	1.066mA	729uA	548uA	455uA	411uA	386uA	374uA
4M	742uA	537uA	434uA	384uA	358uA	345uA	339uA
3.5V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	1.568mA	1.007mA	704uA	549uA	471uA	430uA	409uA
8M	905uA	613uA	459uA	379uA	339uA	318uA	307uA
4M	620uA	448uA	360uA	318uA	296uA	285uA	280uA
3V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	1.256mA	807uA	565uA	441uA	377uA	344uA	328uA
8M	770uA	509uA	377uA	309uA	276uA	259uA	250uA
4M	507uA	366uA	295uA	259uA	242uA	233uA	228uA
2.5V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	986uA	631uA	443uA	344uA	296uA	270uA	258uA
8M	624uA	412uA	304uA	250uA	222uA	208uA	202uA
4M	403uA	293uA	237uA	208uA	195uA	188uA	184uA

2V							
IRC(M)	/1	/2	/4	/8	/16	/32	/64
16M	682uA	434uA	302uA	233uA	201uA	183uA	174uA
8M	470uA	308uA	222uA	179uA	158uA	147uA	141uA
4M	296uA	210uA	164uA	143uA	132uA	126uA	123uA

Cap=10p

振荡方式	频率	正常(/4)	2 倍频(/2)	备注
HF	16M	2.99	4.66	(mA)
	8M	1.72	2.64	
	4M	1.03	1.53	
	1M	0.626	0.749	
XT	16M	2.87	4.53	/2,osc1=0p
	8M	1.62	2.53	
	4M	0.922	1.44	
	1M	0.446	0.570	
LF	8M	x	x	LF 8M 无法工作
	4M	0.838	1.35	
	1M	0.275	0.402	

振荡方式	电阻*电容	正常(/4)	2 倍频(/2)	备注
ERC	10K*3P=3.12 Mhz	0.815	1.20	(mA)
	10K*30P=1.53 Mhz	0.578	0.759	

(2) PED 位准: (程序:I\_WORK2.BIN, PED enable, WDT disable, IRC 8M, Fosc/4)

PED 位准	LOW	MID	HIGH	备注
IC2	1.52/1.47	2.23/2.11	3.53/3.18	(V)
IC3	1.31/1.26	2.17/2.01	3.51/3.13	(V)

(3) WDT 特性

	1:1-RESET	EN 电流	DIS 电流	备注
WDT 特性	16.7ms	2.7ua	0.1ua	

WDT 随 VDD 电压变化: (IC2)

VDD	wdt 频率	频率误差	电流
6	32.14	9.80	3.4
5.5	31.63	8.00	2.8
5	31.24	6.70	2.4
4	30.55	4.30	1.7
3	29.84	1.90	1.2
2.5	29.29	0.00	0.9
2	28.67	-2.10	0.7
1.8	28.55	-2.50	0.6
1.6	24.85	-15.10	0.5
(V)	(khz)	(%)	(ua)

(4) T0 电流特性: (IRC=8M,Fsys=4m,fosc/4,TMR0.ASM)

	内部计数	外部计数	DIS 电流	备注
T0 电流特性	962ua	960ua	940ua	

(5) 内振-电压特性-

在 16M/4 的状况下:

频率	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	15.99	15.87	15.70	15.51	15.24	14.83	14.39	14.24	13.83	13.44	13.10	12.41	(MHz)
IC2	16.10	15.97	15.80	15.60	15.32	14.95	14.52	14.40	13.96	13.67	13.22	12.65	
误差	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	0.7	0.0	-1.1	-2.3	-4.0	-6.6	-9.4	-10.3	-12.9	-15.3	-17.5	-21.8	(%)
IC2	0.8	0.0	-1.0	-2.3	-4.1	-6.4	-9.1	-9.9	-12.6	-14.4	-17.2	-20.8	

在 8M/4 的状况下:

频率	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	7.93	7.88	7.84	7.79	7.76	7.76	7.80	7.82	7.90	7.95	8.00	8.01	(MHz)
IC2	7.96	7.93	7.89	7.86	7.84	7.85	7.91	7.93	8.03	8.09	8.16	8.17	
误差	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	0.6	0.0	-0.5	-1.2	-1.5	-1.5	-1.1	-0.8	0.3	0.9	1.5	1.6	(%)
IC2	0.4	0.0	-0.5	-0.9	-1.2	-1.0	-0.3	0.0	1.3	1.9	2.8	3.0	

在 4M/4 的状况下:

频率	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	4.02	4.03	4.02	4.01	4.00	4.01	4.03	4.04	4.05	4.08	4.10	4.13	(MHz)
IC2	4.03	4.02	4.01	4.01	4.01	4.03	4.05	4.07	4.09	4.12	4.15	4.19	
误差	5.5	5.0	4.5	4.0	3.5	3.0	2.6	2.5	2.3	2.2	2.1	2.0	备注
IC1	-0.2	0.0	-0.2	-0.5	-0.6	-0.5	0.0	0.2	0.7	1.3	1.8	2.6	(%)
IC2	0.2	0.0	-0.2	-0.2	-0.2	0.2	0.9	1.2	1.8	2.5	3.2	4.3	

(6) PULL\_HIGH 与 PULL\_LOW 电阻:

	5V	3V	备注
PULL_HIGH	103u/48.5k	33u/91k	(Ω)
PULL_LOW	81u/61.7k	26.3/114k	
MCLR-PH	36.8u/136k	10.2u/294k	

(7) PAD 推力:

	5V-NMOS	5V-PMOS	3V-NMOS	3V-PMOS	备注
小推力	27	13.1	13.5	5.2	(mA)
大推力	75	37	39	15	

(8) 输入BUFF:

	5V-VIH	5V-VIL	3V-VIH	3V-VIL	备注
TTL	1.5	1.5	1.1	1.1	(V)
SMT	2.35	1.45	1.35	1.08	
MCLR-ST	3.47	1.17	1.85	0.89	

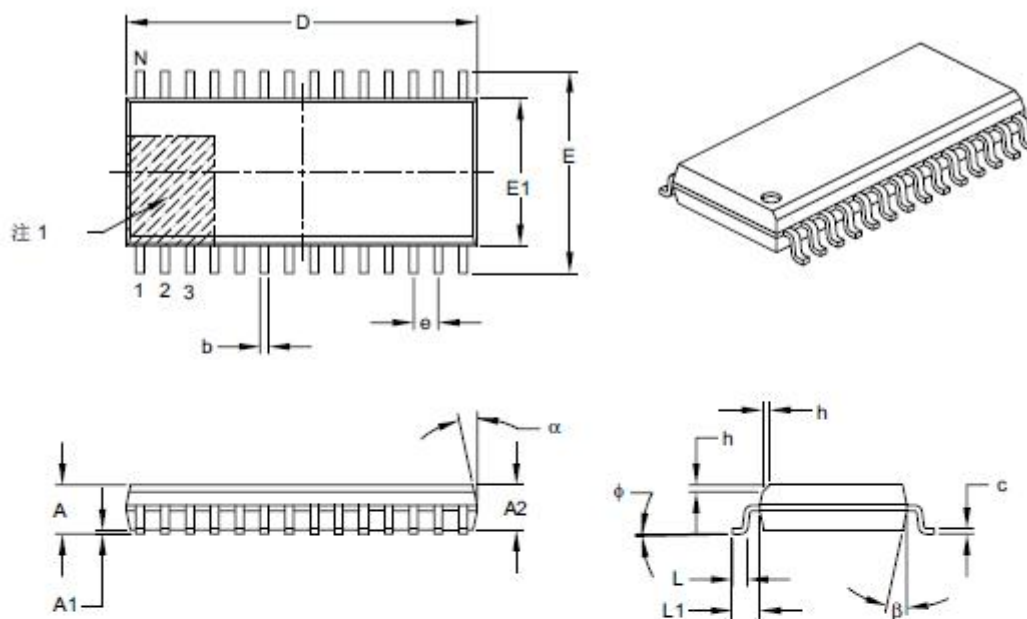
(9) AD\_10BIT 特性:

	0V	1.024V	2.048V	3.072V	4.096V	5.120V	备注
VDD=5.120	0	204	409	613	818	1023	10 进制
VDD=3.072	0	341	682	1023	x	x	10 进制

注: @8M/4, TAD/32

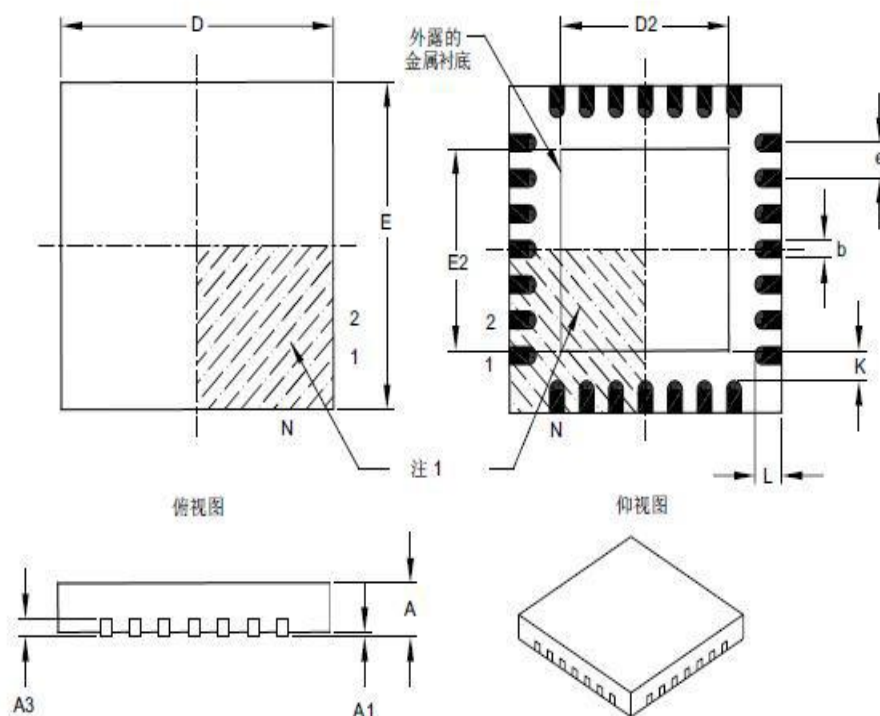
## 17. 封装信息

### 17.1. SOP28 数据参数和规格



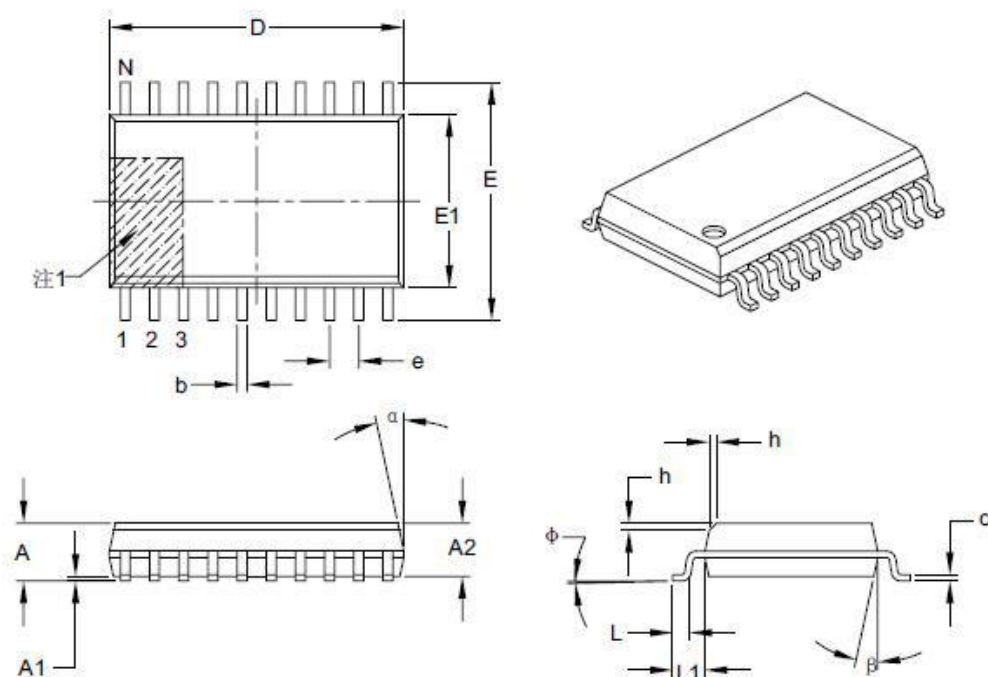
	单位	毫米		
		尺寸范围		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	1.27 BSC		
总高度	A	-	-	2.65
塑模封装厚度	A2	2.05	-	-
悬空间隙 §	A1	0.10	-	0.30
总宽度	E	10.30 BSC		
塑模封装宽度	E1	7.50 BSC		
总长度	D	17.90 BSC		
斜面投影距离 (可选)	h	0.25	-	0.75
底脚长度	L	0.40	-	1.27
底脚占位长度	L 1	1.40 REF		
底脚倾斜角度	φ	0°	-	8°
引脚厚度	c	0.18	-	0.33
引脚宽度	b	0.31	-	0.51
塑模顶部锥度	α	5°	-	15°
塑模底部锥度	β	5°	-	15°

17.2. QFN28 规格参数说明



	单位	英寸		
		尺寸范围	最小	正常
引脚数	N	28		
引脚间距	e	0.65BSC		
总高度	A	0.8	0.9	1
悬空间隙	A1	0	0.02	0.05
触点厚度	A3	0.20REF		
总宽度	E	6BSC		
裸露金属衬底宽度	E2	3.65	3.7	4.2
总长度	D	6BSC		
裸露金属衬底长度	D2	3.65	3.7	4.2
触点宽度	b	0.23	0.3	0.35
触点长度	L	0.5	0.55	0.7
触点到裸露金属衬底的距离	K	0.2	—	—

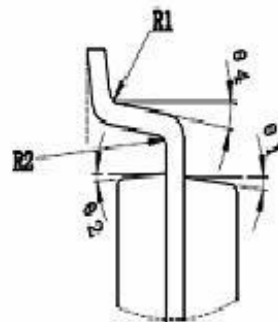
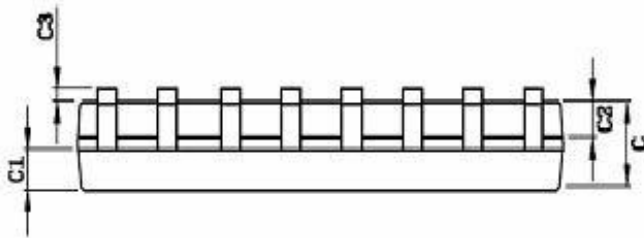
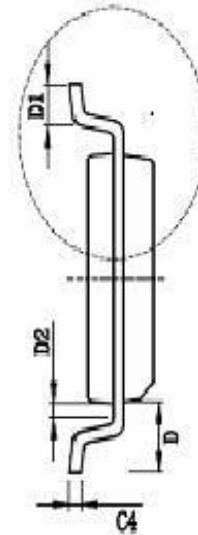
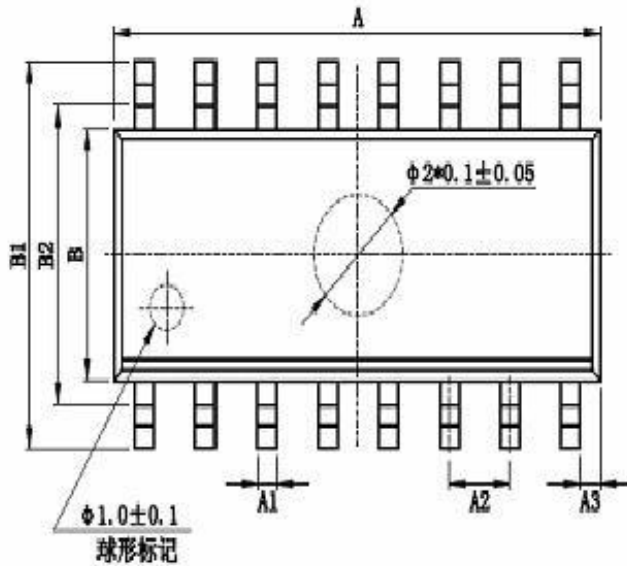
17.3. SOP20 封装规格参数说明



	单位	英寸		
		尺寸范围	最小	正常
引脚数	N	20		
引脚间距	e	1.27BSC		
总高度	A	—	—	2.65
塑模封装厚度	A2	2.05	—	—
悬空间隙	A1	0.1	—	0.3
总宽度	E	10.3BSC		
塑模封装宽度	E1	7.5BSC		
总长度	D	12.8BSC		
斜面 (可选)	h	0.25	—	0.75
底脚长度	L	0.4	—	1.27
引脚投影长度	L1	1.4REF		
底脚倾斜度	$\phi$	0°	—	8°
引脚厚度	c	0.2	—	0.33
引脚宽度	b	0.31	—	0.51
塑模顶部锥度	$\alpha$	5°	—	15°
塑模底部锥度	$\beta$	5°	—	15°

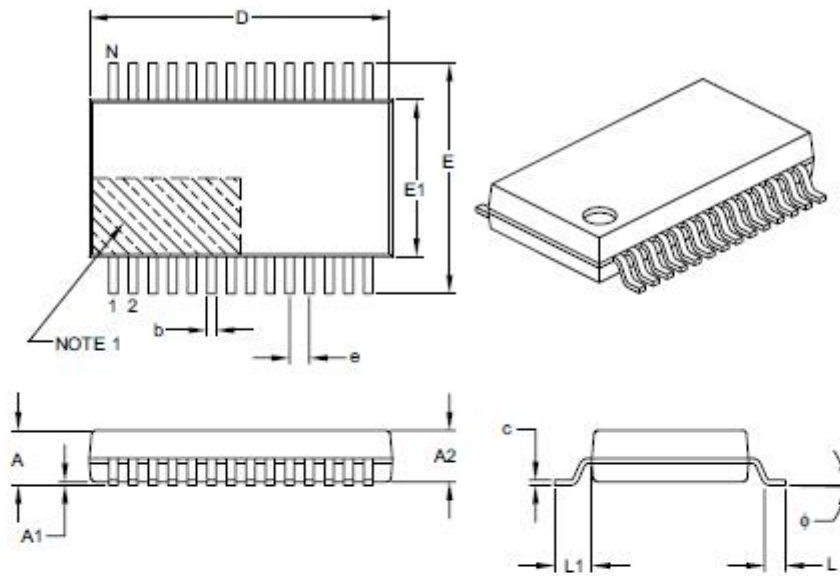
17.4. SOP16 封装规格说明

标柱	尺寸	最小(mm)	最大(mm)	标柱	尺寸	最小(mm)	最大(mm)
A		9.80	10.00	C4		0.203TYP	
A1		0.356	0.456	D		1.05TYP	
A2		1.27TYP		D1		0.40	0.70
A3		0.302TYP		D2		0.15	0.25
B		3.85	3.96	R1		0.20TYP	
B1		5.84	6.24	R2		0.20TYP	
B2		5.00TYP		θ1		8° ~ 12° TYP4	
C		1.35	1.55	θ2		8° ~ 12° TYP4	
C1		0.61	0.71	θ3		0° ~ 8°	
C2		0.64	0.64	θ4		4° ~ 12°	
C3		0.10	0.25				





17.5. SSOP28 封装规格说明



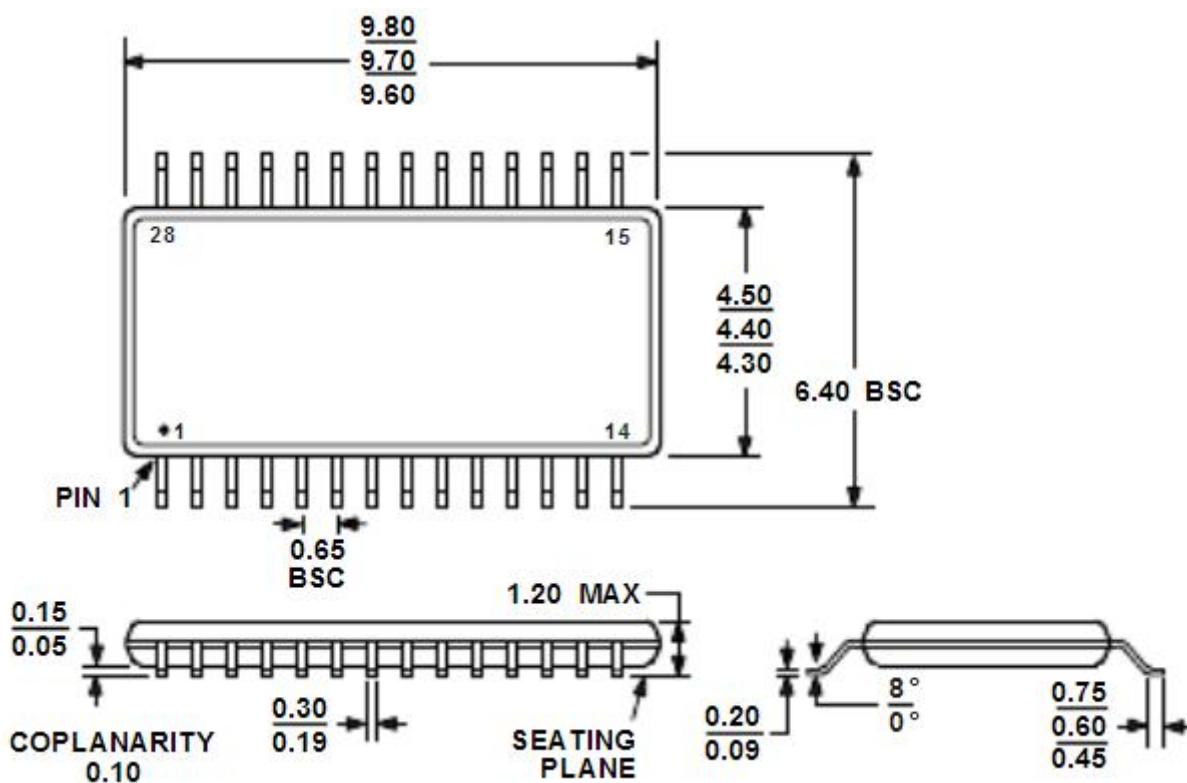
Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	-	-	2.00
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	-	-
Overall Width	E	7.40	7.80	8.20
Molded Package Width	E1	5.00	5.30	5.60
Overall Length	D	9.90	10.20	10.50
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	-	0.25
Foot Angle	φ	0°	4°	8°
Lead Width	b	0.22	-	0.36

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.  
 REF: Reference Dimension, usually without tolerance, for information purposes only.

17.6. TSSOP28 封装规格说明



ENROO

全球销售及服务网点联系信息：

深圳市英锐恩科技有限公司：

**ENROO-TECH (SHENZHEN) CO.LTD**

中国·深圳市龙岗区坂田街道环城南路坂田国际中心 **C2 栋 8 楼 815**

Enroo-Tech Technologies CO., Limited

香港新界葵涌工业街 **24-28** 号威信物流中心 **13 楼 A 室**

联系电话：86-755-82543411,83167411,83283911,88845951

联系传真：86-755-82543511

全国热线：4007-888-234

联系邮件：enroo@enroo.com

公司网站：<http://www.enroo.com> <http://www.enroo-tech.com>

企业官网二维码



企业公众号二维码

