

**ENROO 英锐恩**

---

**EN8F675**

数据手册 V2.1

## 目 录

1. 系统描述.....	5
1.1. 总体说明.....	5
1.2. 应用.....	5
2. 架构描述.....	5
2.1. 架构描述.....	5
2.2. 器件说明.....	6
2.3. 引脚功能说明.....	6
2.4. 时钟机制/指令周期.....	8
2.5. 指令流/流水线.....	8
3. 存储器构成.....	9
3.1. EN8F675 程序存储器构成.....	9
3.2. 数据存储器结构.....	9
3.3. 特殊功能寄存器.....	10
4. 特殊功能寄存器说明.....	11
4.1. STATUS 状态寄存器: (03H).....	11
4.2. OPTION_REG 选项寄存器:(81H).....	12
4.3. INTCON-中断控制寄存器:(0BH 或 8BH).....	12
4.4. PIE1-外设中断使能寄存器 1: (8CH).....	13
4.5. PIR1-外设中断寄存器 1: (0CH).....	13
4.6. PCON-电源控制寄存器: (8EH).....	13
4.7. INOSCR-MCU 振荡器控制寄存器(90H).....	14
5. 端口 PORTA.....	14
5.1. PORTA-PORTA 数据寄存器: (05H).....	14
5.2. TRISA-PORTA 三态控制寄存器: (85H).....	14
5.3. WPUA-弱上拉寄存器: (95H).....	15
5.4. IOCA-电平变化中断寄存器: (96H).....	15
6. TMR0 模块.....	16
6.1. TMR0 操作.....	16
6.2. TMR0 中断.....	17
7. TIMER1 模块.....	17
7.1. TIMER1 组成原理.....	17
7.2. TIMER1 的运行模式.....	18
7.3. TIMER1 中断.....	18
7.4. T1CON—TIMER1 控制寄存器: (10H).....	18
7.5. TIMER1 作为定时器/计数器的相关寄存器.....	19
8. 比较器模块.....	19
8.1. CMCON-比较器控制寄存器: (19H).....	19
8.2. VRCON-参考电压控制寄存器: (99H).....	19
9. 模数转换器 (AD) 模块.....	20
9.1. A/D 配置寄存器和操作步骤.....	20
9.2. ADCON0-AD 控制寄存器: (1FH).....	21
9.3. ADCON1-AD 控制寄存器 1: (9FH).....	21
9.4. ANSEL-模拟选择寄存器: (91H).....	21
10. 数据 EEPROM 存储器.....	22
10.1. EEDAT-EEPROM 数据寄存器: (9AH).....	22
10.2. EEADR-EEPROM 地址寄存器: (9BH).....	22
10.3. EECON1-EEPROM 控制寄存器: (9CH).....	22
11. CPU 的特性.....	23
11.1. 配置位.....	23
11.2. 复位.....	24
11.3. 看门狗定时器.....	24
11.4. 休眠模式.....	24
12. 指令集.....	25
13. 封装信息.....	26

13.1. 引脚窄条塑封小外形封装 (SN) —— 150 mil (SOIC) ..... 26

13.2. 引脚塑封双列直插式封装 (P) —— 主体 300 mil [PDIP]..... 27

13.3. 引脚塑封 MSOP8..... 28

ENROO 英锐恩

## 高性能RISC CPU:

- 采用 RISC 架构, 仅有 37 条单指令 (除程序跳转指令外的所有其他指令都是单周期指令, 程序跳转指令是双周期指令)
- 8 级深的硬件堆栈
- 14 位宽指令集, 8 位宽的数据路径
- 可擦写 flash 芯片, 片内闪存 (ROM) 为 1K 字, 数据存储容量 (RAM) 为 64 字节
- EEPROM 大小为 128 字节
- 数据和指令的直接、间接和相对寻址模式
- PA0~5 可睡眠唤醒, 且可通过软件独立设置内部上拉
- 工作电压 2.0V~5.5V
- 有可选电源低压检测, 欠压复位功能 (PED), 三级欠压复位
- 有中断功能
- 有 4 通道 10 位 AD
- 定时器 0: 带 3 位预分频器 8Bit 定时器
- 定时器 1: 带 2 位预分频器 16Bit 定时器
- 1 个模拟比较器模块
- 自振式看门狗定时器
- 6 个可独立直接控制 I/O 口
- 工作速度: 内部 4M/8M 振荡器

## 单片机的特性:

- 上电复位 (Power-on Reset, POR)
- 低电压检测 (LVD) 和欠压复位 (BOR)
- 上电复位 (Power-on Reset, POR)
- 具有专用片内 RC 振荡器的看门狗定时器 (WDT), 能够可靠地工作
- 代码保护功能
- 独立的可编程弱上拉功能
- 节省功耗的休眠模式
- 可选的振荡器选项:
  - IRC: 4M/8MHz 内部振荡器
  - RC: 廉价 RC 震荡器
  - LFXT: 低频晶体振荡器
  - XTAL: 标准晶体振荡器
- 高耐久性的闪存/EEPROM 存储单元

- 闪存耐写次数达到 100,000 次
- EEPROM 耐写次数达到 1,000,000 次
- 闪存/数据 EEPROM 的数据保存期 > 40 年

## 低功耗特性 CMOS 技术:

- 工作电流:
  - 当频率为 32KHZ 时, 典型值为 8.5uA
  - 当频率为 1MHz 时, 典型值为 100uA
- 待机电流:
  - 2V 时典型值为 1nA
- 看门狗定时器电流:
  - 当电压为 2.0V 时, 典型值为 300nA
- TIMER1 振荡器电流:
  - 当频率为 32khz, 电压为 2.0v 时, 典型值为 4uA
- 全静态设计
- 工作电压范围: 2.0V 到 5.5V

## 外设功能:

- 6 个具有独立方向控制功能的 I/O 引脚:
  - 1 个仅输入的引脚
  - 高灌/拉电流可直接驱动 LED
- 模拟比较器模块带有:
  - 一个模拟比较器
  - 片上可编程比较器参考电压 (CVREF) 模块
  - 来自器件输入引脚的可编程输入复用
  - 可外部访问比较器输出
- 模数转换器模块:
  - 10位分辨率
  - 可编程的4通道输入
  - 参考电压输入
- 具有 8 位可编程预分频器的 8 位实时时钟/计数器: (TMR0)
- 增强的 Timer1:
  - 带有预分频器的 16 位定时器/计数器
  - 外部选通输入模式
  - 如果已选用 INTOSC 模式的话, 那么在 LP 模式中可选择 OSC1 和 OSC2 作为 Timer 的振荡器

## 1. 系统描述

### 1.1. 总体说明

EN8F675 是低成本、高性能、8 位、全静态 flash 的 CMOS 单片机。采用 RISC 架构，仅有 37 条单字/单周期指令。除程序跳转指令为两个周期外的所有其他指令都是单周期的。EN8F675 器件的性能比同价位的同类产品要高出很多。易于使用且便于记忆的指令集大大缩短了开发时间。

### 1.2. 应用

EN8F675 的应用范围从发动机控制器，高速自动电机（电车）到低电源遥控发射、接收器，面向设备装置，无线电通讯，如遥控器，小型设备，玩具，汽车和键盘等等。

EN8F675		
时钟	最大工作频率（MHz）	20
存储器	程序存储器	1024
	数据存储器（字节）	64
外设	定时器模块	TMR0、TMR1
	在引脚电平发生变化时从休眠模式唤醒	有
特性	I/O 引脚	6
	输入引脚	1
	内部上拉	独立控制
	硬件堆栈深度	8
	指令数量	37

表 1-2: EN8F675 器件

## 2. 架构描述

### 2.1. 架构描述

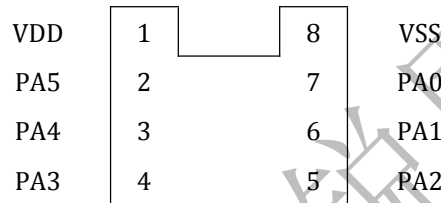
EN8F675 器件的高性能归功于 RISC 微处理器所具备的一些架构特征。首先 EN8F675 器件采用通过不同总线访问程序和数据空间的哈佛架构，它与传统的程序和数据总线合二为一的冯 • 诺依曼结构相比具有更宽的带宽。分离程序和数据存储器，让指令的大小不仅仅是 8 位宽的数据字。两级流水线在执行指令的同时取下一个指令。

EN8F675 器件包含一个 8 位 ALU 和工作寄存器。ALU 是通用算术单元。它对工作寄存器中的数据和其他任何文件寄存器中的数据进行算术和布尔运算。ALU 为 8 位宽，并且能够执行加法、减法、移位和逻辑运算。在具有两个操作数的指令中，一个操作数通常是 W（工作）寄存器，其他操作数可以是文件寄存器或者立即数常数。在只有一个操作数的指令中，操作数可以是 W 寄存器，也可以是文件寄存器。W 寄存器是用于 ALU 运算的 8 位工作寄存器。根据所执行的指令，ALU 可能影响状态寄存器中的进位（C）、半进位（DC）和全零位（Z）的值。

**2.2. 器件说明** (涉及订货等商业行为时, 产品标准规格以列表为准):

Device	ROM (Words)	RAM (Bytes)	I/O	Timer (8/16 Bit)	EEPROM (Bytes)	A/D	Package	Remark
EN8F675AP8	1K	64	6	1/1	128	5C-10Bit	DIP-8	
EN8F675AP8-W	1K	64	6	1/1	128	5C-10Bit	DIP-8	外部复位
EN8F675AS8	1K	64	6	1/1	128	5C-10Bit	SOP-8	
EN8F675AS8-W	1K	64	6	1/1	128	5C-10Bit	SOP-8	外部复位
EN8F675BMS8	1K	64	6	1/1	128	5C-10Bit	SOP-8	
EN8F675A-Wafer	1K	64	6	1/1	128	5C-10Bit	Wafer 8 Inches	

**2.3. 引脚功能说明**



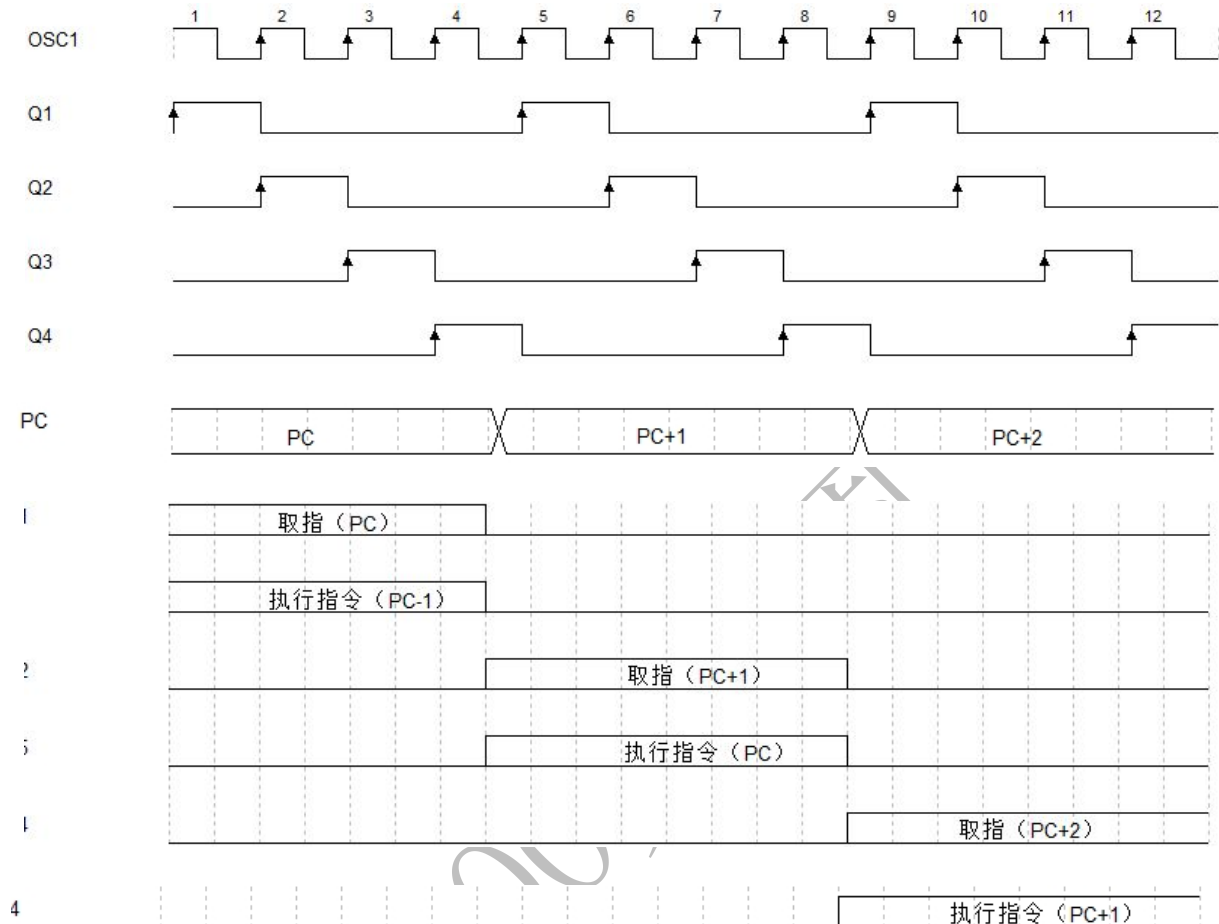
EN8F675AS/P8

引脚名称	功能	输入类型	输出类型	说明
PA0/AN0/CIN+	PA0	TTL	CMOS	双向I/O引脚,AD通道0, 比较器输入可以通过软件设置, 使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
	AN0	AN		
	CIN+	AN		
PA1/AN1/CIN-/VREF	PA1	TTL	CMOS	双向I/O引脚,AD通道1, 比较器输入, 外部参考电压。可以通过软件设置, 使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
	AN1	AN		
	CIN-	AN		
	VREF	AN		
PA2/AN2/TOCKI/INT/COUT	PA2	ST	CMOS	双向 I/O 引脚, 带可编程上拉和电平变化触发中断功能; A/D 通道 2 输入; 比较器输出, TMR0 的时钟输入。
	AN2	AN		
	TOCKI	ST		
	INT	ST		
	COUT	-		
PA3/MCLR/VPP	PA3	TTL	-	输入引脚。可以通过软件设置, 使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
	MCLR	ST	-	主清零。当配置为MCLR时, 此引脚是低电平有效的复位信号。器件正常工作期间, PA3/MCLR/VPP上的电压不得超过VDD, 否则器件将进入编程模式。
PA4/AN3/T1G/CLKOUT	PA4	TTL	CMOS	双向I/O, 带可编程上拉和电平变化触发中断功能,AD通道3输入; TMR1门电路; Fosc/4输出;
	AN3	AN		
	T1G	ST		
	CLKOUT			
PA5/T1CKI /CLKIN	PA5	TTL	CMOS	双向 I/O, 带可编程上拉和电平变化触发中断功能;TMR1 时钟; 外部时钟输入/RC 振荡器
	T1CKI	ST		
	CLKIN	ST		
VDD	VDD	P	-	逻辑电路和 I/O 引脚的正电源。
VSS	VSS	P	-	逻辑电路和 I/O 引脚的参考地。

注: 编程烧录脚位: VDD,VSS,PA3,PA0,PA1;烧录时的延长线请尽量短, 避免烧录失真, 或烧录失败; 25CM 以内为最佳。

## 2.4. 时钟机制/指令周期

时钟信号在器件内部被四分频后，产生四个不重叠的正交时钟节拍，名为 Q1、Q2、Q3 和 Q4。在每个 Q1 节拍，PC 加 1；在 Q4 节拍从程序存储器取指并将指令锁存到指令寄存器。指令的译码和执行是在下一个 Q1 到 Q4 节拍中完成的。



## 2.5. 指令流/流水线

一个指令周期由四个 Q 节拍组成 (Q1、Q2、Q3 和 Q4)。取指和执行指令是流水线操作的，因此取指需要一个指令周期，而译码和执行指令则需要另一个指令周期。但由于是流水线操作，所以每条指令的有效执行时间都是一个指令周期。如果一条指令导致 PC 改变 (如 GOTO)，则执行该指令需要两个周期。

取指周期由 Q1 节拍中 PC 加 1 开始。在执行周期中，在 Q1 节拍将所取指令锁存到指令寄存器 (Instruction Register, IR)。然后在 Q2、Q3 和 Q4 节拍中执行指令。其中读数据存储器 (读操作数) 发生在 Q2 节拍，写操作发生在 Q4 节拍 (写目标单元)。

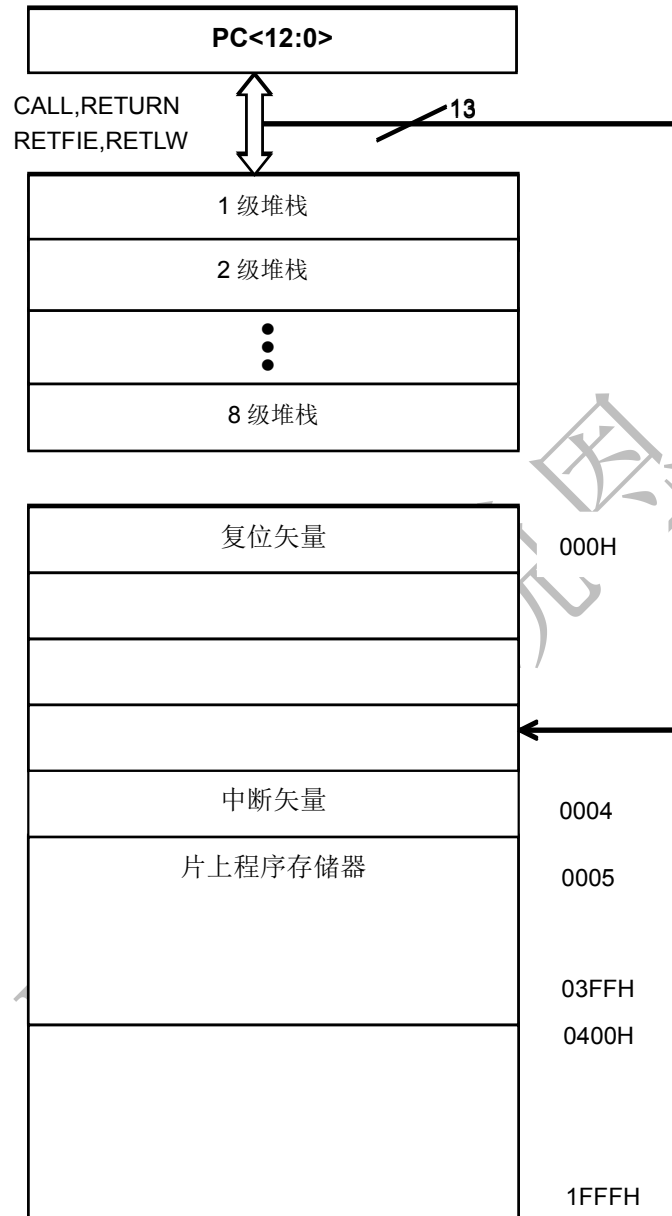
除程序转移指令外，所有指令都是单周期指令。由于程序转移指令将导致流水线中的一条已取指令作废，然后重新取指和执行指令，所以程序转移指令需要两个周期。



### 3. 存储器构成

#### 3.1. EN8F675 程序存储器构成

EN8F675 器件具有 13 位程序计数器(PCL,PCH), 程序存储器由 000h-3FFh, 有效的复位向量为 000h,中断向量为 004h。有 8 级深的硬件堆栈, 图 3.1 程序存储器映射和堆栈结构图。



#### 3.2. 数据存储器结构

数据存储器（参见图 3.3）被分成两个存储区，这两个存储区中包含通用寄存器和特殊功能寄存器。特殊功能寄存器位于每个存储区的前 32 个单元中。寄存器中 20h 到 5Fh 的存储单元是通用寄存器。所有其它 RAM 均未用，且读取时返回值为 0。RP0（STATUS<5>）是存储区选择位。

- RP0 = 0, 选择存储区 0
- RP0 = 1, 选择存储区 1

### 3.3. 特殊功能寄存器

图 3.3 为数据存储器映射

BANK0		BANK1	
地址	寄存器	地址	寄存器
00	INDF	80	INDF
01	TMR0	81	OPTION
02	PCL	82	PCL
03	STATUS	83	STATUS
04	FSR	84	FSR
05	PORTA	85	TRISA
06		86	
07		87	
08		88	
09		89	
0A	PCLATH	8A	PCLATH
0B	INTCON	8B	INTCON
0C	PIR1	8C	PIE1
0D		8D	
0E	TMR1L	8E	PSTA
0F	TMR1H	8F	
10	T1CON	90	INOSCR
11		91	ANSEL
12		92	
13		93	
14		94	
15		95	WPU
16		96	IOC
17		97	
18		98	
19	CMCON	99	VRCON
1A		9A	EEDATA
1B		9B	EEADR
1C		9C	EECON1
1D		9D	EECON2
1E	ADRESH	9E	ADRESL
1F	ADCON0	9F	ADCON1
20	通用寄存器 64B	A0	
5F		DF	
60		E0	
7F		FF	

图： 3. 3

## 4. 特殊功能寄存器说明

### 4.1. STATUS 状态寄存器: (03H)

STATUS寄存器可以是任何指令的目标寄存器，正如其他寄存器一样。如果一条指令以STATUS寄存器为目标寄存器，而该指令的执行将影响到Z、DC或C位，那么对这三个位的写入将被禁止。这些位是根据器件逻辑进行置1或清零的。此外，TO和PD位是不可写入的。因此，以STATUS寄存器为目标寄存器的指令的执行结果，可能会与预期的不同。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GPWUF	CWUF	PR0	TO	PD	Z	DC	C

**Bit 7:** GPWUF: PORTA复位标志位

- 1 = 引脚电平变化时从休眠中唤醒导致的复位
- 0 = 上电或其他复位之后

**Bit 6:** CWUF: 比较器电平变化唤醒标志位(1)

- 1 = 比较器输出电平变化时从休眠中唤醒导致的复位
- 0 = 上电或其他复位之后

**Bit 5:** PR0: BANK选择位

- 0 = 选择存储区 0
- 1 = 选择存储区 1

**Bit 4:** TO: 超时位

- 1 = 在上电、CLRWDT指令或SLEEP指令之后
- 0 = 发生WDT超时

**Bit 3:** PD: 掉电位

- 1 = 上电后，或者执行了CLRWDT指令
- 0 = 执行了SLEEP指令

**Bit 2:** Z: 零标志位

- 1 = 算术或逻辑运算的结果为零
- 0 = 算术或逻辑运算的结果不为零

**Bit 1:** DC: 半进位/借位位 (用于ADDWF和SUBWF指令)

ADDWF:

- 1 = 运算结果的第4低有效位发生进位
- 0 = 运算结果的第4低有效位未发生进位

SUBWF:

- 1 = 运算结果的第4低有效位未发生借位
- 0 = 运算结果的第4低有效位发生借位

**Bit 0:** C: 进位/借位位 (用于ADDWF和SUBWF以及RRF 和RLF指令)

ADDWF: SUBWF: RRF或RLF:

- 1 = 发生进位; 1 = 未发生借位; 分别装入LSb或MSb
- 0 = 未发生进位; 0 = 发生借位

### 4.2. OPTION\_REG 选项寄存器: (81H)

OPTION寄存器是8位宽的只写寄存器，包含用来配置Timer0/WDT预分频器和Timer0的控制位。通过执行OPTION指令，W寄存器的内容将被传送到OPTION寄存器。复位将把OPTION<7:0>置1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0

**Bit 7:** GPPU: 上拉使能位

1 =禁止PORTA上拉

0 =通过各个端口的锁存值使能PORTA上拉

**Bit 6:** INTEDG: 中断边沿选择位

1 = PA2/INT引脚上电平的上升沿触发中断

0 = PA2/INT引脚上电平的下降沿触发中断

**Bit 5:** T0CS: Timer0时钟源选择位

1 = T0CKI引脚上的电平变化（取代T0CKI引脚上的TRIS）

0 =内部指令周期时钟FOSC/4上的电平变化

**Bit 4:** T0SE: Timer0时钟源边沿选择位

1 = T0CKI引脚上电平从高到低变化时递增

0 = T0CKI引脚上电平从低到高变化时递增

**Bit 3:** PSA: 预分频器分配位

1 =预分频器分配给WDT

0 =预分频器分配给Timer0

**Bit 2-0:** PS<2:0>: 预分频器比选择位

位值	TMR0比值	WDT比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

### 4.3. INTCON-中断控制寄存器: (0BH 或 8BH)

INTCON寄存器是可读写寄存器，包含对TMR0寄存器溢出、PORTA端口变化和外部PA2/INT引脚中断的各种使能位和标志位。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF

**Bit 7:** GIE: 全局中断使能位

1 =使能所有未屏蔽的中断

0 =禁止所有中断

1 =使能PORTA端口电平变化时中断

0 =禁止PORTA端口电平变化时中断

**Bit 6:** PEIE: 外设中断使能位

1 =使能所有未屏蔽的外设中断

0 =禁止所有外设中断

**Bit 2 :** TOIF: TMR0溢出中断标志位

1 = TMR0寄存器已经溢出（必须用软件清零）

0 = TMR0 寄存器没有溢出

**Bit 5:** TOIE: TMR0溢出中断使能位

1 =使能TMR0溢出中断

0 =禁止TMR0溢出中断

**Bit 1:** INTF: PA2/INT外部中断标志位

1 =发生PA2/INT外部中断（必须用软件清零）

0 =未发生PA2/INT外部中断

**Bit 4:** INTE: PA2/INT外部中断使能位

1 =使能PA2/INT外部中断

0 =禁止PA2/INT外部中断

**Bit 0:** GPIF: 端口电平变化时中断标志位

1 = PA5:PA0引脚中至少有一个引脚电平发生了变化（必须用软件清零）

0 = PA5:PA0引脚电平均未发生变化

**Bit 3:** GPIE: 端口电平变化时中断使能位

## 4.4. PIE1-外设中断使能寄存器 1: (8CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEIE	ADIE	-	-	CMIE	-	-	TMR1IE

**Bit 7:** EEIE: EE写操作完成中断使能位

1 = 允许EE写操作完成中断

0 = 禁止EE写操作完成中断

**Bit 6:** ADIE: A/D转换器中断使能位

1 = 允许A/D转换器中断

0 = 禁止A/D转换器中断

**Bit 5-4:** 未用: 读作0

**Bit 3:** CMIE: 比较器中断使能位

1 = 使能比较器中断

0 = 禁止比较器中断

**Bit 2-1:** 未用: 读作0

**Bit 0:** TMR1IE: TMR1溢出中断使能位

1 = 使能TMR1溢出中断

0 = 禁止TMR1溢出中断

## 4.5. PIR1-外设中断寄存器 1: (0CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEIF	ADIF	-	-	CMIF	-	-	TMR1IF

**Bit 7:** EEIF: EEPROM写操作中断标志位

1 = 写操作完成 (必须用软件清零)

0 = 写操作未完成或还没开始

**Bit 6:** ADIF: A/D转换器中断标志位

1 = A/D转换完成 (必须用软件清零)

0 = A/D转换未完成

**Bit 5-4:** 未用: 读作0

**Bit 3:** CMIF: 比较器中断标志位

1 = 比较器输入已改变 (必须用软件清零)

0 = 比较器输入未改变

**Bit 2-1:** 未用: 读作0

**Bit 0:** TMR1IF: TMR1溢出中断标志位

1 = TMR1寄存器已溢出 (必须用软件清零)

0 = TMR1寄存器没有溢出

## 4.6. PCON-电源控制寄存器: (8EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	-	-	POR	BOD

**Bit 7:** 未用: 读作0

**Bit 1:** POR: 上电复位状态位

1 = 未发生上电复位

0 = 发生上电复位 (必须在上电复位发生后用软件置位)

**Bit 0:** BOD: 欠压检测状态位

1 = 没发生欠压检测

0 = 发生欠压检测 (必须在欠压检测发生后用软件置位)

## 4.7. INOSCR-MCU 振荡器控制寄存器(90H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
REG	OPRSLC	OPRC	EN8M	ECKIN	OSO2E	OSC20	/OSCIN

- Bit 7:** REG: 普通寄存器位  
0 = 只使用内部震荡或者外部震荡
- Bit 6:** OPRSLC: OPRC模式下工作电流使能位  
1 = 使能  
0 = 不使能  
**Bit 1:** OSC20: OSC2/PA4振荡器时钟输出使能位  
1 = 使能OSC2/PA4在内部RC或者外部RC震荡方式下做时钟输出  
0 = 不使能OSC2/PA4在内部RC或者外部RC震荡方式下做时钟输出
- Bit 5:** OPRC: OPRC模式使能位  
1 = 使能  
0 = 不使能
- Bit 4:** EN8M: 内部4M振荡器时钟双倍使能位  
1 = 内部时钟频率为8M (4M双倍)  
0 = 内部时钟为4M
- Bit 3:** ECKIN: 外部时钟输入使能位  
0 = 不使能外部时钟输入  
1 = 使能外部时钟输入 (必须在外部RC震荡方式下设置)  
**Bit 0:** /OSCIN: MCU内部或外部振荡器选择位  
0 = 默认基于内部4M或者8M振荡器为MCU时钟  
1 = 基于外部时钟振荡器 (类型从OPTION选择) 为MCU时钟
- Bit 2:** OSO2E: 内部和外部振荡器同时使能位  
注意: 当从内部振荡器改变到外部振荡器时需要等待 OST时间20MS

## 5. 端口 PORTA

该款芯片共有 6 个通用 I/O 引脚。根据外围模块的使能情况, 有些以至全部引脚可能不再作为通用 I/O 引脚。通常情况下, 如果外围功能模块被使能, 相关引脚则不能作为通用 I/O 使用。PORTA 是一个 6 位宽的双向 I/O 端口。TRISA 是与其相关的数据方向控制寄存器。当把 TRISA 的某位置 1 时, 相应的 PORTA 端口引脚将被定义为输入 (也就是使相应输出驱动器呈高阻状态)。当把 TRISA 的某位清 0 时, 则相应 PORTA 端口引脚被定义为输出 (也就是将输出锁存器的内容加载至选中的引脚上)。RA3 与 PORTA 中其它引脚不同, 仅可作为输入引脚, 其 TRIS 位总是读作'1'。

## 5.1. PORTA-PORTA 数据寄存器: (05H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		PA5	PA4	PA3	PA2	PA1	PA0

- Bit 7-6:** 未用: 读作0
- Bit 5-0:** 通用I/O引脚  
1 = 端口引脚电平 > VIH  
0 = 端口引脚电平 < VIL

## 5.2. TRISA-PORTA 三态控制寄存器: (85H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0

- Bit 7-6:** 未用: 读作0  
0 = PORTA引脚被配置为输出引脚。
- Bit 5-0:** 通用I/O三态控制位  
1 = PORTA引脚被配置为输入引脚 (三态)  
注: TRISA<3>始终读做1。

## 5.3. WPUA-弱上拉寄存器：（95H）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		WPUA5	WPUA4		WPUA2	WPUA1	WPUA0

**Bit 7-6:** 未用：读作0

**Bit 5-4:** WPUA<5:4>: 弱上拉寄存器位

1 =使能上拉

0 =禁止上拉

**Bit 3:** 未用：读作0

**Bit 2-0:** WPUA<2:0>: 弱上拉寄存器位

1 =使能上拉

0 =禁止上拉

注：1：为了使能单个上拉必须先使能全局GPPU。

2：如果引脚处于输出模式（TRISA = 0），则会自动禁止弱上拉器件

## 5.4. IOCA-电平变化中断寄存器：（96H）

任何一个 PORTA 引脚都可被单独配置为具有电平变化中断功能的引脚。控制位 IOCAx 用于使能或禁止各引脚的中断功能。电平变化中断功能在上电复位时被禁止。如果几个引脚的电平变化中断功能被使能，则各引脚上的电平与上次读取的、旧的 PORTA 锁存值相比较。所有与上次读取值不匹配的输入进行或运算，运算结果用来设置 INTCON 寄存器中的 PORTA 电平变化中断标志位（RAIF）。

该中断可唤醒处于休眠状态中的器件。用户在中断服务程序中可以通过以下方式清除该中断：

a) 任何对 PORTA 的读或写都将终止不匹配条件。

b) 清除 RAIF 标志位。

不匹配条件仍会使得 RAIF 标志位置 1。对 PORTA 进行读操作将结束不匹配条件，并将 RAIF 标志位被清零。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
		IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0

**Bit 7-6:** 未用位：读作0

**Bit 5:** IOCA<5:0>: PORTA引脚电平变化触发中断控制位

1 =使能引脚电平变化触发中断

0 =禁止引脚电平变化触发中断

注1：为了识别单个中断，必须置位全局中断使能位（GIE）。

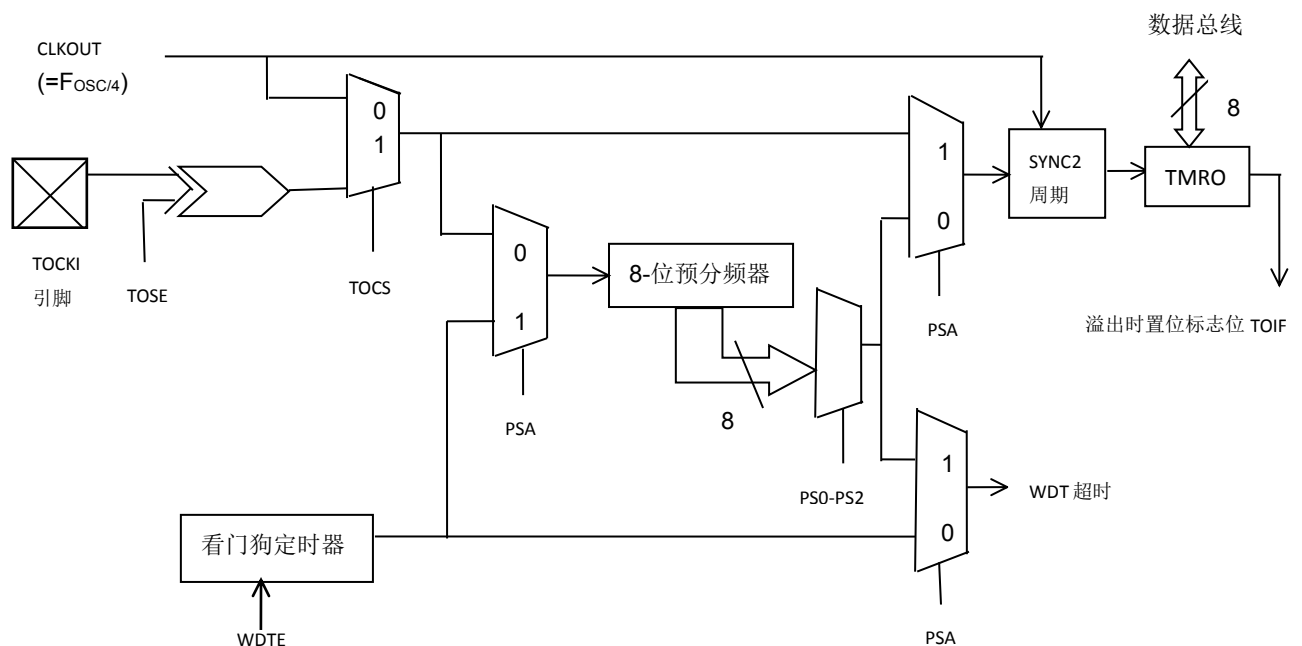
## 6. TMR0 模块

Timer0 模块定时器/计数器具有以下特征：

- 8 位定时器/计数器
- 可读写
- 8 位软件可编程预分频器
- 可选择内部或外部时钟信号
- 当计数器从 FFh 到 00h 溢出时可触发中断
- 外部时钟边沿选择

### 6.1. TMR0 操作

通过将 TOCS 位（OPTION\_REG<5>）清零可选择定时器模式。在定时器模式中，Timer0 模块将在每一指令周期进行递增操作（不带预分频器）。如果 TMR0 被写入，在接下来的两个指令周期内将禁止递增操作。用户可以通过将校正值写入 TMR0 寄存器以避免这种情况。通过将 TOCS 位（OPTION\_REG<5>）置 1 可选择计数器模式。在该模式下，Timer0 模块在 RA2/T0CKI 引脚信号的每一次上升沿或下降沿递增计数。通过时钟信号边沿选择位 TOSE（OPTION\_REG<4>）可确定采用哪一种边沿方式。将 TOSE 位清零将选择上升沿方式。



注 1: TOSE、TOCS、PSA、PS0-PS2 是 Option 寄存器中的位。



## 6.2. TMR0 中断

当 TMR0 寄存器定时器/计数器从 FFh 至 00h 计数溢出时，将产生 Timer0 中断。该溢出将使 TOIF 中断标志位置 1。通过清零 TOIE 使能位 (INTCON<5>) 可屏蔽该中断。在重新使能该中断之前，必须由 Timer0 模块中断服务程序将以软件方法将中断标志位 TOIF (INTCON<2>) 清零。休眠模式时该定时器将被关闭，因此 Timer0 中断将不具备唤醒功能。

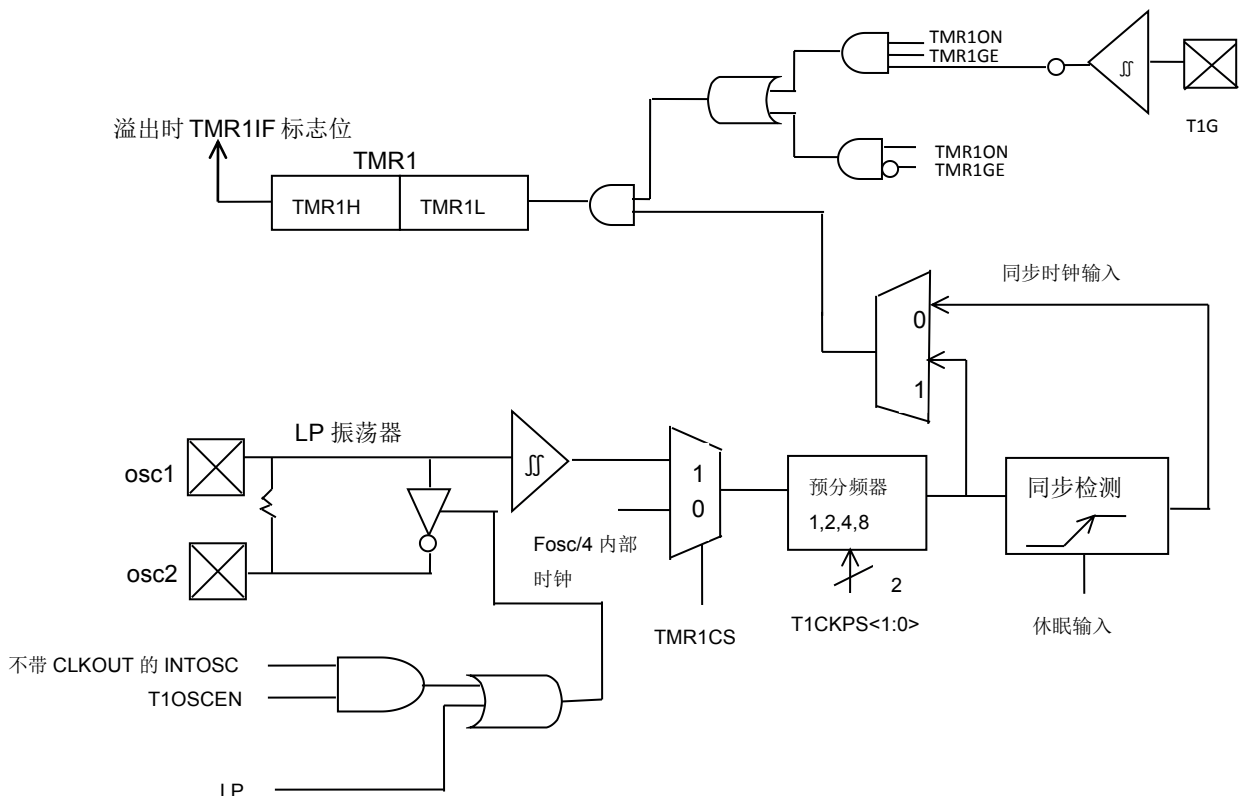
### 与 TMR0 相关寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMR0	TMR0-8 位实时时钟/计数器							
81H	OPTION	GPWU	GPPU	T0CS	T0SE	PSA	PS2	PS1	PS0
8BH	INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF

## 7. TIMER1 模块

- 16 位定时器/计数器 (TMR1H:TMR1L)
- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时唤醒 (异步模式)
- 可选择外部使能输入 (T1G)
- 可选 LP 振荡器

### 7.1. TIMER1 组成原理



## 7.2. TIMER1 的运行模式

Timer1 可选择工作在以下三种模式之一：

- 带预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器模式, Timer1 在每一个指令周期进行递增计数。在计数器模式, Timer1 在每个外部时钟输入 T1CKI 的上升沿处进行递增计数。此外, 计数器模式下的时钟可与单片机的系统时钟同步或进行异步运行。在计数器和定时器模块中, 计数器/定时器时钟可通过 T1G 输入引脚进行选通控制。如果需要使用外部时钟振荡器 (以及单片机当前使用不带 CLKOUT 的 INTOSC), Timer1 可以采用 LP 振荡器作为时钟源。

## 7.3. TIMER1 中断

Timer1 寄存器对 (TMR1H: TMR1L) 递增到 FFFFh 时将返回到 0000h。当 Timer1 计满返回时, Timer1 的中断标志位 (PIR1<0>) 将置 1。为使能在溢出时产生中断, 用户应设置以下寄存器位：

- Timer1 中断使能位 (PIE1<0>)
- PEIE 位 (INTCON<6>)
- GIE 位 (INTCON<7>)。

在中断服务程序中将 TMR1IF 标志位清零将清除中断。

## 7.4. T1CON—TIMER1 控制寄存器: (10H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	TMR1GE	T1CKPS1	T1CKPS0	T1OSCN	T1SYNC	TMR1CS	TMR1ON

**Bit 7:** 未用位: 读作 0

0 = LP 振荡器关闭

**Bit 6:** TMR1GE: Timer1 选通使能位

否则: 此位被忽略

如果 TMR1ON = 0: 此位被忽略

**Bit 2:** T1SYNC: Timer1 外部时钟输入同步控制位

如果 TMR1ON = 1:

TMR1CS = 1:

1 = 如果 T1G 引脚为低电平, 则启动 Timer1

1 = 不与外部时钟输入同步

0 = 启动 Timer1

0 = 与外部时钟输入同步

**Bit 5-4:** T1CKPS1:T1CKPS0: Timer1 输入时钟预分频选择位

TMR1CS = 0: 此位被忽略。Timer1 使用内部时钟作为时钟源。

11 = 预分频值为 1:8

**Bit 1:** TMR1CS: Timer1 时钟源选择位

10 = 预分频值为 1:4

1 = 使用来自 T1OSO/T1CKI 引脚 (在上升沿) 上的外部时钟

01 = 预分频值为 1:2

0 = 内部时钟 (FOSC/4)

00 = 预分频值为 1:1

**Bit 3:** T1OSCN: LP 振荡器使能控制位

**Bit 0:** TMR1ON: Timer1 启动控制位

如果不带 CLKOUT 振荡器的 INTOSC 处于激活状态:

1 = 使能 Timer1

1 = LP 振荡器使能作为 Timer1 的时钟源

0 = 停止 Timer1

## 7.5. TIMER1 作为定时器/计数器的相关寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0BH/8BH	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF
0CH	PIR1	EEIF	ADIF	—	—	CMIF	—	—	TMR1IF
0EH	TMR1L	16 位 TMR1 寄存器的低字节寄存器							
0FH	TMR1H	16 位 TMR1 寄存器的高字节寄存器							
10H	T1CON	—	TMR1GE	T1CKPS1	T1CKPS0	T1OSCE	T1SYNC	TMR1CS	TMR1ON
8CH	PIE1	EEIE	ADIE	—	—	CMIE	—	—	TMR1IE

## 8. 比较器模块

EN8F675 器件有一个模拟比较器。模块中带有片上比较器参考电压，该电压也可作为比较器的输入电压。此外，可以将 PA2 配置为比较器的输出引脚。如寄存器 8.1 所示的比较器控制寄存器 (CMCON) 包含比较器的控制位。

## 8.1. CMCON-比较器控制寄存器：(19H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	COUT		CINV	CIS	CM2	CM1	CM0

**Bit 7:** 未用位：读作 0

**Bit 6:** COUT: 比较器输出位

当 CINV = 0 时:

1 = VIN+ > VIN-

0 = VIN+ < VIN-

当 CINV = 1 时:

1 = VIN+ < VIN-

0 = VIN+ > VIN

**Bit 5:** 未用位：读作 0

**Bit 4:** CINV: 比较器输出翻转位

1 = 输出翻转

0 = 输出不翻转

**Bit 3:** CIS: 比较器输入开关位

当 CM2:CM0 = 110 或 101 时:

1 = VIN- 连接到 CIN+

0 = VIN- 连接到 CIN

**Bit 2-0:** CM2:CM0: 比较器模式位

000 = 比较器复位

001 = 比较器带输出

010 = 比较器不带输出

011 = 比较器带输出和内部参考

100 = 比较器不带输出而带内部参考

101 = 带内部参考和输出的复用输入

111 = 比较器关断 (功耗最低)

## 8.2. VRCON-参考电压控制寄存器：(99H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
VREN		VRR		VR3	VR2	VR1	VR0

**Bit 7:** VREN: CVREF 使能位

1 = CVREF 电路上电

0 = CVREF 电路断电，无泄漏电流 IDD

**Bit 6:** 未用位：读作 0

**Bit 5:** VRR: CVREF 范围选择位

1 = 低电平范围

0 = 高电平范围

**Bit 4:** 未用位：读作 0

**Bit 3-0:** VR3:VR0: CVREF 值选择  $0 \leq VR [3:0] \leq 15$

当 VRR = 1 时:  $CVREF = (VR3:VR0/24) * VDD$

当 VRR = 0 时:  $CVREF = VDD/4 +$

$(VR3:VR0/32) * VDD$

## 9. 模数转换器 (AD) 模块

模数转换器 (A/D) 可以将模拟输入信号转换为表示该信号的一个10位2进制数。EN8F675有4个模拟输入通道，并复用到一个采样保持电路。采样保持电路的输出与模数转换器的输入相连。模数转换器通过逐次逼近比较产生二进制数，并将结果存入10位寄存器。可用软件选择转换所使用的参考电压为VDD或者是VREF引脚提供的电压。图9-1显示了EN8F675中A/D转换模块的结构框图。

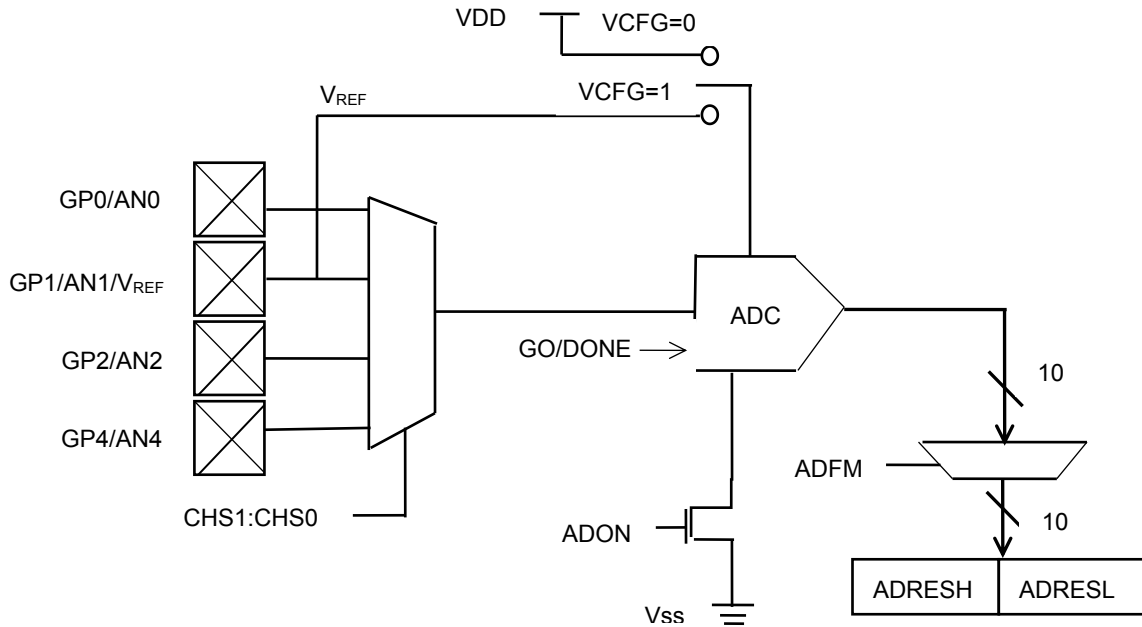
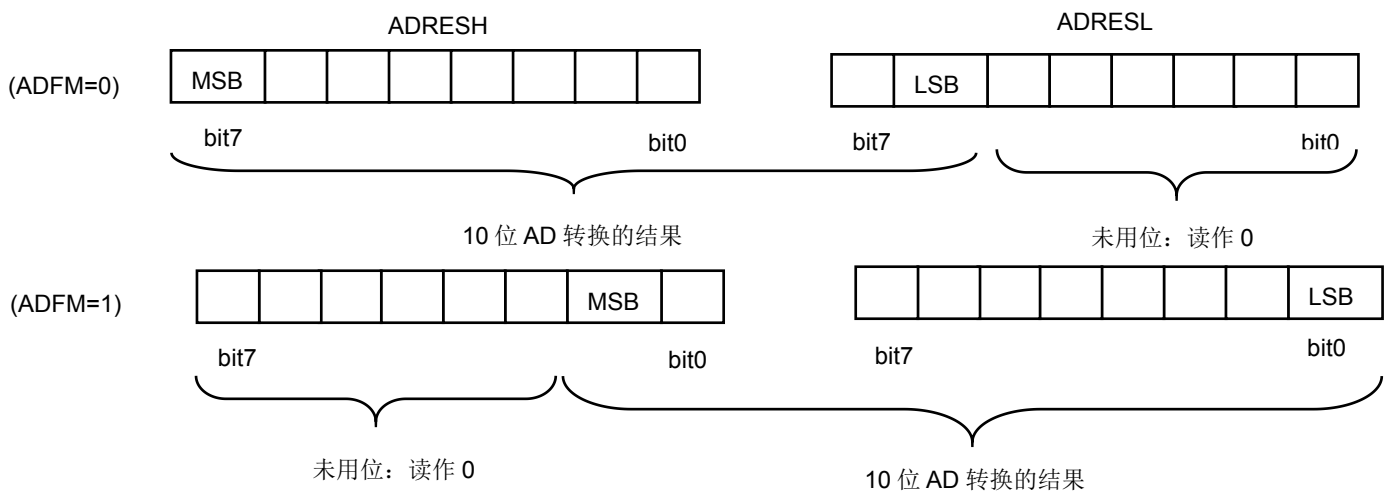


图 9-1: AD 结构框图

### 9.1. A/D 配置寄存器和操作步骤

共有三个寄存器用于 A/D 模块各项功能的控制

- 模拟输入引脚的设置
- 通道选择
- 转换时钟
- 参考电压的设置
- 10 位结果格式对齐方式



## 9.2. ADCON0-AD 控制寄存器: (1FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADFM	VCFG			CHS1	CHS0	GO/DONE	ADON

**Bit 7:** ADFM: A/D结果格式选择位

1 = 右对齐

0 = 左对齐

**Bit 6:** VCFG: 参考电压位

1 = 选用VREF引脚上的电压

0 = 选用VDD

**Bit 5:** 未使用: 读作0

**Bit 4:** 未使用: 读作0

**Bit 3-2:** CHS1: CHS0: 模拟通道选择位

00 = 通道00 (AN0)

01 = 通道01 (AN1)

10 = 通道02 (AN2)

11 = 通道03 (AN3)

**Bit 1:** GO/DONE: A/D转换状态位

1 = A/D转换正在进行。将该位置1可启动A/D转换(当A/D转换完成以后该位由硬件自动清零)

0 = A/D转换已完成/未进行

**Bit 0:** ADON: A/D转换器状态位

1 = A/D转换器模块正在运行

0 = A/D转换器被关闭且不消耗工作电流

## 9.3. ADCON1-AD 控制寄存器 1: (9FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	ADCS2	ADCS1	ADCS0	-	-	-

**Bit 7:** 未用位: 读作0

**Bit 6-4:** ADCS<2:0>: A/D转换时钟选择位

000 = FOSC/2

001 = FOSC/8

010 = FOSC/32

x11 = FRC (由专用内部振荡器产生的时钟, 其频率的最大值为500kHz)

100 = FOSC/4

101 = FOSC/16

110 = FOSC/64

**Bit 5-4:** 未使用: 读作0

**Bit 3-0:** 未用: 读作0

## 9.4. ANSEL-模拟选择寄存器: (91H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	ANS3	ANS2	ANS1	ANS0

**Bit 7-0:** ANS<3:0>: 引脚 AN<7:0> 为别配置为模拟或数字功能引脚的选择控制位

1 = 模拟输入。配置为模拟输入引脚。

0 = 数字 I/O。配置为数字端口或特殊功能引脚。

注1: 如果引脚被配置为模拟输入功能引脚, 将自动禁止有效的数字输入电路、弱上拉以及电平变化中断。应将相应的TRIS位置一选择输入模式以允许引脚电压的外部控制。

## 10. 数据 EEPROM 存储器

数据EEPROM存储器在整个VDD范围内正常运行时是可读写的。其存储器并不直接映射到寄存器文件空间，而是通过特殊功能寄存器来间接寻址。有四个SFR用于读写该存储器，它们是：

- EECON1
- EECON2 （非实际存在的寄存器）
- EEDATA
- EEADR

EEDATA内存放8位读写数据，而EEADR寄存器存放要访问的EEPROM地址EN8F675器件有128字节的数据EEPROM存储器，寻址范围从00h到7Fh。

### 10.1. EEDAT-EEPROM 数据寄存器：（9AH）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0

**Bit 7-0:** EEDATn: 读/写数据EEPROM的字节值

### 10.2. EEADR-EEPROM 地址寄存器：（9BH）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	EADR6	EADR5	EADR4	EADR3	EADR2	EADR1	EADR0

**Bit 7:** 未用位：读作0

**Bit 6-0:** EEADR: 指定128个地址单元之一进行EEPROM读/写操作

### 10.3. EECON1-EEPROM 控制寄存器：（9CH）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				WRERR	WREN	WR	RD

**Bit 7-4:** 未用位：读作0

**Bit 3:** WRERR: EEPROM错误标志位

1 = 写操作被过早中止（正常操作或BOD检测期间发生MCLR复位、WDT复位）

0 = 写操作完成

**Bit 2:** WREN: EEPROM写操作使能位

1 = 允许写周期

0 = 禁止写入数据EEPROM

**Bit 1:** WR: 写操作控制位

1 = 启动写周期（一旦写操作完成，该位被硬件清零。WR 位只能用软件置1而不能清零）

0 = 写入数据EEPROM的写周期完成

**Bit 0:** RD: 读控制位

1 = 启动EEPROM读操作（读操作占用一个周期。RD由硬件清零，RD只能用软件置1而不能清零）。

0 = 不启动EEPROM读操作

## 11. CPU 的特性

单片机与其他处理器的区别在于其具有处理实时应用需要的特殊电路。EN8F675 单片机具有许多特性，旨在最大限度地提高系统的可靠性，通过减少外部元件将成本降至最低，并且还提供了低功耗工作模式和代码保护功能。这些特性如下：

- 振荡器选择
- 复位：
  - 上电复位（POR）
  - 欠压复位（PED）
  - 引脚电平变化时从休眠模式唤醒
- 看门狗定时器（WDT）
- 休眠
- 代码保护
- 中断

### 11.1. 配置位

EN8F675 可通过配置烧录选项来配置单片机工作特性，具体配置选项如下图所示：

OSC	振荡类型	HF
		XT
		RC
		LF
WDT	看门狗	ENABLE 开
		DISABLE 关
PED	低压侦测复位	MID 高
		LOW 低
		OFF 关
CP	代码保护	ENABLE 开
		DISABLE 关

## 11.2. 复位

- 上电复位 (POR)
- 欠压复位 (PED)
- 正常工作时的 MCL 复位
- 休眠时的 MCLR 复位
- 正常工作时 WDT 超时溢出复位
- 休眠时的 WDT 超时溢出复位
- 在引脚电平发生变化时从休眠模式唤醒

可通过测试状态寄存器中的 TO、PD、GPWUF 和 CWUF 位，以便确定导致复位的原因是上电、MCLR、看门狗定时器 (WDT) 复位、还是引脚电平变化时唤醒。

POR	BOD	TO	PD	
0	u	1	1	上电复位
1	0	1	1	欠压检测
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	在正常工作中的 MCL 复位
u	u	1	0	休眠期间的 MCL 复位

## 11.3. 看门狗定时器

看门狗定时器 (WDT) 是自由运行的片上 RC 振荡器，它不需要任何外部组件。此 RC 振荡器独立于引脚外接的振荡器和内部振荡器。这意味着即使主处理器时钟已经停止 (如通过执行 SLEEP 指令) WDT 将仍然运行。在正常工作或休眠过程中，WDT 复位或唤醒复位都会产生器件复位。

WDT 的正常超时溢出周期为 18 ms (没有预分频器)。如果需要更长的超时溢出周期，可以通过写 OPTION 寄存器为 WDT 分配一个分频比最高为 1:128 的预分频器。因此，可以实现一个正常的 2.3s 超时溢出周期。此周期根据温度、VDD 以及各器件的不同制造工艺而有所不同。

## 11.4. 休眠模式

可以通过执行 SLEEP 指令进入掉电模式。I/O 端口保持 SLEEP 指令执行前的状态 (驱动为高电平、驱动为低电平或高阻态)。

为了达到掉电时的最低电流消耗，TOCKI 输入电平应该为 VDD 或 VSS，而且在 MCLR 使能时，PA3 引脚电平必须为逻辑高电平。

器件可以通过以下事件之一从休眠模式唤醒：

- 当配置为 MCLR 时，PA3 引脚上发生外部复位输入。
- 看门狗定时器超时溢出复位 (如果 WDT 使能)。
- 当使能了电平变化唤醒时，输入端口 PORTA 上发生电平变化。

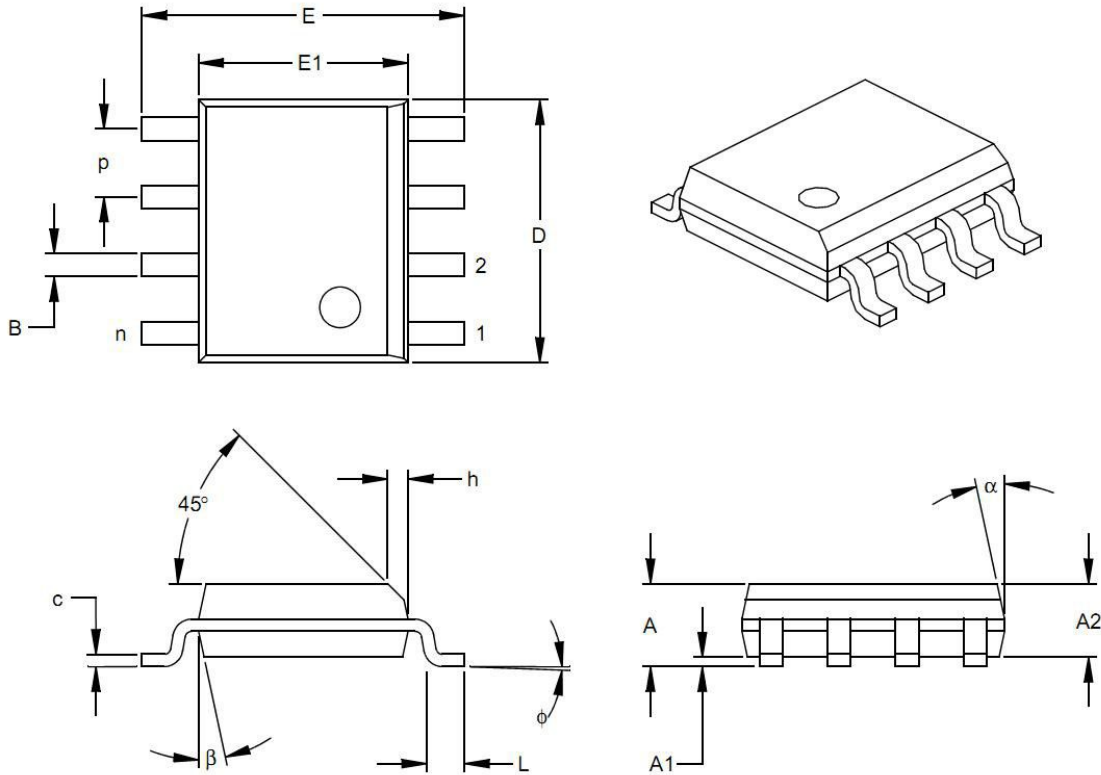


## 12. 指令集

指令码	助记符	功能	操作	状态标志
010000 00000000	NOP	空操作	无	
010000 00000001	CLRWDT	清看门狗定时器	0→WT	TF、PF
010000 00000010	SLEEP	睡眠方式	→WT 振荡停止	TF、PF
010000 00000011	OPTION	W到TMODE寄存器	W→OPTION	无
010000 00000100	RET	返回	堆栈→PC	无
010000 00000rrr	TRIS	控制I/O口寄存器	W→TRIS	无
010001 1rrrrrrr	STWR R	存储W到寄存器中	W→R	无
011000 trrrrrrr	LDR R,T	送寄存器	R→t	Z
111010 iiiiii	LDWI I	送立即数到W	I→W	无
010111 trrrrrrr	SWAPR R,T	高低四位交换	R (0~3) →R (4~7) →t	无
011001 trrrrrrr	INCR R,T	寄存器加1	R+1→t	Z
011010 trrrrrrr	INCRSZ R,T	增1, 为零跳转	R+1→t	无
011011 trrrrrrr	ADDWR R,T	W与寄存器相加	W+R→t	C、HC、Z
011100 trrrrrrr	SUBWR R,T	寄存器减去W	R-W→t (R+/W+1→t)	C、HC、Z
011101 trrrrrrr	DECR R,T	寄存器减1	R-1→t	Z
011101 trrrrrrr	DECRSZ R,T	减1为零跳转	R-1→t	无
010010 trrrrrrr	ANDWR R,T	W与寄存器相与	R∧W→t	Z
110100 iiiiii	ANDWI I	W与立即数相与	i∧W→W	Z
010011 trrrrrrr	IORWR R,I	W与寄存器相或	R∨W→t	Z
110101 iiiiii	IORWI I	W与立即数相或	I∨W→W	Z
010100 trrrrrrr	XORWR R,T	W与寄存器相异或	R⊕W→t	Z
110110 iiiiii	XORWI I	W与立即数相异或	i⊕W→W	Z
011111 trrrrrrr	COMR R,T	取反	/R→t	Z
010110 trrrrrrr	RRR R,T	带进位循环右移	R(n) →R(n-1) C→R(7) R(0) →C	C
010101 trrrrrrr	RLR R,T	带进位循环左移	R(n) →R(n-1) C→R(0) R(7) →C	C
010000 1xxxxxxx	CLRW	工作寄存器清0	0→W	Z
010001 0rrrrrrr	CLRR R	寄存器清0	0→R	Z
0000bb brrrrrrr	BCR R,B	位清除	0→R (b)	无
0010bb brrrrrrr	BSR R,B	置位	1→R (b)	无
0001bb brrrrrrr	BTSC R,B	如果R (b) =0则跳转	Skip if R(b)=0	无
0011bb brrrrrrr	BTSS R,B	如果R (b) =1则跳转	Skip if R(b)=1	无
1000nn nnnnnnnn	LCALL N	长调用子程序	n→PC PC+1→Stack	无
1010nn nnnnnnnn	LJUMP N	长跳转	n→PC	无
110000 nnnnnnnn	CALL N	调用子程序	n→PC PC+1→Stack	无
110001 iiiiii	RTIW I	返回, 将立即数放入W中	Stack →PC i→W	无

### 13. 封装信息

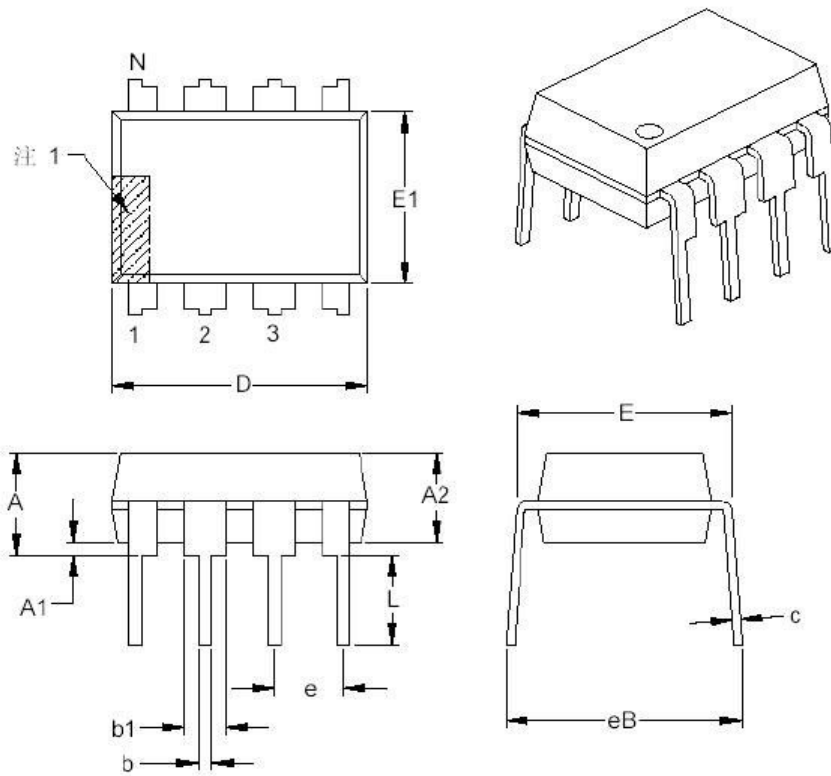
#### 13.1. 引脚窄条塑封小外形封装 (SN) —— 150 mil (SOIC)



单位		英寸			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n	-	8	-	-	8	-
引脚间距	p	-	-	0.05	-	1.27	-
总高度	A	.053	.061	.069	1.35	1.55	1.75
塑模封装厚度	A2	.052	.056	.061	1.32	1.42	1.55
悬空间隙	A1	.004	.007	.010	0.10	0.18	0.25
总宽度	E	.228	.237	.244	5.79	6.02	6.20
塑模封装宽度	E1	.146	.154	.157	3.71	3.91	3.99
总长度	D	.189	.193	.197	4.80	4.90	5.00
倒棱距离	h	.010	.015	.020	0.25	0.38	0.51
底脚长度	L	.019	.025	.030	0.48	0.62	0.76
底脚倾斜角度	φ	0	4	8	0	4	8
引脚厚度	c	.008	.009	.010	0.20	0.23	0.25
引脚宽度	B	.013	.017	.020	0.33	0.42	0.51
塑模顶端锥度	α	0	12	15	0	12	15
塑模底端锥度	β	0	12	15	0	12	15

注：尺寸D和E1不包括塑模毛边和突起。塑模每边的毛边或突起不得超过0.254MM

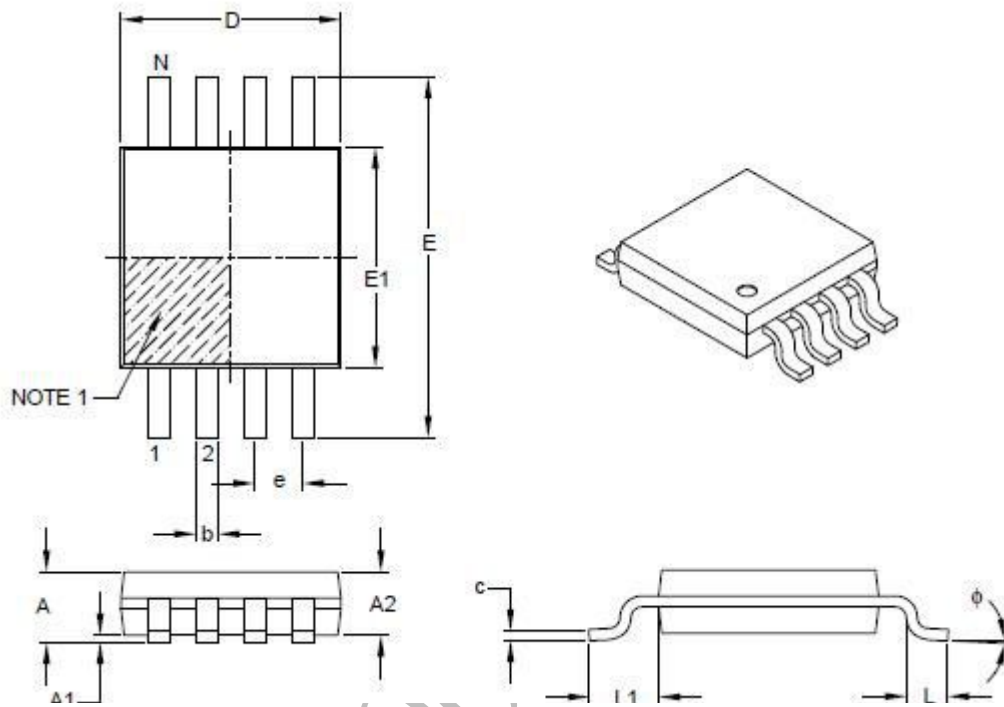
13.2. 引脚塑封双列直插式封装 (P) —— 主体 300 mil [PDIP]



单位		英寸		
尺寸范围		最小	正常	最大
引脚数	N	8		
引脚间距	e	.100BSC		
塑模顶部到定位平面距离	A	.210		
塑模封装厚度	A2	.115	.130	.195
塑模低部到定位平面距离	A1	.015	-	-
肩到肩宽度	E	.290	.310	.325
塑模封装宽度	E1	.240	.250	.280
引脚尖到定位平面距离	L	.115	.130	.150
总长度	D	.348	.365	.400
引脚厚度	c	.008	.010	.015
引脚上部角度	b1	.040	.060	.070
引脚下部角度	b	.014	.018	.022
总引脚行间距	eb	-	-	.430

- 注： 1. 引脚1定位特性可能有变化，但一定位于阴影区域位  
 2. 尺寸D和E1不包括塑模毛边和突起。塑模每侧的毛边和突起不得超过0.010英寸  
 3. 尺寸和公差遵循ASME Y14.5M

13.3. 引脚塑封 MSOP8



Unit		MILLMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65BSC		
Overall Height	A	-	-	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0	-	0.15
Overall Width	E	4.90 BSC		
Molded Package Width	E1	3.00 BSC		
Overall Length	D	3.00 BSC		
Foot Length	L	0.4	0.6	0.8
Footprint	L1	0.95 REF		
Foot Angle	$\phi$	0°	-	8°
Lead Thickness	c	0.08	-	0.23
Lead Width	b	0.22	-	0.4

注：尺寸D和E1不包括塑模毛边和突起。塑模每侧的毛边和突起不得超过0.254MM

智能电子产品整体解决方案商，单片机集成芯片定制！

缔造价值，让“芯”方案更智能！

## 全球销售及服务网点联系信息：

### 深圳市英锐恩科技有限公司

ENROO-TECH (SHENZHEN) CO., LTD

中国·深圳市龙岗区环城南路坂田国际中心 C2 栋 8 楼 815

Enroo-Tech Technologies CO., Limited

香港新界葵涌工业街 24-28 号威信物流中心 13 楼 A 室

联系电话：86-755-82543411, 83167411, 83283911, 88845951

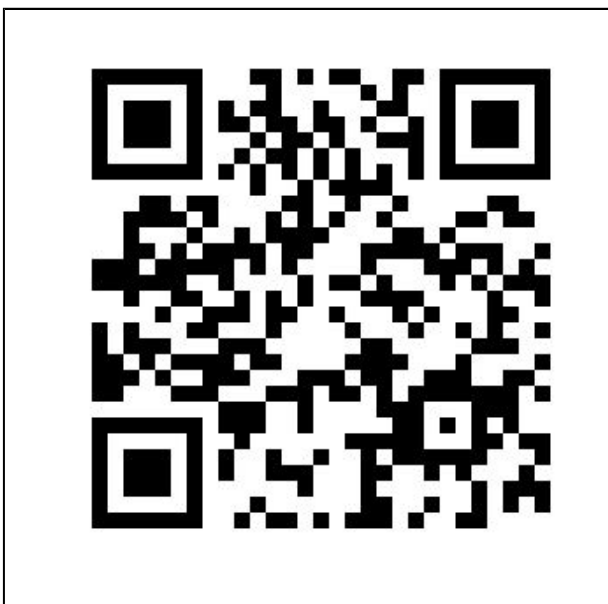
联系传真：86-755-82543511

全国热线：4007-888-234

联系邮件：[enroo@enroo.com](mailto:enroo@enroo.com)

公司网站：<http://www.enroo.com> <http://www.enroo-tech.com>

企业官网二维码



企业公众号二维码

